

PROJETO E IMPLEMENTAÇÃO DE UM PRÉ-REGULADOR DE FATOR DE POTÊNCIA COM CONTROLO DIGITAL

Arnaldo Samuel Faria da Costa



Mestrado em Engenharia Eletrotécnica e de Computadores

Área de Especialização de Automação e Sistemas

Departamento de Engenharia Eletrotécnica

Instituto Superior de Engenharia do Porto

2013

Este relatório satisfaz, parcialmente, os requisitos que constam da Ficha de Unidade Curricular de Tese/Dissertação, do 2º ano, do Mestrado em Engenharia Eletrotécnica e de Computadores

Candidato: Arnaldo Samuel Faria da Costa, N° 1080430, 1080430@isep.ipp.pt

Orientação científica: Rui Filipe Marques Chibante, rmc@isep.ipp.pt

Coorientação científica: Manuel Gradim de Oliveira Gericota, mgg@isep.ipp.pt



Mestrado em Engenharia Eletrotécnica e de Computadores

Área de Especialização de Automação e Sistemas

Departamento de Engenharia Eletrotécnica

Instituto Superior de Engenharia do Porto

19 de novembro de 2013

Aos meus pais

Agradecimentos

Agradeço ao Engenheiro Rui Chibante e ao Engenheiro Manuel Gericota por toda a compreensão, disponibilidade e ajuda que demonstraram durante a elaboração deste projeto.

Resumo

Hoje em dia as fontes de alimentação possuem correção do fator de potência, devido às diversas normas regulamentares existentes, que introduziram grandes restrições no que respeita à distorção harmónica (THD) e fator de potência (FP).

Este trabalho trata da análise, desenvolvimento e implementação de um Pré-Regulador de fator de potência com controlo digital.

O controlo digital de conversores com recurso a processamento digital de sinal tem vindo a ser ao longo dos últimos anos, objeto de investigação e desenvolvimento, estando constantemente a surgirem modificações nas topologias existentes.

Esta dissertação tem como objetivo estudar e implementar um Pré-Regulador Retificador Boost e o respetivo controlo digital. O controlo do conversor é feito através da técnica dos valores médios instantâneos da corrente de entrada, desenvolvido através da linguagem de descrição de *hardware* VHDL (VHSIC HDL – *Very High Speed Integrated Circuit Hardware Description Language*) e implementado num dispositivo FPGA (*Field Programmable Gate Array*) *Spartan-3E*.

Neste trabalho são apresentadas análises matemáticas, para a obtenção das funções de transferência pertinentes ao projeto dos controladores. Para efetuar este controlo é necessário adquirir os sinais da corrente de entrada, tensão de entrada e tensão de saída. O sinal resultante do módulo de controlo é um sinal de PWM com valor de fator de ciclo variável ao longo do tempo.

O projeto é simulado e validado através da plataforma MatLab/Simulink e PSIM, onde são apresentados resultados para o regime permanente e para transitórios da carga e da tensão de alimentação.

Finalmente, o Pré-Regulador Retificador Boost controlado de forma digital é implementado em laboratório. Os resultados experimentais são apresentados para validar a metodologia e o projeto desenvolvidos.

Palavras-Chave

Pré-regulador, Conversor Boost, Controlo Digital, Linguagem VHDL, Dispositivo FPGA.

Abstract

Nowadays the power supplies have power factor correction, due to the various existing regulatory standards, which introduced major restrictions on regard to harmonic distortion (THD) and power factor (PF).

This paper deals with the analysis, development and implementation of a power factor preregulator with digital control.

The converter digital control using digital signal processing, has been over the past few years subject of research and development, therefore the existing topologies are constantly being modified.

This thesis aims to study and implement a Boost Rectifier Preregulator and the corresponding digital control. The control is done through the technique of instantaneous mean values of the input current, developed by hardware description language VHDL (VHSIC HDL - Very High Speed Integrated Circuit Hardware Description Language) and implemented in a FPGA device (Field Programmable Gate Array) Spartan -3E.

This paper presents mathematical analysis to obtain the transfer functions relevant to the controllers design. To perform this control it is necessary to acquire the input current, input voltage and output voltage. The resulting signal module control is a PWM signal with variable duty cycle over time.

The converter is simulated and validated through the Matlab / Simulink and PSIM simulators, where the results are presented for the steady state and transient load and supply voltage.

Finally, the Pre - Regulator Rectifier Boost controlled digitally was implemented in the laboratory. The experimental results are presented to validate the methodology and the project developed.

Keywords

Preregulator, Boost converter, Digital control, VHDL, FPGA Device

Índice

AGRADECIMENTOS	VII
RESUMO	IX
ABSTRACT	XI
ÍNDICE	XIII
ÍNDICE DE FIGURAS	XV
ÍNDICE DE TABELAS	XIX
ACRÓNIMOS.....	XXI
1. INTRODUÇÃO	1
1.1. CONTEXTUALIZAÇÃO	4
1.2. OBJETIVOS	4
1.3. CALENDARIZAÇÃO	4
1.4. ORGANIZAÇÃO DO RELATÓRIO	5
2. CORREÇÃO DO FATOR DE POTÊNCIA – CONCEITOS E MÉTODOS.....	7
2.1. FATOR DE POTÊNCIA	7
2.2. ESTUDO DOS CONVERSORES CC-CC	17
2.3. OS CONVERSORES CC-CC COMO PRÉ-REGULADORES DE FATOR DE POTÊNCIA	46
3. PRÉ-REGULADOR RETIFICADOR BOOST	63
3.1. ANÁLISE QUANTITATIVA DO CONVERSOR	64
3.2. DIMENSIONAMENTO DO PRÉ-REGULADOR RETIFICADOR BOOST	71
3.3. MODELAÇÃO E OBTENÇÃO DAS FUNÇÕES DE TRANSFERÊNCIA DO CONVERSOR RETIFICADOR BOOST	72
4. TÉCNICA DE CONTROLO DIGITAL PARA PRÉ-REGULADOR RETIFICADOR BOOST .	79
4.1. ESTUDO DA MALHA DA CORRENTE.....	82
4.2. ESTUDO DA MALHA DA TENSÃO.....	91
4.3. RESULTADOS DE SIMULAÇÕES	97
5. IMPLEMENTAÇÃO DO PROTÓTIPO PRÉ-REGULADOR RETIFICADOR BOOST	109
5.1. FPGA SPARTAN-3E STARTER KIT	110
5.2. <i>SYSTEM GENERATOR</i>	114
5.3. CONCEÇÃO DO CONTROLO COM A FPGA SPARTAN-3E.....	118
5.4. CIRCUITOS ELETRÓNICOS.....	125
6. TESTES E RESULTADOS EXPERIMENTAIS	131

7. CONCLUSÕES	137
REFERÊNCIAS DOCUMENTAIS.....	139
ANEXO A. DIAGRAMAS TEMPORAIS DOS PERIFÉRICOS DA FPGA SPARTAN-3E.....	143
ANEXO B. CÓDIGO VHDL CORRESPONDENTE AO COMPONENTE PRE_REGULADOR	145

Índice de Figuras

Figura 1	Potência ativa [2].....	8
Figura 2	Potência reativa [2].....	9
Figura 3	Triângulo retângulo de potências	10
Figura 4	Gráfico da Tensão e Corrente em fase ($\varphi = 0^\circ$) [1].	11
Figura 5	Gráfico da tensão e correntes desfasadas ($\varphi = 90^\circ$) [1].	12
Figura 6	Gráfico da tensão e da corrente desfasadas de ($\varphi = 90$) [1].	12
Figura 7	Tensão e Corrente para o caso de uma carga não linear [3].	13
Figura 8	Aumento das perdas devido à redução do fator de potência (potência ativa constante). 15	
Figura 9	Sinal portadora tipo dente de serra [7].	19
Figura 10	Modulador PWM com o sinal de referência no terminal negativo e a portadora no terminal positivo [7].	20
Figura 11	Obtenção do sinal complementar [7].	20
Figura 12	Conversor CC-CC controlado pelo método PWM [5].	21
Figura 13	Controlo do interruptor no método PWM [5].	22
Figura 14	Esquema do Conversor Abaixador (Buck).	23
Figura 15	Conversor abaixador (buck), comportamento da corrente no modo de condução de contínua [5].	24
Figura 16	Circuito do conversor abaixador no estado ON (interruptor ligado).	25
Figura 17	Circuito do conversor abaixador no estado off (interruptor desligado).	26
Figura 18	Formas de onda da tensão e corrente na bobine, no limiar do modo de condução contínua [5].	28
Figura 19	Relação entre ILB e D , com V_d Constante (limite de condução contínua)[5].	29
Figura 20	Curvas características do conversor abaixador com V_d constante, no modo de condução descontínua [5].	30
Figura 21	Formas de ondas da corrente e da tensão na bobine, no modo de condução descontínua [5]. 31	
Figura 22	Curvas características do conversor abaixador com V_O constante, no modo de condução descontínua [5].	33
Figura 23	Ondulação da tensão de saída do conversor abaixador [5].	34
Figura 24	Conversor CC-CC elevador (Boost).	35
Figura 25	Formas de onda da tensão e corrente na bobine no modo de condução contínua [5]. .	36
Figura 26	Conversor elevador com o interruptor ligado (estado ON).	37
Figura 27	Conversor elevador com o interruptor desligado (estado OFF).	38

Figura 28	Ganho estático do conversor elevador (Boost).....	39
Figura 29	Tensão e corrente na bobine no limite da condução contínua [5].	40
Figura 30	Evolução de IOB e ILB para VO constante [5].....	41
Figura 31	Modo de condução descontínua no conversor elevador [5].	42
Figura 32	Curvas características de saída em condução contínua e descontínua [5].....	44
Figura 33	Característica real da saída de um conversor CC-CC elevador [5].	45
Figura 34	Ondulação da tensão de saída no conversor elevador [5].....	46
Figura 35	Pré-regulador de fator de potência com conversor Boost.....	48
Figura 36	Formas de onda típicas da tensão de entrada e da corrente na bobine[11].....	49
Figura 37	Variação do fator de potência em relação a α , não considerando os efeitos de comutação [4].	51
Figura 38	Variação do fator de potência em relação a α , considerando os efeitos de comutação [4].	52
Figura 39	Sistema de controlo por corrente média instantânea (3 malhas) [13].....	55
Figura 40	Formas de ondas da tensão e da corrente de entrada típicas do pré-regulador com controlo por corrente média[13].....	56
Figura 41	Sistema de controlo por corrente média instantânea (2 malhas) [12].....	57
Figura 42	Sistema de controlo por corrente média instantânea (1 malha) [12].	57
Figura 43	Sistema de controlo, com a técnica de controlo por corrente de pico[13].....	59
Figura 44	Sistema de controlo, com a técnica de controlo da corrente por histerese [13].....	60
Figura 45	Circuito do pré-regulador retificador boost	64
Figura 46	Variação da razão cilílica ao longo do tempo.	66
Figura 47	Estágio de saída do retificador boost.....	69
Figura 48	Circuito equivalente para o Conversor Retificador Boost.....	72
Figura 49	Circuito equivalente obtido para a tensão média no indutor.	75
Figura 50	Circuito equivalente obtido para a corrente média no condensador.....	76
Figura 51	Circuito equivalente para a corrente de entrada do conversor.....	76
Figura 52	Representação dos três circuitos equivalentes.....	76
Figura 53	Modelo CA de pequenos sinais para o conversor retificador boost.	77
Figura 54	Digrama de blocos do controlo do pré-regulador retificador boost [18].	80
Figura 55	Métodos para o projeto de controladores digitais.....	81
Figura 56	Diagrama de blocos do conversor com malhas de controlo [17].....	82
Figura 57	Digrama de blocos da malha de corrente [17].	83
Figura 58	Diagrama de bode da função de transferência Gis.....	86
Figura 59	Digrama de bode da FTMG da corrente.....	87
Figura 60	Diagrama de bode do controlador da corrente.....	89
Figura 61	Diagrama de bode do sistema com o controlador de corrente.....	90
Figura 62	Digrama de blocos da malha de tensão [17].	91
Figura 63	Diagrama de blocos simplificado da malha da tensão [17].	92

Figura 64	Digrama de blocos da malha de tensão.	93
Figura 65	Forma de onda tensão na saída da ponte retificadora.....	94
Figura 66	Diagrama de bode da FTMG da tensão.....	95
Figura 67	Diagrama de bode do sistema com o controlador.	96
Figura 68	Circuito do pré-regulador retificador boost no PSIM.....	98
Figura 69	Forma de onda da tensão de saída no retificador boost.....	99
Figura 70	Forma de onda da tensão de saída do retificador boost.....	100
Figura 71	Forma de onda da corrente na bobine do retificador boost.	100
Figura 72	Forma de onda tensão de entrada e da corrente de entrada multiplicada por 50, para a carga nominal.	101
Figura 73	Modelo utilizado para simular o retificador boost em MatLab.....	102
Figura 74	Forma de onda da tensão de saída do retificador boost.....	103
Figura 75	Forma de onda da corrente na bobine do retificador boost.	103
Figura 76	Forma de onda da tensão de entrada com uma perturbação na carga de menos 50%. 104	
Figura 77	Forma de onda da corrente na bobine com uma perturbação na carga de menos 50%. 104	
Figura 78	Forma de onda da tensão de saída com uma perturbação na carga de mais 50%.....	105
Figura 79	Forma de onda de corrente na bobine com uma perturbação na carga de mais 50%. 106	
Figura 80	Forma de onda da tensão de saída com uma perturbação na tensão de entrada de menos 15%.	107
Figura 81	Forma de onda da corrente na bobine com uma perturbação na tensão de entrada de menos 15%.	107
Figura 82	Forma de onda da tensão de saída com uma perturbação na tensão de entrada com mais 15 %. 108	
Figura 83	Forma de onda de corrente na bobine com uma perturbação na tensão de entrada com mais 15%.	108
Figura 84	Diagrama de blocos do controlo do pré-regulador [18]	110
Figura 85	Arquitetura simplificada de um dispositivo FPGA [25].....	112
Figura 86	Esquema detalhado do circuito da captura analógica [26].	113
Figura 87	Ferramentas utilizadas pelo <i>System Generator</i> [27].....	116
Figura 88	<i>Xilinx Blockset</i> -Biblioteca com o conjunto de blocos do <i>System Generator</i> [29].....	116
Figura 89	Entradas e saídas de dados da FPGA –Fronteiras [27].....	117
Figura 90	Conversão de um número representado em vírgula flutuante para vírgula fixa [30]. 118	
Figura 91	Diagrama de blocos do controlo do retificador boost na FPGA.....	119
Figura 92	Diagrama temporal da comunicação com o amplificador.	120
Figura 93	Máquina de estados para a aquisição dos sinais de entrada no conversor AD.	121
Figura 94	Diagrama de blocos da realização direta de um controlador genérico.	122
Figura 95	Aquisição do sinal de corrente na bobine.....	123
Figura 96	Aquisição do sinal da tensão de saída.	123

Figura 97	Implementação do controlador da tensão e conceção da corrente de referência, através do <i>System Generator</i> .	124
Figura 98	Implementação do controlador de corrente, através do <i>System Generator</i> .	124
Figura 99	Conceção do PWM para o interruptor do conversor, através do <i>System Generator</i> .	125
Figura 100	Sensor de corrente de efeito <i>Hall</i> LA 55-P.	126
Figura 101	Esquema de ligações do sensor de corrente LA 55-P.	127
Figura 102	Gráfico da relação da tensão de entrada do conversor AD com a tensão de saída do transdutor da corrente.	128
Figura 103	Circuito de condicionamento para a medição da corrente.	128
Figura 104	Tensão obtida à saída do circuito de medição da corrente para a tensão máxima de saída do transdutor de corrente (1 V).	129
Figura 105	Tensão obtida à saída do circuito de medição da corrente para a tensão mínima de saída do transdutor de corrente (0 V).	129
Figura 106	Circuito de medição para a tensão de entrada.	130
Figura 107	Circuito <i>non-inverter level shifter</i> .	130
Figura 108	Pré-regulador retificador boost com controlo digital implementado em laboratório.	132
Figura 109	Tensão de entrada (amarelo) e corrente de entrada (azul) do retificador boost.	133
Figura 110	Tensão de saída do retificador boost. Escala 200 V/divisão.	133
Figura 111	Sinal de comando para o interruptor do conversor.	134
Figura 112	Tensão dreno-fonte do interruptor do conversor.	134
Figura 113	Tensão de entrada retificada.	135
Figura 114	Medição do valor do fator de potência do pré-regulador retificador boost implementado em laboratório.	135
Figura 115	Interface da conversão AD.	143
Figura 116	Diagrama temporal da comunicação com o amplificador.	143

Índice de Tabelas

Tabela 1	Calendarização do projeto.....	5
Tabela 2	Principais topologias dos conversores CC-CC.....	18
Tabela 3	Dados de entrada e saída para o conversor boost.....	71
Tabela 4	Especificações do protótipo.....	85
Tabela 5	Ganhos dos pré-amplificador.....	114
Tabela 6	Especificações do retificador boost.....	126

Acrónimos

A/D	–	Conversor analógico - digital
CA	–	Corrente Alternada
CC	–	Corrente Contínua
CCM	–	<i>Continuous Conduction Mode</i>
DEE	–	Departamento de Engenharia Eletrotécnica
DSP	–	<i>Digital Signal Processor</i>
FM	–	<i>Frequency Modulation</i>
FPGA	–	<i>Field Programmable Gate Arrays</i>
ISEP	–	Instituto Superior de Engenharia do Porto
MCC	–	Modo de Condução Contínua
MCCr	–	Modo de Condução Crítica
MCD	–	Modo de Condução Descontínua
MEEC	–	Mestrado em Engenharia Eletrotécnica e de Computadores
PWM	–	<i>Pulse-Width Modulation</i>
THD	–	Taxa de Distorção Harmónica
VHDL	–	<i>Very High Speed Integrated Circuit Hardware Description Language</i>

1. INTRODUÇÃO

As últimas décadas foram marcadas pelo crescente desenvolvimento tecnológico, onde a eletrônica de potência teve destaque fundamental. Tal evolução é fruto de pesquisas que possibilitaram a construção de dispositivos eletrônicos com maior eficiência, flexibilidade e compactação.

Os retificadores não comandados, devido ao seu elevado rendimento, têm sido utilizados com cada vez maior frequência para obter uma tensão contínua, a partir da tensão alternada da rede, para uma grande gama de aplicações. Contudo os circuitos retificadores com díodos geralmente utilizam um condensador para reduzir a ondulação na tensão contínua. Esta situação causa que a corrente pedida à rede elétrica seja impulsiva e por conseguinte tenha um elevado conteúdo harmónico.

A injeção de harmónicas na rede elétrica leva à deterioração da mesma, tendo esta situação levado à criação de limites para a distorção da corrente de entrada. Por esta razão é necessário recorrer a circuitos de correção do fator de potência. Os métodos utilizados para a correção do fator de potência podem ser classificados como:

- Métodos de correção passiva do fator de potência.
- Métodos de correção ativa do fator de potência.

A correção passiva do fator de potência consiste na utilização de um filtro entre a rede e o retificador. Embora este método seja simples de implementar, recorrendo-se normalmente a um filtro LC, apresenta uma série de desvantagens. Verifica-se que apenas é aplicável para circuitos de potências reduzidas, visto que o aumento da potência leva ao aumento

dos parâmetros do filtro, o que leva ao aumento do custo e do volume ocupado pelo mesmo. Também se pode verificar que este método apenas permite uma compensação fixa do fator de potência.

No método de correção ativa do fator de potência utiliza-se técnicas de comutação comandada para obter uma corrente de entrada em fase com a tensão da rede, permitindo obter um fator de potência quase unitário.

Isto é conseguido utilizando um conversor de contínuo para contínuo que dispõe de semicondutores totalmente comandados. Comparativamente com o método anterior, esta situação permite obter um fator de potência superior, um menor conteúdo harmónico, e circuitos que ocupam um menor volume. No entanto, apresenta uma complexidade maior associada ao controlo dos dispositivos de comutação e um custo maior.

As várias técnicas de correção de fator de potência podem ser classificadas como:

- Correção do fator de potência por modulação de largura de impulso (PWM);
- Correção do fator de potência com dispositivos comutados por ressonância;
- Correção do fator de potência com dispositivos comutados por comutação suave.

Na técnica de modulação de impulso a frequência de comutação dos semicondutores é constante, contudo os instantes em que os dispositivos estão ao corte ou à condução é variável. Este modo de controlo dos semicondutores tem a vantagem de ser fácil de analisar e controlar.

Na correção do fator de potência por PWM, pode-se utilizar dois modos distintos de controlo, controlo de corrente ou controlo de tensão, existindo dois tipos de condução:

- Modo de condução descontínua;
- Modo de condução contínua.

No modo de condução descontínua o elemento armazenador de energia é completamente carregado e descarregado durante um ciclo de comutação. Este modo de condução tem a vantagem de permitir um controlo bastante simples.

No modo de condução contínua o elemento armazenador de energia não é descarregado no final de um ciclo de comutação. Neste caso a corrente varia em torno de um valor de referência. A amplitude da variação está directamente relacionado com o erro permitido

para a diferença entre a corrente e a sua referência. Quanto menor o erro, menor a variação e no limite a corrente será igual à referência. Este modo necessita de um controle apresenta vantagens ao nível das tensões e correntes a suportar pelos semicondutores comandados tornando-o preferível para aplicações de elevada potência.

No controle de retificadores por modulação de impulso podem usar-se várias topologias para o conversor CC/CC, entre elas:

- Conversor buck (abaixador);
- Conversor boost (elevador);
- Conversor buck-boost (abaixador-elevador).

Para realizar o projeto e posterior implementação do controle para o pré-regulador Retificador boost, pode-se utilizar técnicas de controle contínuo (analógico) e ou discreto (digital). Atualmente, a realização da correção ativa por valores médios instantâneos da corrente de entrada, com a utilização do controle analógico, é bastante difundido na literatura e existem circuitos analógicos já consolidados que realizam esta função com facilidade, apresentando resultados satisfatórios.

Em relação ao controle digital, a capacidade de decisão e a flexibilidade no programa de controle são as maiores vantagens do uso de sistemas controlados digitalmente.

Desta forma, o uso de técnicas de controle digital aplicadas a conversores estáticos vem sendo cada vez mais sendo utilizado. Neste âmbito, a utilização da técnica de controle por valores médios implementada em *Digital Signal Processors* (DSPs) tem sido estrutura mais divulgada em aplicações com controle digital, apesar de que as implementações em FPGAs (*Field Programmable Gate Arrays*) têm crescido muito nos últimos anos.

Diante dos fatos apresentados, este trabalho terá perspetivação na implementação de um Pré-Regulador Retificador Boost, com correção ativa do fator de potência através da técnica dos valores médios instantâneos da corrente de entrada.

O controle desta estrutura é desenvolvido utilizando a linguagem de descrição de *hardware* (VHDL), com o uso de um dispositivo FPGA Spartan-3E da *Xilinx*.

1.1. CONTEXTUALIZAÇÃO

Este projeto surgiu do desejo de realizar um trabalho no âmbito da eletrônica de potência, especificamente na correção do fator de potência através da implementação de um pré-regulador de fator de potência controlado digitalmente.

1.2. OBJETIVOS

O objetivo principal deste projeto é projeto e implementação de um pré-regulador de fator de potência com controlo digital. Dada a complexidade inerente a este objetivo, sentiu-se a necessidade de o subdividir em múltiplas tarefas de realização mais simples, tais como:

- Estudo teórico de métodos e conceitos da correção do fator de potência;
- Estudo e dimensionamento do pré-regulador retificador boost;
- Estudo e desenvolvimento da técnica de controlo digital no pré-regulador retificador boost;
- Implementação do protótipo pré-regulador retificador boost;
- Avaliação e análise dos resultados obtidos.

1.3. CALENDARIZAÇÃO

Para a execução deste trabalho foi necessário efetuar várias tarefas tais como: estudo dos conceitos e métodos de correção do fator de potência, estudo do pré-regulador retificador boost, avaliação dos testes e resultados experimentais, entre outras que derivam do desenvolvimento do projeto. A sua prossecução conduziu à calendarização apresentada na Tabela 1.

Tabela 1 Calendarização do projeto.

ID	Tarefa	Duração	Q1 13		Q2 13			Q3 13			Q4 13
			fev	mar	abr	mai	jun	jul	ago	set	out
1	Estudo de conceitos e métodos de correção do fator de potência	50d									
2	Redação do relatório do projeto	183d									
3	Estudo e dimensionamento do pré-regulador retificador boost	15d									
4	Técnica de controlo digital para o pré-regulador retificador boost	50d									
5	Implementação do protótipo do pré-regulador retificador boost	55d									
6	Avaliação dos testes e resultados experimentais	15d									

1.4. ORGANIZAÇÃO DO RELATÓRIO

O relatório é constituído por sete capítulos sendo eles: Introdução, Correção do Fator de Potencia - Conceitos e Métodos, Pré-regulador Retificador Boost, Técnica de Controlo Digital Para o Pré-regulador Retificador Boost, Implementação do Protótipo do Pré-regulador Retificador Boost, Testes e Resultados Experimentais e Conclusões.

No primeiro capítulo é feita uma introdução ao projeto e aos objetivos do mesmo.

No capítulo 2, apresenta-se um estudo teórico dos conceitos e métodos da correção do fator de potência.

Em seguida, no capítulo 3, é realizada a modelação matemática do conversor Boost com o intuito de obter as funções de transferência pertinentes ao projeto dos controladores de tensão e de corrente para o conversor. Neste capítulo, as funções estão representadas no plano S (contínuo).

No capítulo 4, apresenta-se uma introdução ao controlo digital, explicando-se algumas técnicas de controlo e conceitos básicos acerca do controlo digital de conversores estáticos. É apresentado o projeto dos controladores digitais de tensão e de corrente para o conversor Boost, assim como os resultados de simulação para o conversor, controlado digitalmente, através da plataforma MatLab/Simulink e PSIM.

No capítulo 5, é apresentada uma breve descrição dos dispositivos FPGAs, além da estratégia de controlo usando a linguagem de descrição de *hardware* e a sua viabilidade.

No capítulo 6, são apresentados os resultados experimentais para o Pré-Regulador Retificador Boost controlado de forma digital por um dispositivo FPGA Spartan-3E.

No último capítulo, Capítulo 7, são apresentadas as conclusões retiradas do projeto efetuado e propostas de melhorias para trabalhos futuros.

2. CORREÇÃO DO FATOR DE POTÊNCIA – CONCEITOS E MÉTODOS

Para o correto entendimento do projeto e seu desenvolvimento, são necessários alguns conhecimentos a respeito da teoria elétrica, legislações, normas e ainda, a parte específica de correção do fator de potência. Neste capítulo são apresentados ao leitor esses tópicos introdutórios e o seu relacionamento com o projeto. Especial atenção é dada à parte específica, pois se necessita saber, à priori, o que é fator de potência, problemas técnicos relacionados ao mau aproveitamento da energia, impactos econômicos, causas e como minimizar os prejuízos a ele relacionados.

2.1. FATOR DE POTÊNCIA

A qualidade da energia elétrica é atualmente um dos problemas em foco na área da eletricidade. O facto da rede elétrica estar “poluída” é sinónimo da falta de qualidade dos sistemas eletrónicos alimentados, resultando numa perda de produtividade, rendimento e dinheiro que nos dias que correm é um fator decisivo para a competitividade dos países. Este problema, tem vindo a aumentar ao longo do tempo e deve-se essencialmente com o

crescente aumento de cargas não-lineares. A este tipo de cargas está associado sobretudo o problema dos harmônicos. No entanto não só as cargas não-lineares provocam problemas, as cargas lineares também criam ineficiência no sistema elétrico devido ao desfasamento entre a tensão e a corrente.

O fator de potência é utilizado para quantificar e tarifar a energia ativa e reativa presentes no sistema elétrico em praticamente todo o mundo, a definição de fator de potência precisa de algumas considerações quando aplicada a sistemas não sinusoidais.

A maior parte das cargas, no atual sistema elétrico de distribuição, são indutivas. Isto significa que, para funcionarem, necessitam de um campo eletromagnético e de receber da rede dois tipos de potência [1][2]:

- Potência Ativa: é a responsável pela produção de trabalho através do circuito ao longo de um determinado tempo. A sua unidade é o Watt (W). A Figura 1 ilustra um exemplo.

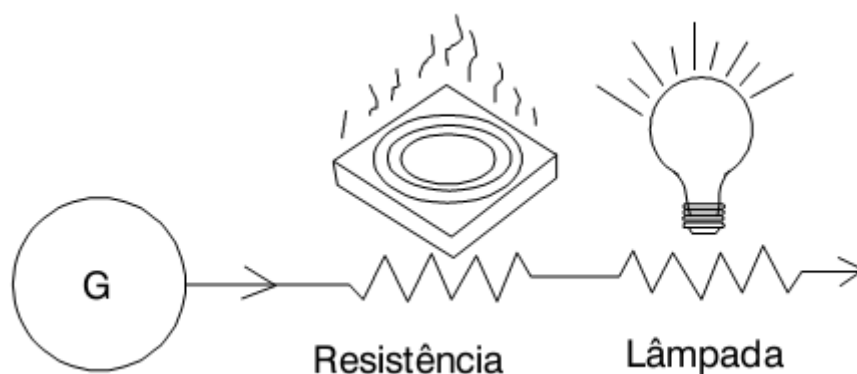


Figura 1 Potência ativa [2].

A potência ativa caracteriza-se por ser a parte consumida pela carga para realizar trabalho. Assim, define-se potência ativa como sendo o valor médio da potência instantânea ao longo do tempo, e pode ser calculada através da equação (1).

$$P = \frac{1}{T} \int_0^T p(t) dt = \frac{1}{T} \int_0^T v(t) i(t) dt = RI_{ef}^2 \quad (1)$$

- Potência Reativa: é utilizada para produzir os campos elétrico e magnético necessários para o funcionamento de alguns tipos de cargas como, por exemplo, motores, transformadores, cargas não-lineares, retificadores industriais etc. A sua unidade é o Volt-Ampère Reactivo (VAR). A Figura 2 ilustra esta definição.

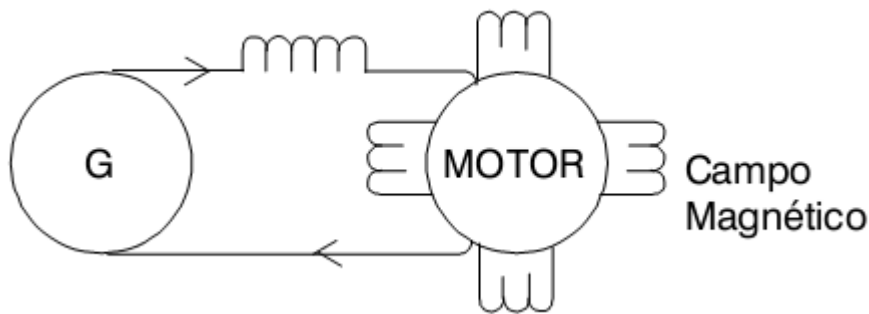


Figura 2 Potência reativa [2].

A potência reativa Q é a parte da energia que oscila entre a fonte de tensão e a carga. Nos motores e circuitos indutivos, como transformadores, a potência reativa é responsável pela magnetização.

No caso de sistemas com tensão e corrente puramente sinusoidais, para determinarmos a potência reativa de um elemento ou circuito, utiliza-se a expressão da equação (2) em que φ representa o desfasamento entre a tensão e a corrente.

$$Q = V_{ef} I_{ef} \sin \varphi \quad (2)$$

Assim, enquanto a potência ativa é sempre consumida na execução de trabalho, a potência reativa, além de não produzir trabalho, circula entre a carga e a fonte de alimentação, ocupando um espaço no sistema elétrico que poderia ser utilizado para fornecer mais energia ativa[2]. O somatório dos fasores da potência ativa e a potência reativa compõem a potência aparente, ou seja, é a potência total absorvida pela instalação, a unidade da potência aparente é o Volt-Ampère (VA), e pode ser determinada através da expressão da equação (3).

$$S = V_{ef} I_{ef} \quad (3)$$

Com base nestes conceitos é possível definir o Fator de Potência como a razão entre a potência ativa e a potência aparente fornecidas a um dispositivo ou equipamento. Assim, o fator de potência pode ser definido pela expressão da equação (4).

$$FP = \frac{P}{S} = \frac{\frac{1}{T} \int V(t) \cdot i(t) dt}{V_{ef} \cdot I_{ef}} \quad (4)$$

De referir que quando não existem harmônicos nas formas de onda da tensão e da corrente o fator de potência (FP) coincide com o $\cos \varphi$. A potência ativa, reativa e aparente podem ser representadas na forma de fasores num triângulo retângulo chamado triângulo de potência. O triângulo de potências é utilizado para representar as relações entre W, VAr e VA, conforme ilustra a Figura 3.

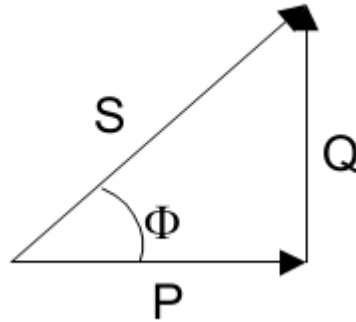


Figura 3 Triângulo retângulo de potências

O cateto P simboliza a potência ativa, o cateto Q a potência reativa e a hipotenusa S a potência aparente. Pelo teorema de Pitágoras tem-se que:

$$P = S \cos \varphi \quad (5)$$

$$Q = S \sin \varphi \quad (6)$$

$$S^2 = P^2 + Q^2 \quad (7)$$

$$S = \sqrt{P^2 + Q^2} \quad (8)$$

Caso exista a presença de uma carga indutiva ou capacitiva, haverá um desfasamento da corrente em relação à tensão. Através deste conceito vem a definição tradicional para o fator de potência, considerando que tensão e corrente são sinusoidais, obtém-se a expressão da equação (9)

$$FP = \frac{P}{S} = \cos \varphi \quad (9)$$

Um alto fator de potência indica uma eficiência alta, inversamente, um fator de potência baixo indica baixa eficiência energética.

O fator de potência pode ser afetado de diferentes modos dependendo do tipo de carga, sendo possível dividir em 3 grandes grupos: resistivas, capacitivas e indutivas. De seguida é apresentado a forma como o fator de potência é afetado pelos diferentes tipos de carga.

As cargas resistivas, como o próprio nome indica, é uma carga constituída por elementos resistivos, ou seja, elementos que se opõem à passagem da corrente elétrica. A variação de corrente e tensão nestas cargas é linear e obedece à Lei de Ohm. A Figura 4 mostra sinais deste tipo, em que o ângulo de desfasamento é nulo. O produto da tensão com a corrente possui como resultado o valor instantâneo da potência. O valor médio deste produto é a potência ativa. A amplitude deste sinal é numericamente igual à potência aparente. Quando o ângulo de desfasamento é nulo a potência instantânea será sempre maior ou igual a zero [1].

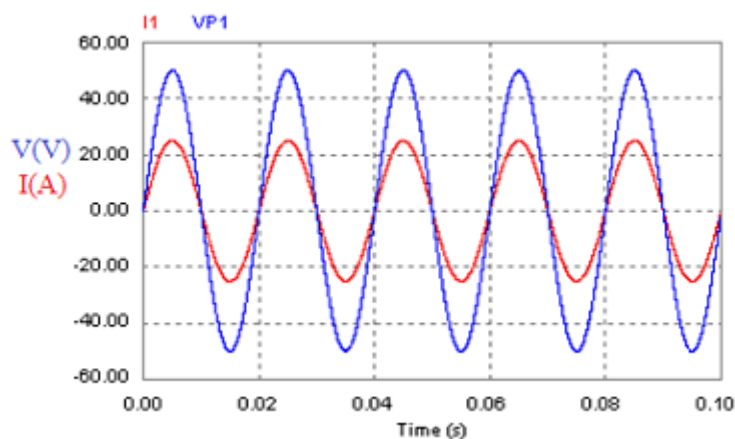


Figura 4 Gráfico da Tensão e Corrente em fase ($\varphi = 0^\circ$) [1].

A Figura 5 mostra uma situação para cargas capacitivas, este tipo de cargas são as que possuem condensadores incorporados. Caso a carga seja constituída apenas por condensadores (carga puramente capacitiva) o desfasamento entre tensão e corrente será de 90° , com a corrente adiantada em relação à tensão. Contudo, se ao condensador for acrescentada uma resistência o desfasamento será diferente para a mesma frequência.

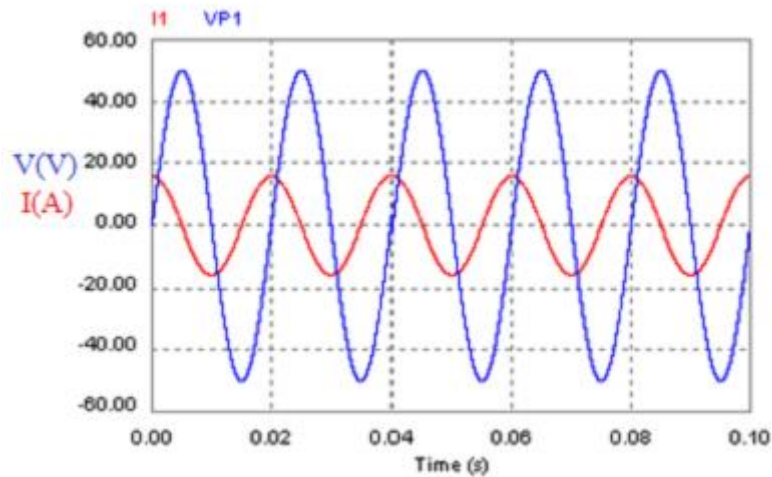


Figura 5 Gráfico da tensão e correntes desfasadas ($\varphi = 90^\circ$) [1].

A Figura 6 ilustra as formas de onda de uma situação com cargas que integram bobines. Uma carga que apenas contenha bobines diz-se que é puramente indutiva o que provoca um desfasamento de 90° , mas neste caso a corrente anda atrasada em relação à tensão. Como no caso das cargas capacitivas, ao se acrescentar resistências à carga o desfasamento altera-se para um ângulo diferente de 90° . De citar que este tipo de cargas (indutivas) é muito usado porque no sistema elétrico existem muitos motores, transformadores e outros dispositivos cujo equivalente elétrico é representado por bobines [1].

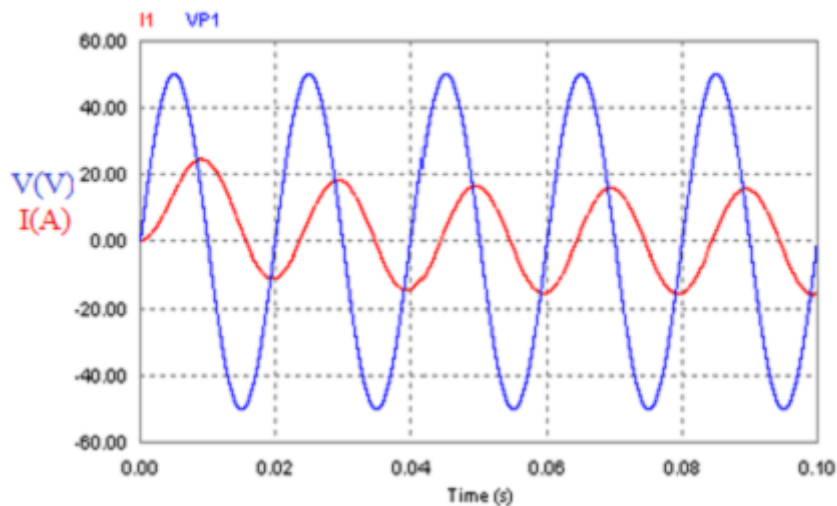


Figura 6 Gráfico da tensão e da corrente desfasadas de ($\varphi = 90$) [1].

2.1.1. FATOR DE POTÊNCIA EM REDES COM HARMÔNICOS

Com o desenvolvimento da eletrônica de potência nos últimos anos, os equipamentos ligados aos sistemas elétricos evoluíram, a nível de rendimento, controlo e custo, permitindo ainda a execução de tarefas não possíveis anteriormente. Contudo, esses equipamentos têm a desvantagem de não funcionarem como cargas lineares, consumindo correntes não sinusoidais, e desta forma introduz na rede elétrica harmónicos. As componentes harmónicas são tensões ou correntes que possuem valores de frequência múltiplos do valor da frequência fundamental da rede elétrica.

A forma de onda da corrente e tensão de uma carga não-linear típica pode ser representada pela Figura 7. É possível observar na Figura 7 que a corrente deixa de ser sinusoidal, e como consequência, a tensão de alimentação fica distorcida, tornando-se “achatada” na região próxima do seu valor máximo[3].

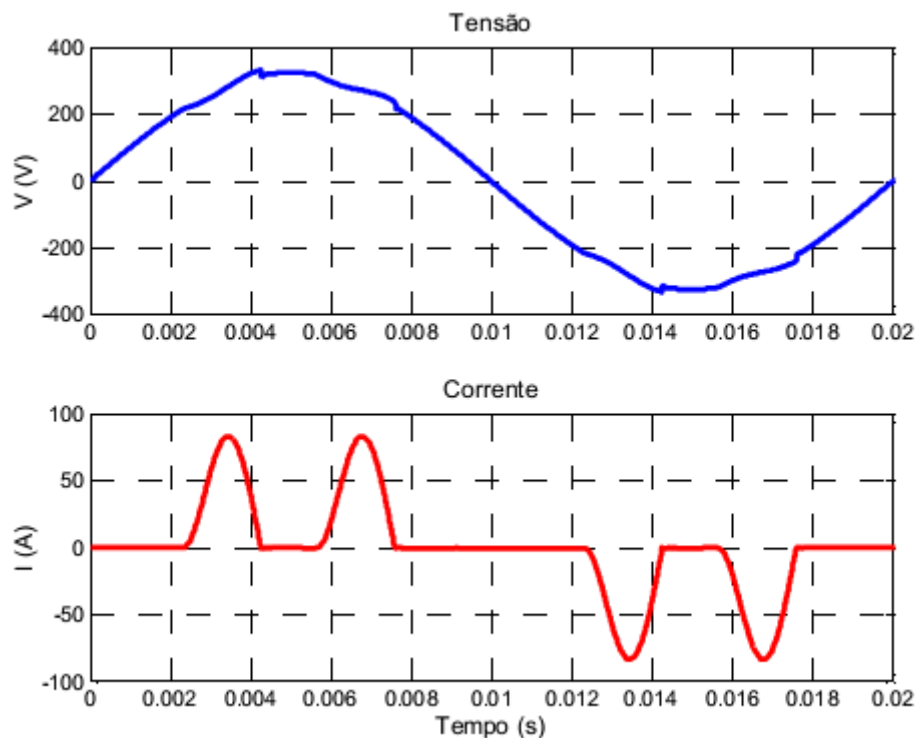


Figura 7 Tensão e Corrente para o caso de uma carga não linear [3].

O problema dos harmónicos tem vindo a agravar-se devido ao facto de cada vez mais se utilizarem cargas não lineares (cargas onde a corrente não tem uma relação linear com a tensão). Em circuitos onde a tensão e corrente sejam sinusoidais a colocação de cargas lineares mantém essas mesmas grandezas sinusoidais, o que não acontece com cargas não lineares, onde os harmónicos têm uma interferência elevada, provocando distorção nas ondas à frequência fundamental. O que não é desejável visto que se houver outras cargas

interligadas com a não linear poderá ocorrer um mau funcionamento nessas mesmas cargas e assim danificar circuitos.

Para além da distorção das formas de onda, a presença de harmónicos nas linhas de distribuição de energia origina problemas nos equipamentos e componentes do sistema elétrico, nomeadamente [3]:

- Aumento das perdas (aquecimento), saturação, ressonâncias, vibrações nos enrolamentos e redução da vida útil de transformadores;
- Aquecimento, binários pulsantes, ruído audível e redução da vida útil das máquinas elétricas rotativas;
- Disparo indevido dos semicondutores de potência em retificadores controlados e reguladores de tensão;
- Problemas na operação de relés de proteção, disjuntores e fusíveis;
- Aumento nas perdas dos condutores elétricos;
- Aumento considerável na dissipação térmica dos condensadores, levando à deterioração do dielétrico;
- Redução da vida útil das lâmpadas e flutuação da intensidade luminosa (*flicker*— para o caso de ocorrência de sub-harmónicos);
- Erros nos medidores de energia elétrica e instrumentos de medida;
- Interferência eletromagnética em equipamentos de comunicação;
- Mau funcionamento ou falhas de operação em equipamentos eletrónicos ligados à rede elétrica, tais como computadores, controladores lógicos programáveis (PLCs), sistemas de controlo comandados por microcontroladores, etc. (cabe lembrar que estes equipamentos controlam frequentemente processos de fabrico).

Quando há distorção harmónica numa instalação elétrica o triângulo de potências sofre uma alteração, recebendo uma terceira dimensão provocada pela potência aparente necessária para sustentar a distorção da frequência fundamental.

A medida da Taxa de Distorção Harmónica (TDH) reflete os harmónicos presentes num sinal de corrente ou tensão que distorce a grandeza sinusoidal na sua frequência fundamental. Ou seja, a medida de TDH é definida pela relação entre o valor eficaz das componentes harmónicas da corrente e a fundamental. Esta definição é expressa através da equação (10)

$$TDH = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \quad (10)$$

Análise de uma situação com harmônicos na corrente:

A TDH relaciona-se com o fator de potência pela expressão da equação (11) em que φ_1 representa o desfasamento entre a tensão e componente fundamental da corrente.

$$FP = \frac{\cos \varphi_1}{\sqrt{1 + TDH^2}} \quad (11)$$

As componentes harmônicas presentes na corrente não contribuem para a produção de potência ativa na carga. Apenas contribuem para o aumento do valor eficaz da corrente, aumentando o valor da potência aparente, e com isso, reduzindo o fator de potência [2].

2.1.2. CONSEQUÊNCIAS DO BAIXO FATOR DE POTÊNCIA

O baixo fator de potência não deve ser descuidado uma vez que provoca o aumento das perdas nos condutores. As perdas de energia elétrica ocorrem na forma de calor e são proporcionais ao quadrado do valor eficaz da corrente que circula pelos condutores. Como essa corrente aumenta com o excesso de energia reativa, estabelece-se uma relação entre o incremento das perdas e o baixo fator de potência, provocando o aumento do aquecimento de condutores e equipamentos. É possível observar esta situação na Figura 8 [4].

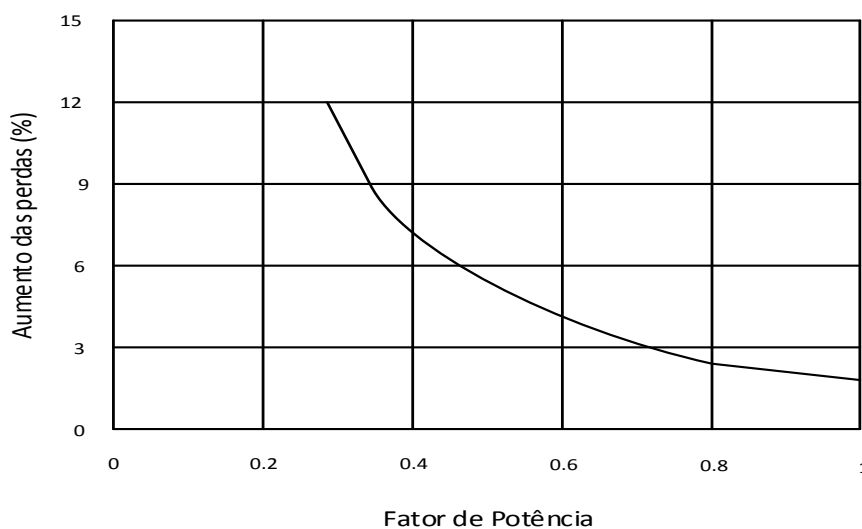


Figura 8 Aumento das perdas devido à redução do fator de potência (potência ativa constante).

Outra situação que se pode verificar com um baixo fator de potência é o aumento de queda de tensão nas linhas. O aumento da corrente devido ao excesso de energia reativa leva a quedas de tensão acentuadas, podendo ocasionar a interrupção do fornecimento de energia elétrica e a sobrecarga em certos elementos da rede. Este risco é elevado durante os períodos que a rede é mais solicitada.

O baixo fator de potência também reduz a capacidade de transporte de potência ativa nas linhas, tornando inviável, o incremento de potência ativa sem que antes se faça o redimensionamento da secção do condutor ou a compensação da potência reativa.

Uma das soluções para problemas relacionados com a qualidade da energia elétrica passa pela correção do fator de potência. Esta correção traz diversas vantagens [4]:

- Diminuição nas variações de tensão;
- Diminuição de aquecimento nos condutores;
- Redução das perdas de energia;
- Melhor aproveitamento da capacidade dos transformadores;
- Aumento da vida útil dos equipamentos;
- Utilização racional da energia consumida;
- Eliminação do consumo de energia reativa excedente, que é cobrado na conta.

2.1.3. TIPOS DE CORREÇÃO DO FATOR DE POTÊNCIA

Existem diversas soluções para correção do fator de potência, geralmente estas soluções são divididas em dois grandes grupos: as soluções ativas e as passivas [4].

As soluções ativas utilizam interruptores controlados associados a elementos passivos. Este tipo de solução diferencia-se por várias topologias e formas de controlo. Quando comparados à correção passiva possuem menor volume, maior complexidade e adaptação dinâmica a variações da fonte de alimentação e da carga, o que permite um fator de potência praticamente unitário e sem a presença de harmônicos.

Para implementar a correção ativa é possível a utilização de diversas estruturas de conversores CC-CC (corrente contínua – corrente contínua), tais como conversores abaixadores (Buck), elevadores (Boost), abaixadores-elevadores (Buck-Boost), SEPIC,

CÚK e ZETA. Entre estas topologias, o conversor Boost é o mais utilizado devido à sua simplicidade e pela característica de fonte de corrente na entrada.

Este tipo de solução é caracterizado pelos seguintes aspetos:

- Menos robustas;
- Menos económicas;
- Baixa e alta potência;
- Pequenas dimensões e peso;
- Sem problemas de arranque;
- Boa qualidade da corrente de entrada.

As soluções passivas utilizam interruptores não controlados, como díodos, e elementos reativos, tais como, condensadores, indutores, possibilitando assim correção do fator de potência e oferecendo confiabilidade e robustez para a estrutura. No entanto, não possibilitam a regulação da tensão de saída e, além disso, para aplicações com isolamento galvânica (usando transformadores) podem resultar em estruturas volumosas, pesadas e de custo elevado. As estruturas que utilizam autotransformadores resultam num menor peso e volume, no entanto tornam-se não isoladas;

Em suma este tipo de solução é caracterizado pelos seguintes aspetos:

- Robustas;
- Baixa potência;
- Elevadas dimensões e peso;
- Problemas de arranque;
- Qualidade média da corrente de entrada.

2.2. ESTUDO DOS CONVERSORES CC-CC

Estes conversores são amplamente utilizados para controlo de máquinas de corrente contínua em acionamentos de velocidade variável, fontes de alimentação comutadas, sistemas de alimentação de emergência e tração de motores de automóveis eléctricos. Eles fornecem controlo de aceleração suave, alta eficiência e resposta dinâmica rápida. Os conversores são usados em reguladores de tensão CC e também como indutor para gerar uma fonte de corrente CC, especialmente para os inversores do tipo fonte de corrente [5] [6] .

Um conversor CC-CC é um circuito eletrônico que converte uma tensão ou corrente contínua com uma determinada amplitude, em outra tensão ou corrente contínua com amplitude diferente. Nestes conversores é possível obter à saída um determinado valor de tensão controlada, a partir de uma tensão de entrada não controlada.

Existem dois grupos distintos de conversores, os isolados e os não isolados, pelo que a principal diferença se prende com o uso de transformadores de alta frequência nos conversores isolados. Na Tabela 2 são apresentados as principais topologias dos conversores CC-CC.

Tabela 2 Principais topologias dos conversores CC-CC

Conversores	Interruptores	Característica	Complexidade de controlo
Isolados			
Flyback	1	Step-up/down	Baixa
Forward	1	Step-down	Baixa
Não isolados			
Abaixador (Buck)	1	Step-down	Baixa
Elevador (Boost)	1	Step-up	Baixa

Os conversores CC-CC podem funcionar em três modos diferentes, o modo contínuo (regime não lacunar), o modo descontínuo (regime lacunar) e o modo crítico. O modo de funcionamento está relacionado com a corrente na bobine, se esta corrente nunca for nula, o conversor está a trabalhar no modo contínuo, mas no caso da corrente na bobine atingir o valor zero o conversor funciona em modo descontínuo. O funcionamento em modo crítico ocorre quando a corrente na bobine atinge o valor zero no preciso momento em que termina o período de comutação.

2.2.1. CONTROLO DOS CONVERSORES CC-CC

Os conversores CC-CC têm como finalidade fornecer uma tensão de saída CC regulada. A tensão média de saída CC deve ser controlada para igualar o nível desejado, ainda que a tensão de entrada e a corrente da carga varie. Os conversores CC-CC transformam um valor/nível CC em outro através de comutações. Um conversor CC-CC com uma determinada tensão de entrada, controla a tensão média de saída através da duração/tempo que o interruptor (transistor) está ligado ou desligado (t_{on} e t_{off} respetivamente).

Um dos métodos de controlo da tensão de saída é o método de modulação por largura de impulsos (*Pulse Width Modulation* - PWM). Este método consiste na comparação de dois sinais de tensão, um de baixa frequência (referência) e o outro de alta frequência (portadora), resultando um sinal alternado com frequência fixa e largura de impulso variável. O método PWM é composto pelos seguintes parâmetros [7]:

- Sinal de Referência

Para se obter um sinal na saída de um conversor com a forma desejada, é necessário modulá-lo em alta frequência. Nos conversores CC-CC, a referência é um sinal de tensão contínuo, pois o que se pretende obter é justamente uma tensão ou corrente contínua na saída do conversor.

- Sinal da Portadora

É um sinal de alta frequência, na ordem das unidades de kHz o qual é responsável pela definição da frequência de comutação. É utilizado um sinal dente de serra como portadora, conforme a Figura 9.

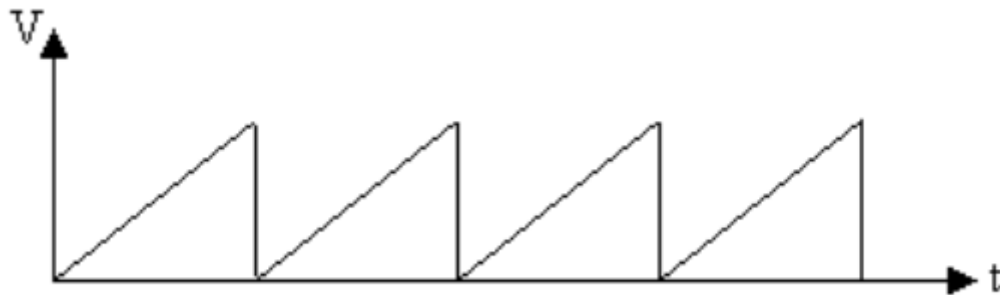


Figura 9 Sinal portadora tipo dente de serra [7].

- Modulador (comparador)

É o circuito responsável por comparar o sinal de referência com a portadora. A largura do impulso na saída do modulador varia de acordo com a amplitude do sinal de referência em comparação com o sinal da portadora. A Figura 10 representa um circuito modulador.

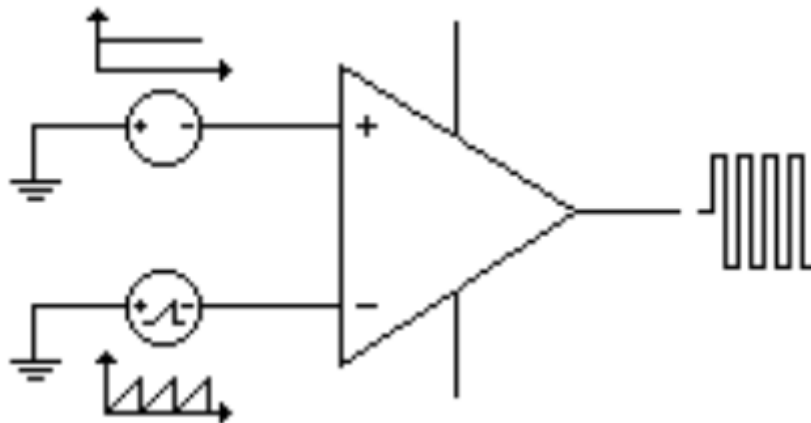


Figura 10 Modulador PWM com o sinal de referência no terminal negativo e a portadora no terminal positivo [7].

- Geração do Sinal Complementar

O sinal complementar é necessário quando, por exemplo, existem dois interruptores (semicondutores) configurados em braço. O acionamento dos interruptores é feito de maneira complementar, ou seja, quando Q1 conduz, Q2 está bloqueado, e quando Q2 conduz, Q1 fica bloqueado e assim sucessivamente. O sinal complementar consiste em negar o sinal modulador como é possível observar na Figura 11.

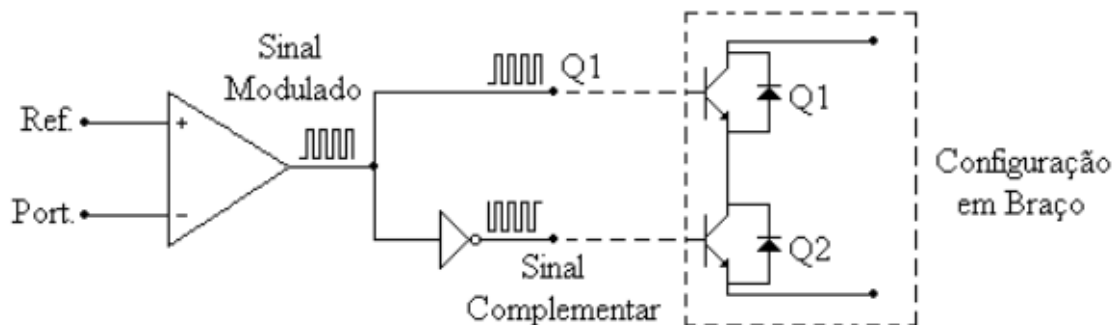


Figura 11 Obtenção do sinal complementar [7].

- Tempo Morto

Na configuração de interruptores em braço, é necessário assegurar que os dois interruptores de um mesmo braço não sejam acionados ao mesmo tempo. Para evitar um efeito de curto-circuito no braço do acionamento, é introduzindo o tempo morto.

A Figura 12 demonstra o conceito de conversão de um conversor CC-CC básico neste método, a constante do período de tempo de comutação é representada T_s expressa na Equação (12), a tensão média de saída V_o é ajustada através da duração do interruptor no estado ligado (ON) [5].

$$T_s = t_{on} + t_{off} \quad (12)$$

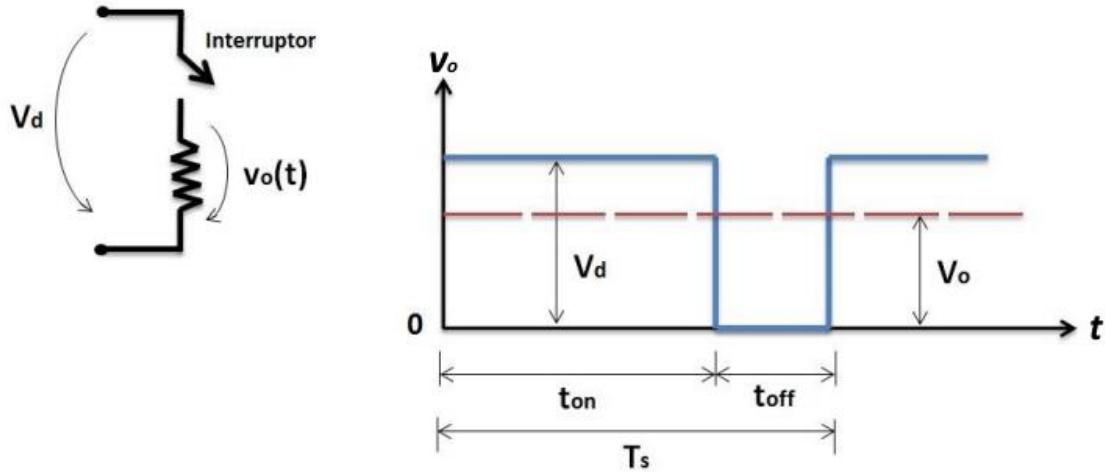


Figura 12 Conversor CC-CC controlado pelo método PWM [5].

No método de comutação PWM, a razão cíclica é definida como o quociente entre a duração do t_{on} e o período de tempo de comutação, pode assim ser representada pela Equação (13):

$$D = \frac{t_{on}}{T_s} \quad (13)$$

O sinal da tensão de controlo $v_{controlo}$ pode ser obtido pela diferença entre o valor pretendido para a tensão de saída e o valor medido (Figura 13). O sinal que controla a comutação, ou seja, controla o estado (ligado ou desligado) do interruptor, é gerado através da comparação entre o valor do sinal da tensão de controlo e a onda dente de serra (onda repetitiva), como mostra a título ilustrativo a Figura 13.

A frequência da onda dente de serra estabelece a frequência de comutação. Quando o sinal amplificado do erro (sinal que varia lentamente no tempo em relação à frequência de comutação), é maior (em valor) que a onda dente de serra, o sinal de controlo do interruptor fica no nível lógico alto, fazendo com que o interruptor passe para o estado on

(ligado). Caso contrário, o interruptor de potência fica off (desligado). A razão cíclica pode ser expressa através da razão entre $v_{controle}$ e o valor de pico da onda dente de serra $v_{st,max}$ assim:

$$D = \frac{t_{on}}{T_s} = \frac{v_{controle}}{v_{st,max}} \quad (14)$$

No controlo por PWM, a frequência de comutação é mantida constante e a tensão de saída é regulada através da variação da razão cíclica [5].

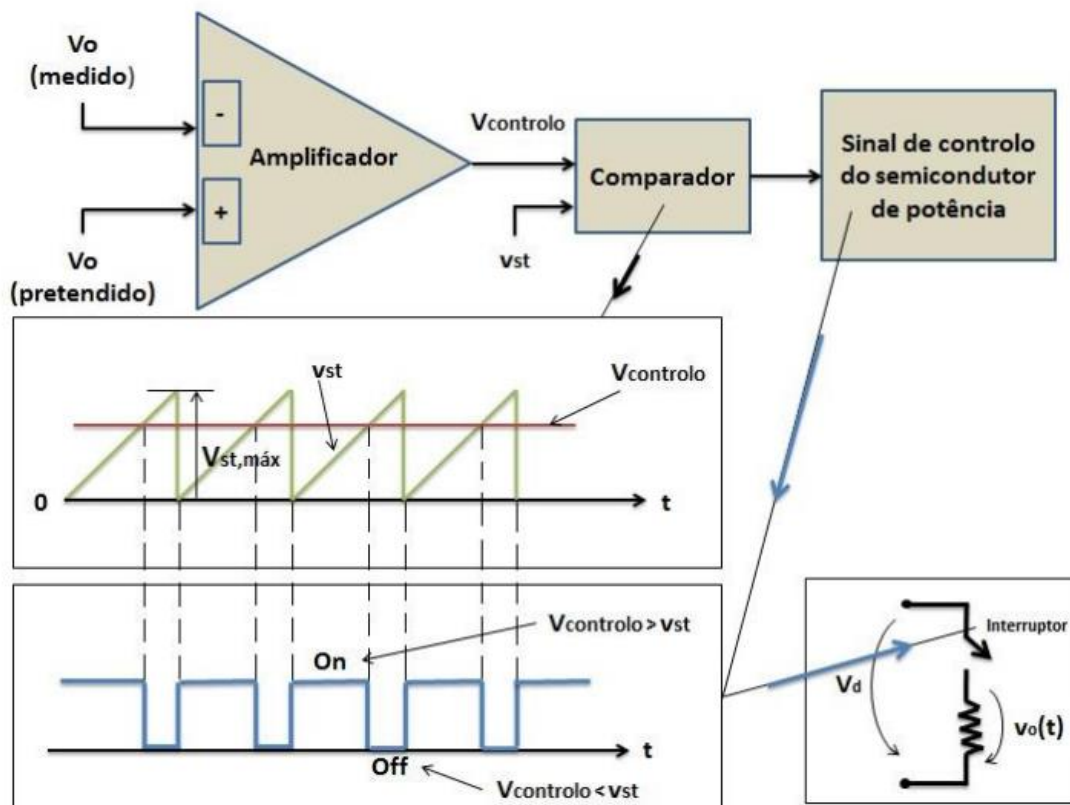


Figura 13 Controlo do interruptor no método PWM [5].

O método designado de modulação por frequência (“FM – *Frequency Modulation*”) permite variar a frequência de comutação (e, portanto, o período de tempo). Como consequência deste método e, devido à variação na frequência de comutação, torna-se difícil filtrar os componentes da ondulação nas formas de onda de entrada e de saída do conversor. Este método é usado em conversores CC-CC que utilizam tirístores e, como tal, não serão discutidos nesta dissertação [5].

2.2.2. CONSIDERAÇÕES DE ANÁLISE

Os próximos pontos apresentam uma descrição e análise, qualitativa e quantitativa, mais pormenorizada sobre os principais conversores CC-CC não isolados. A análise apresentada supõe um circuito ideal, a operar em regime permanente e com respostas periódicas.

No estado on, assume-se que a queda de tensão aos terminais dos semicondutores (transistor e diodo) é nula. No estado off, a corrente que percorre o interruptor tem valor zero e, o diodo encontra-se inversamente polarizado, sendo percorrido por uma corrente de valor nulo. As comutações do transistor e do diodo de on para off e vice-versa são consideradas instantâneas. A bobine é considerada sem perdas.

2.2.2.1. CONVERSOR ABAIXADOR (BUCK)

Um conversor abaixador (buck) é um circuito eletrónico utilizado para converter uma tensão CC (corrente contínua) em outra tensão CC de valor médio mais baixo ou igual. Este tipo de conversor caracteriza-se por ter a entrada em tensão e a saída em corrente, e é muito frequente a sua utilização em situações que se pretende baixar a tensão CC de uma dada fonte para tensões compatíveis com os equipamentos que se pretende usar, e obter rendimentos razoáveis. O circuito da Figura 14 ilustra a montagem deste tipo de conversores [6].

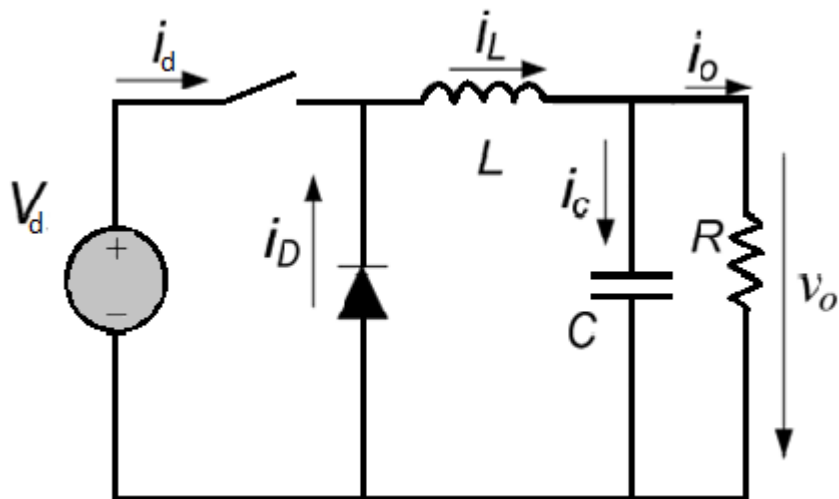


Figura 14 Esquema do Conversor Abaixador (Buck).

A principal aplicação é em fontes de alimentação CC reguladas e no controlo da velocidade de motores CC.

O interruptor de potência comuta a uma frequência designada frequência de comutação f_s . O diodo tem como objetivo direcionar o fluxo de corrente no circuito e garantir que existe um caminho para que a corrente da bobine possa fluir. A bobine e o condensador têm como função filtrar a corrente e tensão de saída, para as tornar aproximadamente constantes.

- Operação no modo de condução contínua

No modo de condução contínua, a corrente na bobine flui continuamente $i_L(t) > 0$ (Figura 15). Assumindo que o circuito opera em regime permanente e restando que o período de tempo $T_s = t_{on} + t_{off}$, As formas de onda devem repetir-se ao longo do tempo.

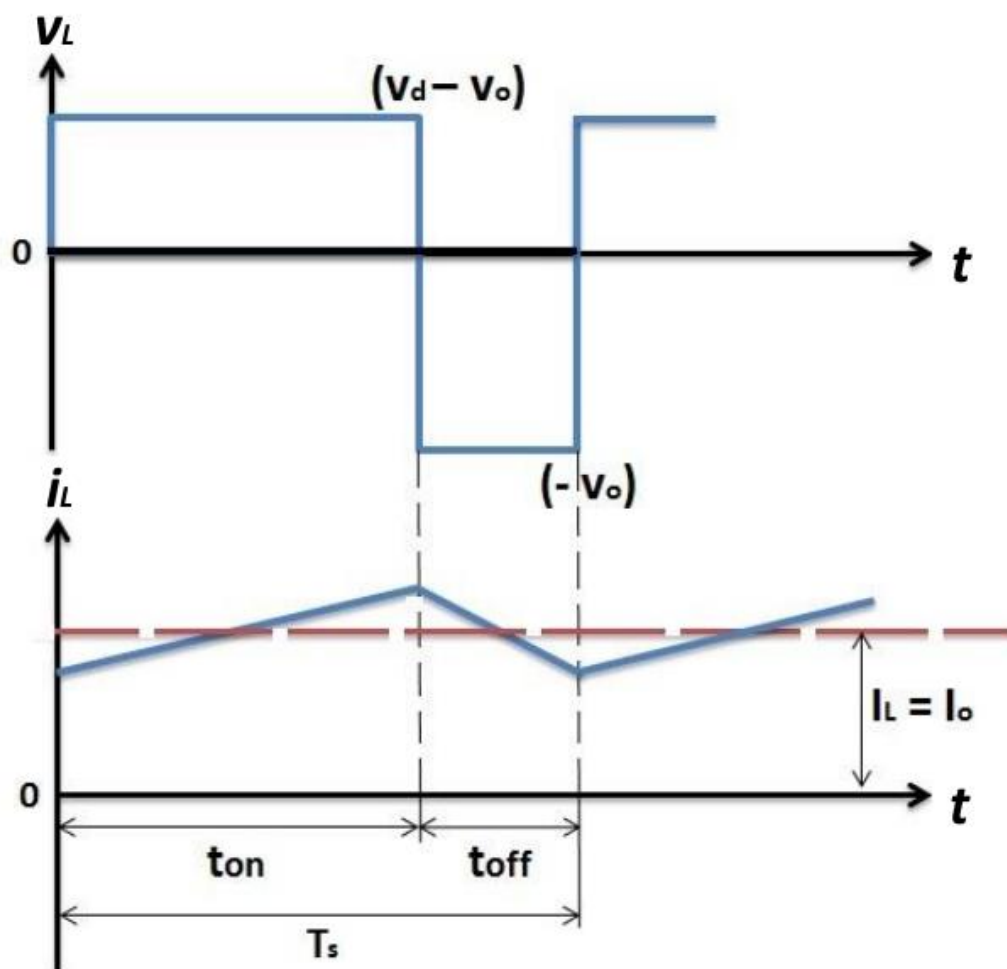


Figura 15 Conversor abaixador (buck), comportamento da corrente no modo de condução de contínua [5].

Assumindo que o conversor é ideal a tensão de entrada V_d e a tensão de saída V_o são constantes, ou seja, não apresentam nenhuma ondulação.

Estado ON (interruptor ligado):

A Figura 16 representa o conversor abaixador no estado ON. Com o interruptor ligado por um período de tempo o diodo encontra-se inversamente polarizado (não conduz), a corrente que atravessa a bobine aumenta e, enquanto isso, o condensador carrega e descarrega, estabelecendo a tensão que alimenta a carga. Isto resulta numa tensão positiva $v_L = V_d - V_o$ através do indutor, com o respetivo aumento linear na corrente [6].

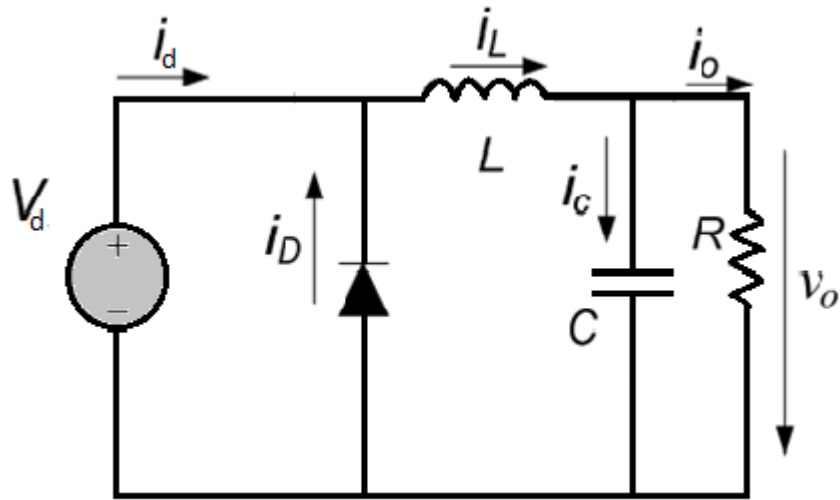


Figura 16 Circuito do conversor abaixador no estado ON (interruptor ligado).

Durante o tempo t_{on} a bobine armazena energia, assim:

$$\frac{di_L}{dt} = \frac{V_d - V_o}{L} \quad (15)$$

Estado OFF (interruptor desligado)

A Figura 17 representa o conversor abaixador no estado OFF, com o interruptor desligado, i_L continúa a fluir através do diodo, e $v_L = -V_o$.

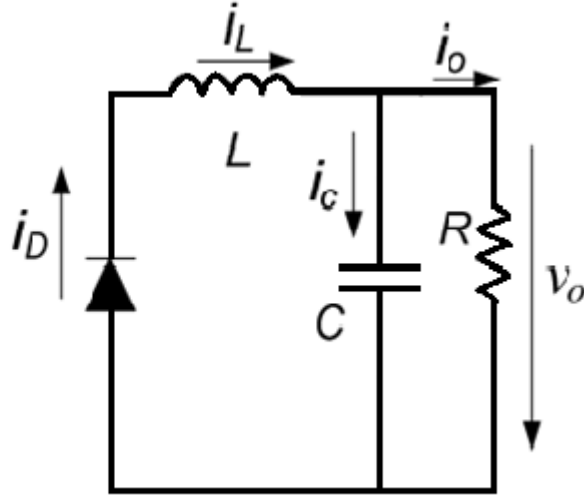


Figura 17 Circuito do conversor abaixador no estado off (interruptor desligado).

Neste estado, a bobine fornece energia para a malha RC de saída e, assim, a energia armazenada na bobine decresce.

$$\frac{di_L}{dt} = -\left(\frac{v_o}{L}\right) \quad (16)$$

O interruptor comuta a uma determinada frequência f_s e, o período de tempo T_s correspondente é:

$$T_s = \frac{1}{f_s} \quad (17)$$

No entanto, numa comutação existem dois estados, designados ON (interruptor ligado) e OFF (interruptor desligado). Para cada estado, existe um período de tempo associado, sendo respetivamente t_{on} e t_{off} . Assim:

$$T_s = t_{on} + t_{off} \quad (18)$$

A razão cíclica (D) define a quantidade de tempo que o interruptor de potência fica no estado ON.

$$D = \frac{t_{on}}{T_s} \quad (19)$$

Uma vez que em regime permanente a forma de onda deve-se repetir a cada período, o integral da tensão na bobine sobre um período de tempo deve ser igual a zero:

$$\int_0^{T_s} v_L dt = 0 \quad (20)$$

Da equação (20) é possível concluir que as áreas da tensão na bobine, são iguais para t_{on} e t_{off} , Portanto:

$$(V_d - V_o)t_{on} = V_o(T_s - t_{on}) \quad (21)$$

$$V_o = \frac{t_{on}}{T_s} V_d = D V_d \quad (22)$$

Neste modo de operação e para uma determinada tensão de entrada V_d , a tensão de saída V_o varia linearmente com a razão cíclica do interruptor de potência.

Desprezando as perdas de potência associadas aos elementos do circuito, a potência de saída P_o é igual à potência de entrada P_d . Assim [6]:

$$P_d = P_o \quad (23)$$

Portanto:

$$V_d I_d = V_o I_o \quad (24)$$

Como relação entre correntes temos:

$$\frac{I_d}{I_o} = \frac{1}{D} \quad (25)$$

- Operação no limiar de condução contínua

Por definição, se o circuito funciona no limiar entre a condução contínua e descontínua, a corrente na bobine i_L fica com valor zero no fim do tempo t_{off} . A Figura 18 representa o comportamento da corrente na bobine neste modo de operação.

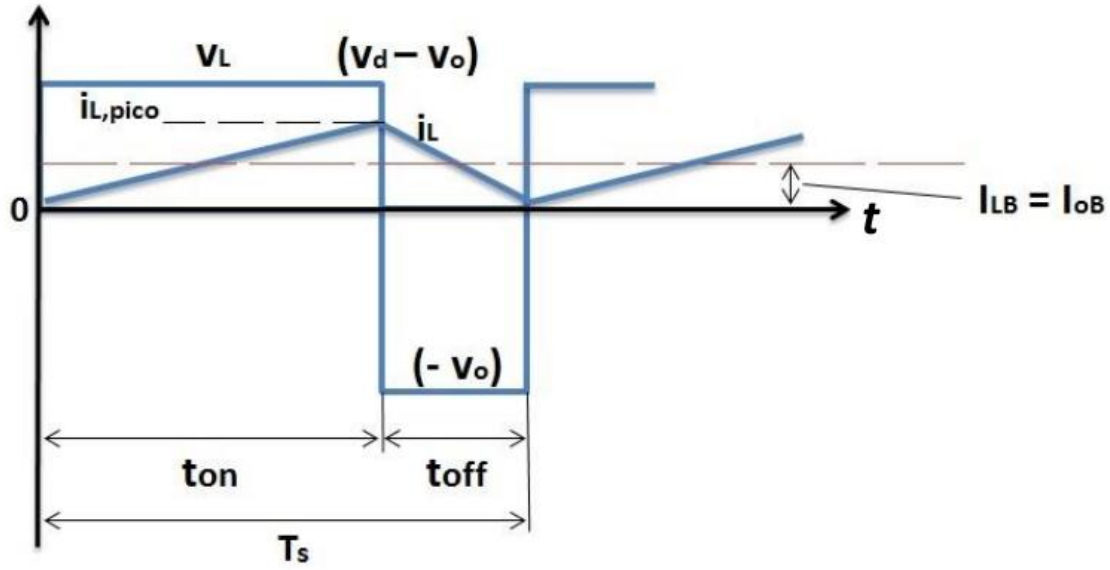


Figura 18 Formas de onda da tensão e corrente na bobine, no limiar do modo de condução contínua [5].

Neste caso, a corrente média na bobine, na fronteira I_{LB} pode ser descrita por:

$$I_{LB} = \frac{1}{2} I_{Lpico} = \frac{t_{on}}{2L} (V_d - V_o) = I_{OB} \quad (26)$$

$$I_{LB} = \frac{T_s V_d}{2L} D(1 - D) \quad (27)$$

sendo:

I_{LB} – Corrente média na bobine no limiar entre condução contínua e descontínua;

I_{OB} – Corrente média de saída no limiar entre condução contínua e descontínua;

A corrente média na bobine I_{LB} tem o mesmo valor que a corrente média de saída I_{OB} [6]. A corrente de saída necessária no modo de condução contínua é máxima para $D=0.5$, logo, e consultando a Figura 19 que mostra o traçado de I_{LB} tem-se que:

$$I_{LB,max} = \frac{T_s V_d}{8L} \quad (28)$$

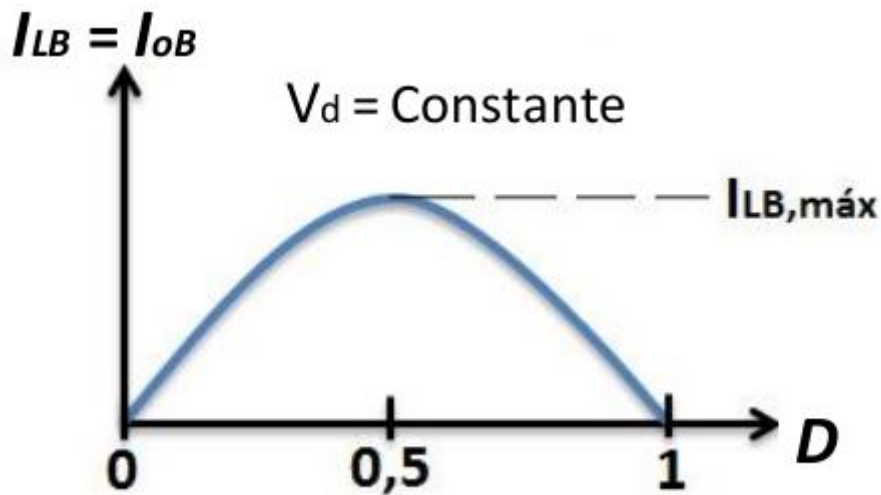


Figura 19 Relação entre I_{LB} e D , com V_d Constante (limite de condução contínua)[5].

- Operação no modo de condução descontínua

No modo de condução descontínua, a corrente na bobine fica com valor zero antes do fim do período de comutação, ou seja, a corrente na bobine torna-se descontínua. A Figura 21 representa este modo de condução.

Dependendo da aplicação os conversores abaixadores podem operar com tensão de entrada V_d constante e/ou com tensão de saída V_o constante [6].

A Figura 20 representa as curvas características do conversor com V_d constante.

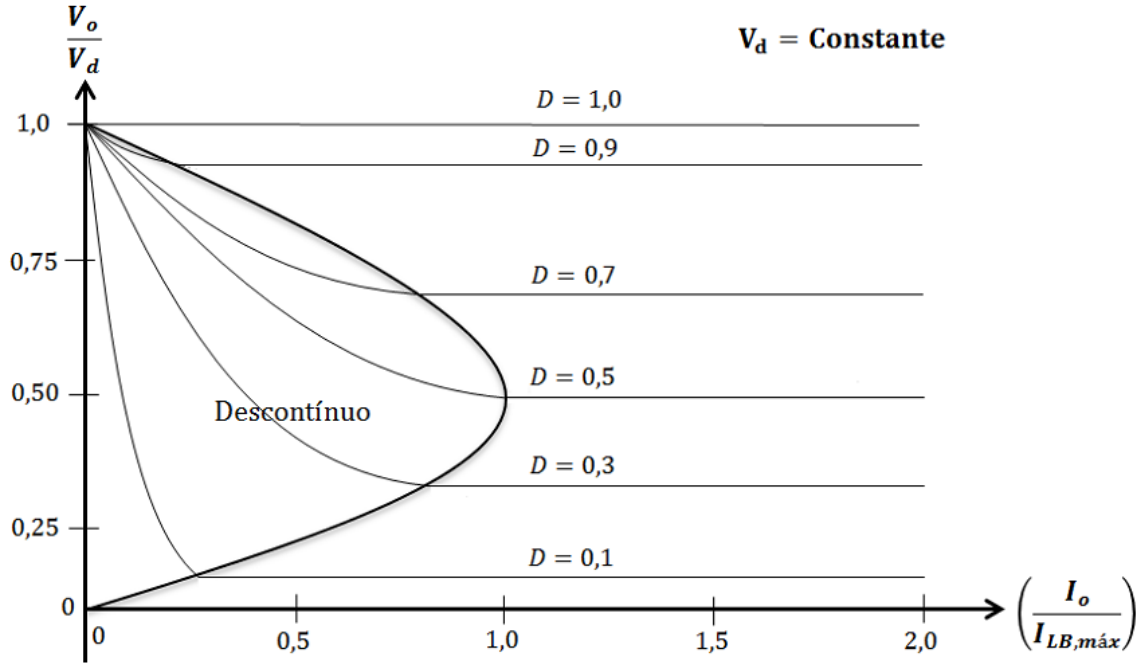


Figura 20 Curvas características do conversor abaixador com V_d constante, no modo de condução descontínua [5].

Ao manter os parâmetros do circuito constantes, se a potência de saída da carga diminuir (resistência da carga aumentar), implica que a corrente média na bobine vai diminuir também, tornando-se descontínua como ilustrado na Figura 21 [6].

Durante o intervalo de tempo em que a corrente na bobine tem o valor zero, a potência transferida para a carga é fornecida somente pelo condensador. A tensão na bobine durante este tempo é zero. Assim:

$$(V_d - V_o)DT_s + (-V_o)\Delta_1 T_s = 0 \quad (29)$$

Logo:

$$\frac{V_o}{V_d} = \frac{D}{D + \Delta_1} \quad (30)$$

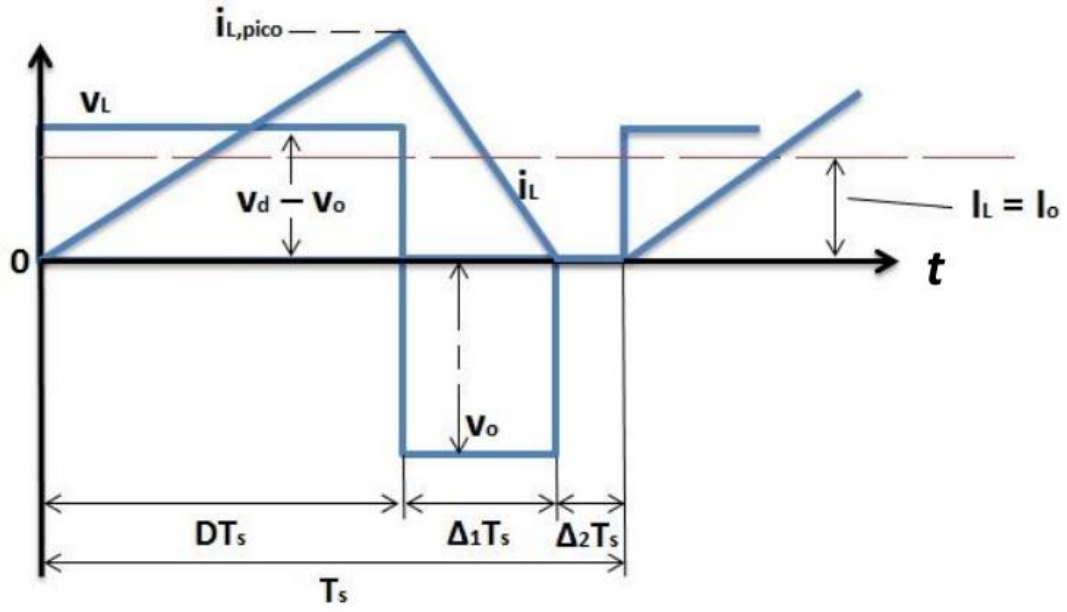


Figura 21 Formas de ondas da corrente e da tensão na bobine, no modo de condução descontínua [5].

Através da figura:

$$i_{L,pico} = \frac{V_o}{L} \Delta_1 T_s \quad (31)$$

Assim:

$$I_o = i_{L,pico} \frac{D + \Delta_1}{2} \quad (32)$$

O modo de condução descontínua com V_o constante tem aplicações em fontes de alimentação CC reguladas, a tensão de entrada pode oscilar um pouco, no entanto a tensão de saída é mantida constante através do ajuste da razão cíclica [6].

$$V_d = \frac{V_o}{D} \quad (33)$$

A corrente média na bobine no limiar da condução contínua pode ser descrita pela equação (34).

$$I_{LB} = \frac{T_s V_o}{2D} (1 - D) \quad (34)$$

Analisando a equação (34) e, para V_o constante, comprova-se que o valor máximo I_{LB} ocorre com $D=0$. No entanto, esta consideração é apenas hipotética, pois para o circuito funcionar, a razão cíclica tem obrigatoriamente que ser superior a zero [6].

No modo descontínuo com V_o constante, é útil obter a razão cíclica em função de $\frac{I_o}{I_{LB,max}}$.

Assim,

$$I_{LB} = (1 - D)I_{LB,max} \quad (35)$$

e,

$$D = \frac{V_o}{V_d} \left(\frac{\frac{I_o}{I_{LB,max}}}{1 - \frac{V_o}{V_d}} \right)^2 \quad (36)$$

A Figura 22 mostra a razão cíclica como uma função de $\frac{I_o}{I_{LB,max}}$ para vários valores de $\frac{V_d}{V_o}$ e, com V_o constante.

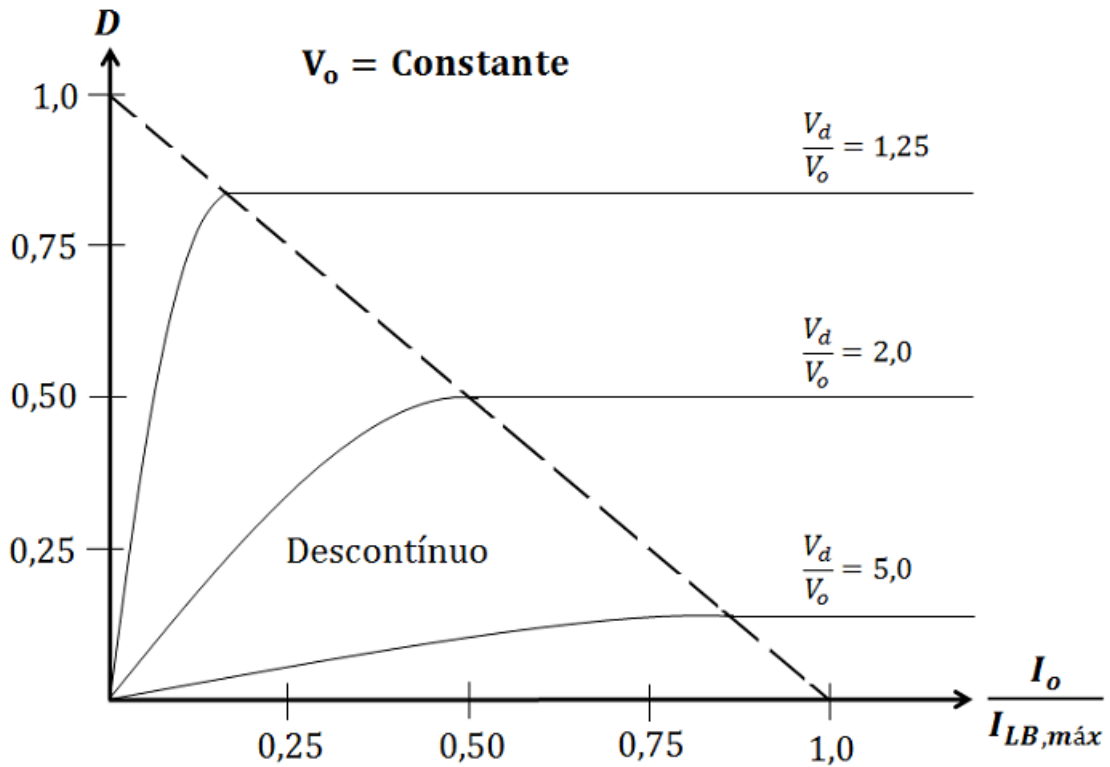


Figura 22 Curvas características do conversor abaixador com V_o constante, no modo de condução descontínua [5].

- Ondulação da tensão de saída

Na análise anterior assumiu-se que o condensador possui uma capacidade muito elevada, que permite considerar $v_o(t) = V_o$. No entanto, a ondulação da tensão de saída existe e pode ser calculada, considerando as formas de onda da Figura 23. Assumindo que todos os componentes da ondulação em i_L fluem através do condensador, e que consequentemente a sua componente CC flui para a carga, a ondulação pico-a-pico da tensão ΔV_o pode ser descrita através da Equação (37) [6].

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{1}{C} \frac{1}{2} \frac{\Delta i_L}{2} \frac{T_s}{2} \quad (37)$$

A área a sombreado na Figura 23 representa a carga adicional (ΔQ). A partir da Figura 21, no modo de condução contínua, durante t_{off} a variação da corrente na bobine pode ser descrita por:

$$\Delta i_L = \frac{V_o}{L}(1 - D)T_s \quad (38)$$

Manipulando a Equação 35 e a Equação 36, obtém-se em função da tensão de saída:

$$\Delta V_o = \frac{T_s}{8C} \frac{V_o}{L} (1 - D)T_s \quad (39)$$

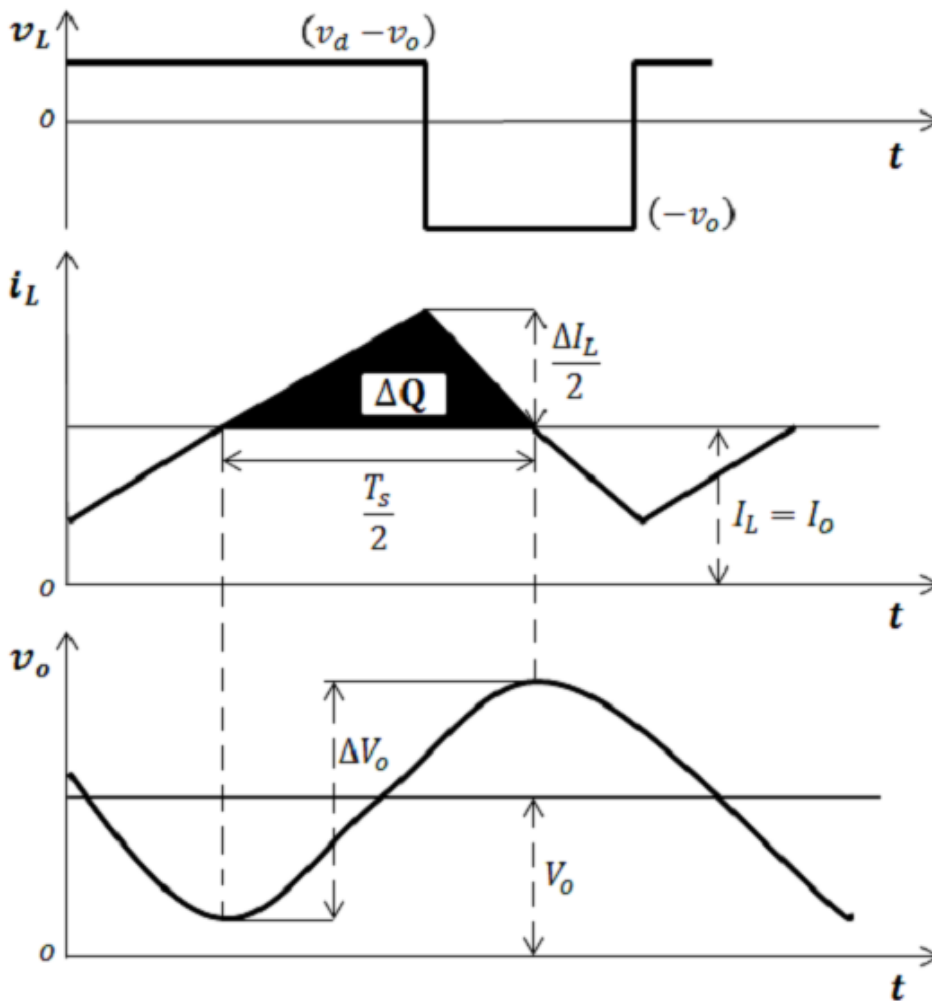


Figura 23 Ondulação da tensão de saída do conversor abaixador [5].

2.2.2.2. Conversor Elevador (Boost)

O conversor elevador (boost) é uma topologia não isolada utilizada em situações que se pretende um valor médio da tensão de saída superior à tensão de entrada. A corrente de entrada é contínua, ou não pulsatória, pois é a mesma que a corrente na bobine. No entanto, a corrente de saída é descontínua, ou pulsatória, uma vez que o díodo de saída só conduz durante uma parte do ciclo de comutação. O grau de continuidade da corrente de entrada depende do nível de energia armazenada na bobine de entrada, durante o tempo de condução do interruptor. O condensador de saída fornece a corrente na carga para o resto do ciclo. O circuito da Figura 24 é um exemplo de um conversor CC-CC elevador [8].

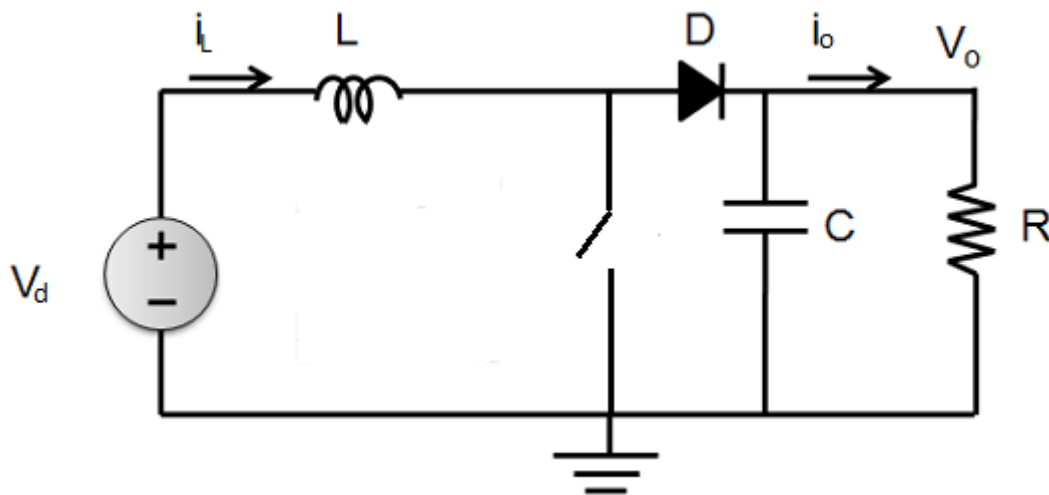


Figura 24 Conversor CC-CC elevador (Boost).

A análise seguinte descreve o modo de operação em regime permanente, em que o condensador do filtro de saída é assumido com um valor elevado para garantir uma tensão de saída constante $v_o(t) \cong V_o$.

- Modo de condução contínua

Durante o modo de condução contínua o conversor apresenta dois estados por ciclo, o primeiro estado corresponde à bobine a fornecer corrente à carga, o outro estado recebe corrente da fonte. Estes dois estados estão relacionados com o tempo de condução e corte do interruptor presente no conversor. No estado ON, o interruptor está a conduzir e o díodo D não. No estado de condução OFF, o referido interruptor não conduz e o díodo D conduz.

O interruptor opera com um período de comutação T_s , permanecendo fechado (conduzindo) durante o intervalo t_{on} . O quociente entre t_{on} e T_s é definido como a razão cíclica (D).

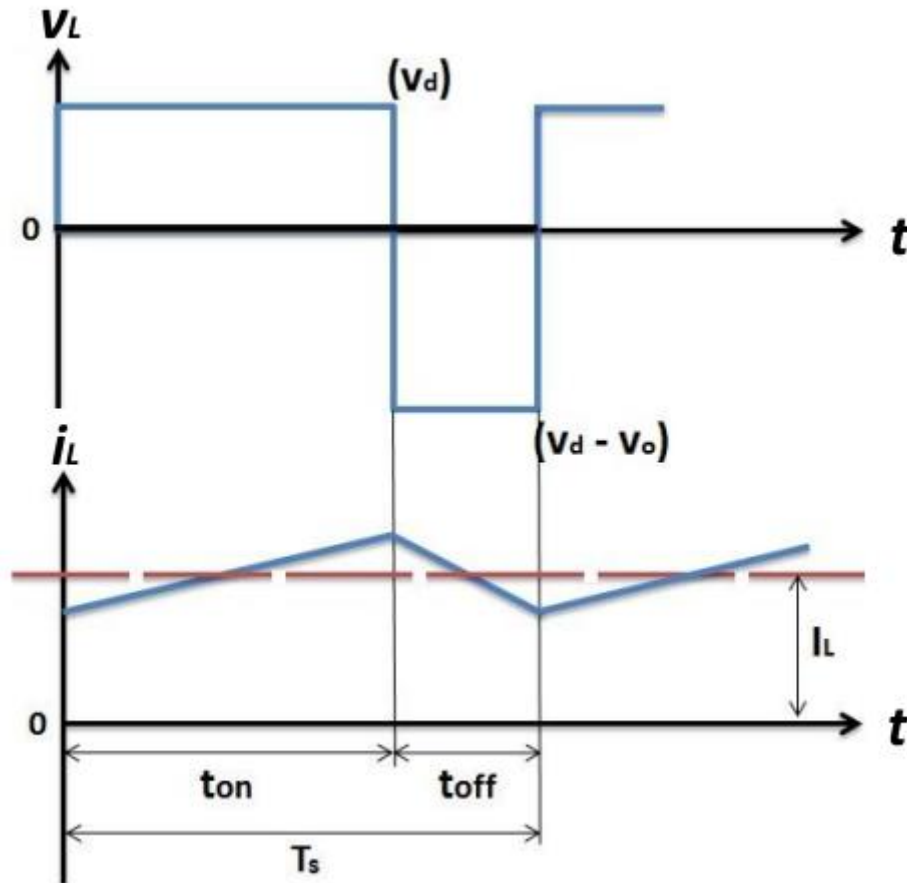


Figura 25 Formas de onda da tensão e corrente na bobine no modo de condução contínua [5].

Estado ON (interruptor ligado)

Este estado tem início quando o interruptor fecha, o diodo é polarizado inversamente, isolando o andar de saída da fonte de alimentação, esta etapa termina quando o interruptor é aberto. O circuito da Figura 26 representa este estado.

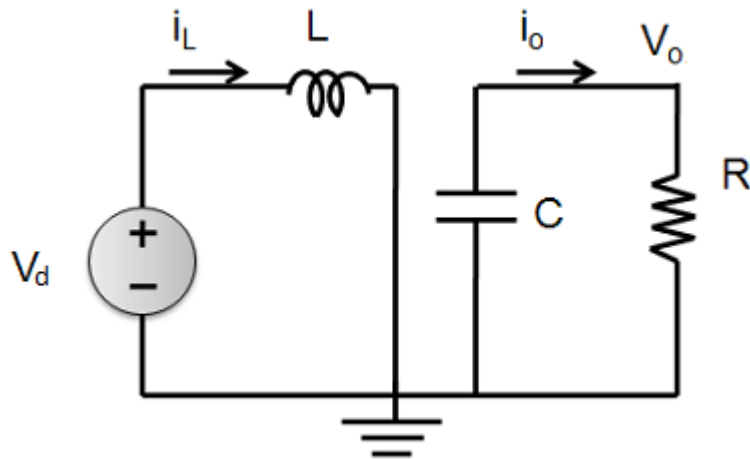


Figura 26 Conversor elevador com o interruptor ligado (estado ON).

Na parte inicial do circuito pode-se facilmente ver que todos os componentes estão em paralelo, ou seja, todos estão ao mesmo potencial. Assim sendo, a bobine carrega-se. Na segunda parte do esquema, o condensador fornece energia à carga. O díodo impede o curto-circuito do condensador, obrigando este a descarregar pela carga [8][9].

Através da análise deste circuito é possível representar a tensão na bobine e a corrente no condensador através das Equações (40) e (41) respetivamente:

$$V_L = V_d \quad (40)$$

$$i_c = -\frac{v_o(t)}{R} \quad (41)$$

Em regime permanente, com a aproximação de pequena ondulação ($v_o(t)$), a tensão na bobine e a corrente no condensador podem ser representadas pelas Equações (42) e (43) :

$$V_L = V_d \quad (42)$$

$$i_c = -\frac{V_o}{R} \quad (43)$$

Sendo:

$V_d \rightarrow$ Valor da tensão de entrada do conversor;

$V_o \rightarrow$ Valor médio da tensão de saída.

Estado OFF (interruptor desligado)

Na abertura do interruptor o díodo entra em condução ligando o estágio de saída à fonte de alimentação. Esta etapa é descrita através da Figura 27.

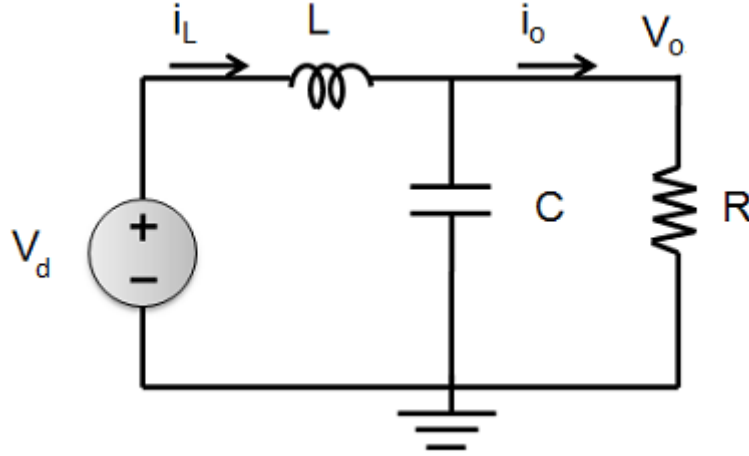


Figura 27 Conversor elevador com o interruptor desligado (estado OFF).

Aqui a bobine fornece energia à carga juntamente com a fonte de alimentação deste circuito. Pode-se também representar a queda de tensão na bobine e a corrente no condensador pelas equações:

$$V_L = V_d - v_o(t) \quad (44)$$

$$i_c = i_L(t) - \frac{v_o(t)}{R} \quad (45)$$

Em regime permanente, com a aproximação de pequena ondulação, a tensão na bobine e a corrente no condensador podem ser representadas pelas equações (46) e (47):

$$V_L = V_d - V_o \quad (46)$$

$$i_c = I_L - \frac{V_o}{R} \quad (47)$$

Em regime permanente, o integral da tensão total na bobine sobre um período de tempo deve ser zero, assim:

$$V_d t_{on} + (V_d - V_o) t_{off} = 0 \quad (48)$$

onde:

t_{on} → Tempo que o interruptor está ligado;

t_{off} → Tempo que o interruptor está desligado.

Assim, o valor médio da tensão de saída traduz-se pela Equação (49):

$$V_o = \frac{V_d}{1 - D} \quad (49)$$

É possível verificar que a tensão de saída é controlada pelo tempo em que o interruptor se encontra em condução. O ganho estático do conversor é definido pela Equação (50):

$$\frac{V_o}{V_d} = \frac{1}{(1 - D)} \quad (50)$$

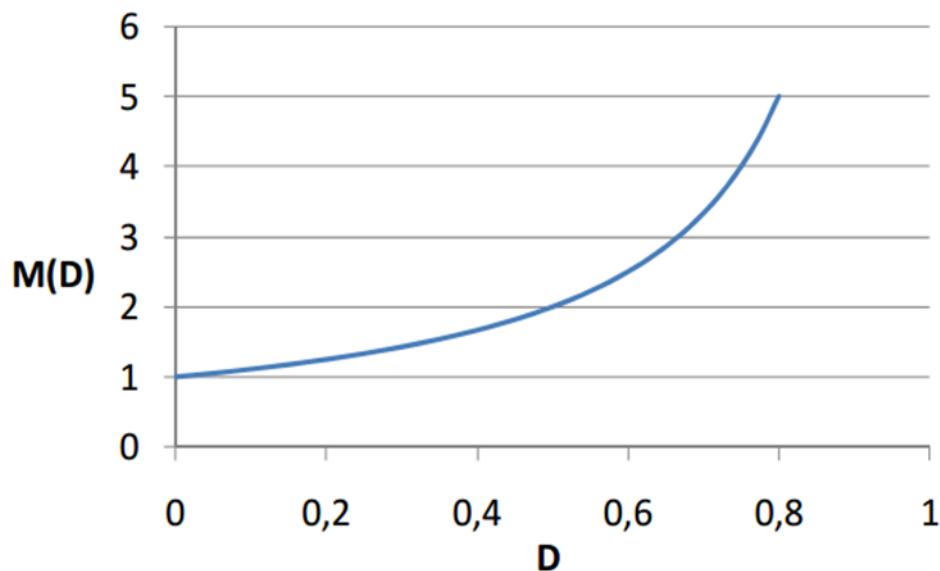


Figura 28 Ganho estático do conversor elevador (Boost).

Verifica-se que a tensão de saída é independente da corrente de saída, isto significa que o conversor possui boa regulação contra variações da corrente de saída.

Admitindo que os componentes são ideais, ou seja, não têm perdas, pode-se dizer que a potência de entrada é igual à potência de saída, e daí resultam as expressões seguintes:

$$P_d = P_o \quad (51)$$

$$V_d I_d = V_o I_o \quad (52)$$

sendo que:

$P_o \rightarrow$ Potência de saída;

$P_d \rightarrow$ Potência de entrada.

Assim, a relação entre a corrente de entrada e corrente de saída é dada por:

$$\frac{I_o}{I_d} = 1 - D \quad (53)$$

em que:

$I_o \rightarrow$ Corrente de saída;

$I_d \rightarrow$ Corrente de entrada.

- Limiar de continuidade

A Figura 29 traduz as formas de onda no limite do modo de condução contínua, pontualmente o conversor pode estar no limite da continuidade quando a corrente na bobine atinge o valor 0 A no final do intervalo de tempo.

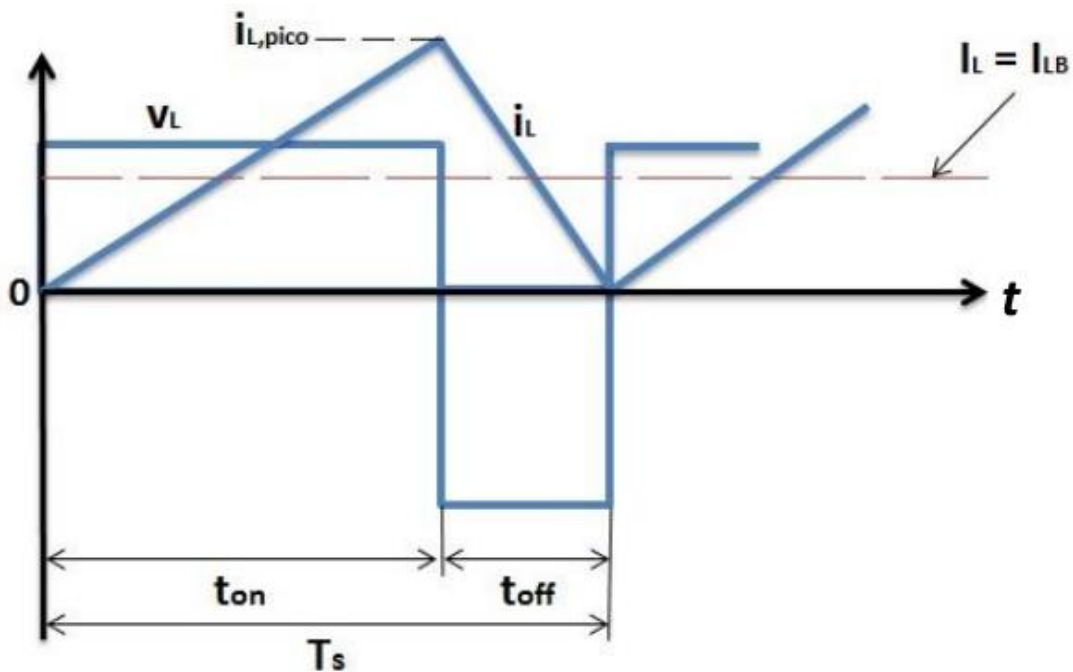


Figura 29 Tensão e corrente na bobine no limite da condução contínua [5].

O valor médio da corrente na bobine no limite da condução contínua é descrito pela Equação (54):

$$I_{LB} = \frac{1}{2} i_{L,pico} = \frac{1}{2} \frac{V_d}{L} t_{on} = \frac{T_s V_o}{2L} D(1 - D) \quad (54)$$

Num conversor elevador, a corrente na bobine e a corrente de entrada são a mesma. Usando a Equação (53) e a Equação (54), constata-se que a corrente média de saída no limiar da condução contínua é:

$$I_{OB} = \frac{T_s V_o}{2L} D(1 - D)^2 \quad (55)$$

A Figura 30 representa a evolução de I_{OB} e I_{LB} para V_o constante.

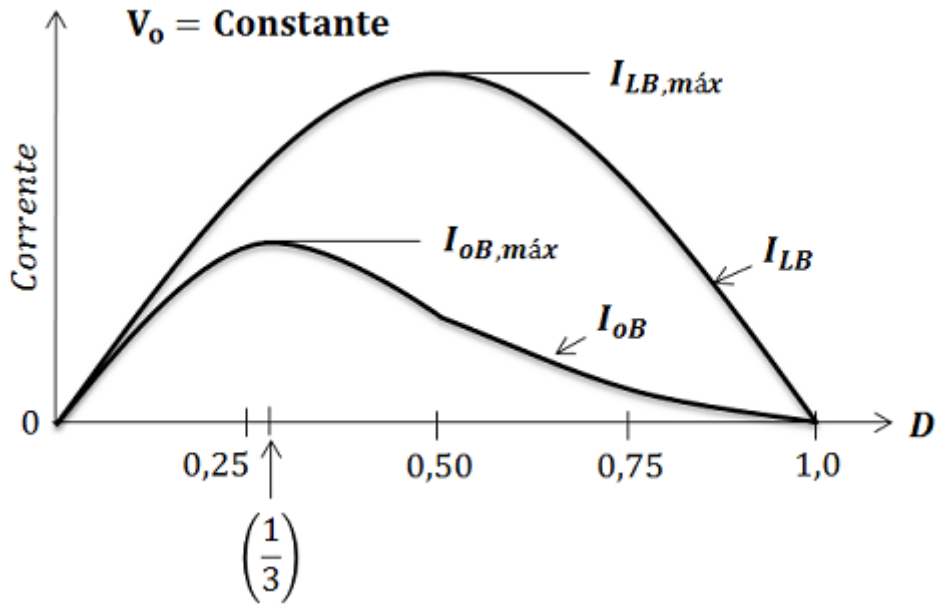


Figura 30 Evolução de I_{OB} e I_{LB} para V_o constante [5].

A Figura 30 mostra que I_{LB} atinge o valor máximo para $D=0,5$:

$$I_{LB,max} = \frac{T_s V_o}{8L} \quad (56)$$

Similarmente, I_{OB} atinge o máximo para $D=1/3$ e pode ser descrito na Equação (57):

$$I_{OB,max} = \frac{2}{27} \frac{T_s V_o}{L} \quad (57)$$

Para um determinado D , com V_o constante, se a corrente de carga baixa para além de I_{OB} a condução passa a ser descontínua.

Modo de condução descontínua

Neste ponto é feito uma análise caso se verifique um decréscimo tal em I_o que o funcionamento do conversor passa para o modo de condução descontínua. Esta situação verifica-se quando a corrente de saída I_o descer abaixo do valor crítico, nesta situação a corrente I_L passará a ser zero para uma parte do tempo do ciclo T_s . A Figura 31 traduz o funcionamento de um conversor CC-CC em modo de condução descontínua [5][6][8].

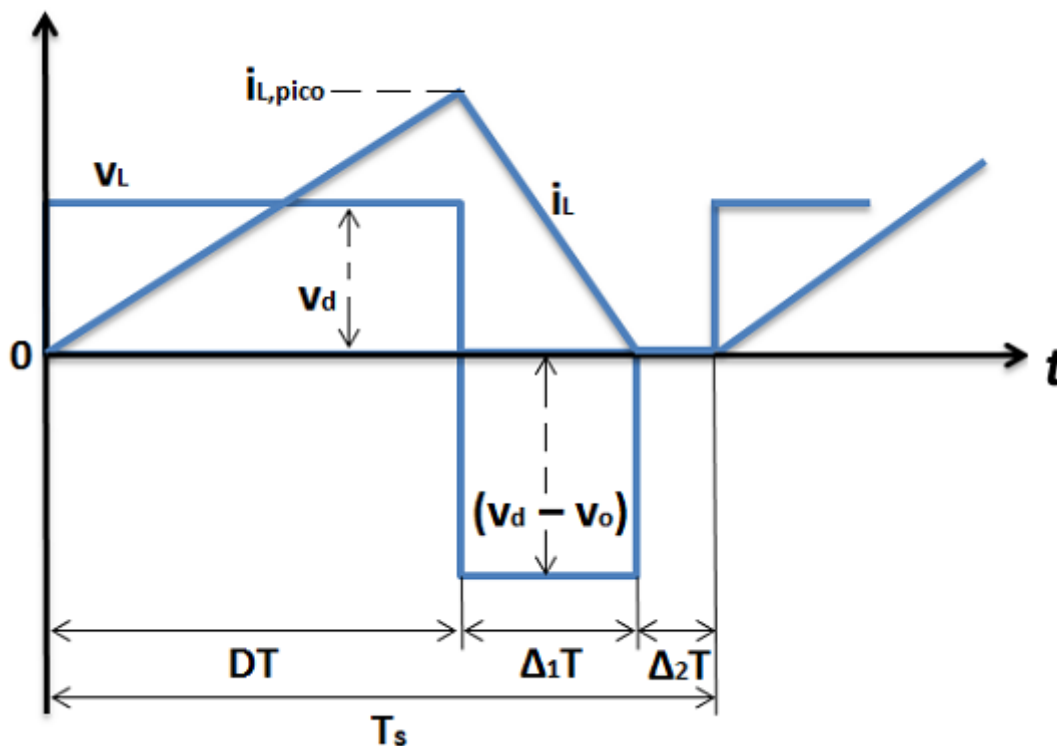


Figura 31 Modo de condução descontínua no conversor elevador [5].

O comportamento do circuito tende a tornar-se descontínuo se a frequência de comutação f_s diminuir, se a razão cíclica diminuir, se a resistência da carga aumentar, ou por fim, se a bobine da bobine aumentar para o circuito em causa [5].

Quando a condução é descontínua, a tensão aos terminais da bobine é zero durante uma parte do ciclo, visto que não existe corrente a atravessar a bobine.

Analisando a Figura 31 é possível concluir as seguintes expressões:

$$t_{on} = DT_s \quad (58)$$

$$t_{off} = \Delta_1 T_s \quad (59)$$

$$T_s - t_{on} - t_{off} = \Delta_2 T_s \quad (60)$$

Assim, a tensão na bobine ao longo de um período de tempo representa-se por:

$$V_d DT_s + (V_i - V_o) \Delta_1 T_s = 0 \quad (61)$$

Portanto:

$$\frac{V_o}{V_d} = \frac{(\Delta_1 + D)}{\Delta_1} \quad (62)$$

$$\frac{I_o}{I_d} = \frac{\Delta_1}{(\Delta_1 + D)} \quad (63)$$

Os valores médios da corrente de entrada e saída são dados pelas expressões seguintes:

$$I_i = \frac{T_s V_i}{2L} D(D + \Delta_1) \quad (64)$$

$$I_o = \frac{T_s V_i}{2L} D \Delta_1 \quad (65)$$

A Figura 32 mostra as curvas características da saída em condução contínua e descontínua para vários valores de $\frac{V_o}{V_i}$.

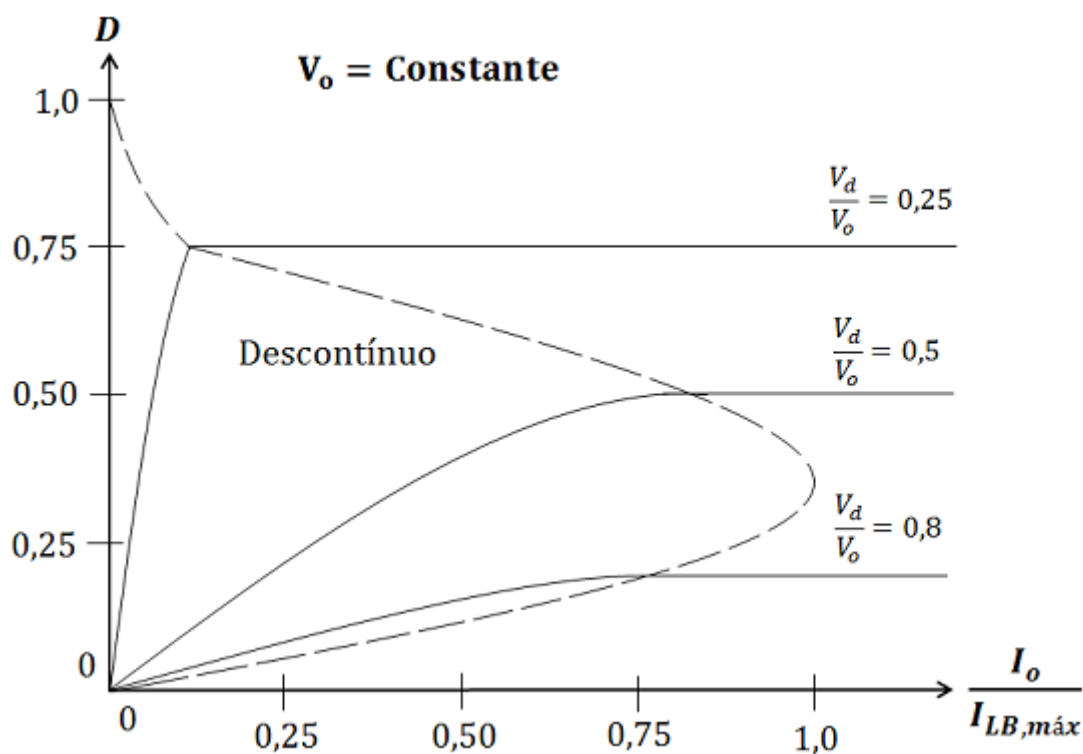


Figura 32 Curvas características de saída em condução contínua e descontínua [5].

Os elementos parasitas no conversor elevador estão associados às perdas na bobine e no condensador, no transístor e no díodo.

Nos conversores elevadores, os elementos parasitas devem-se às perdas associadas com a bobine, o condensador, o interruptor de potência e o díodo. A Figura 33 mostra qualitativamente o efeito desses elementos parasitas sobre a taxa de transferência da tensão. Ao contrário da característica ideal, na prática $\frac{V_o}{V_d}$ desvia-se ao mesmo tempo que a razão cíclica se aproxima da unidade.

Estes elementos parasitas têm sido ignorados na análise apresentada, no entanto, estes podem ser incorporados em programas de simulação computacional para projetar tais conversores.

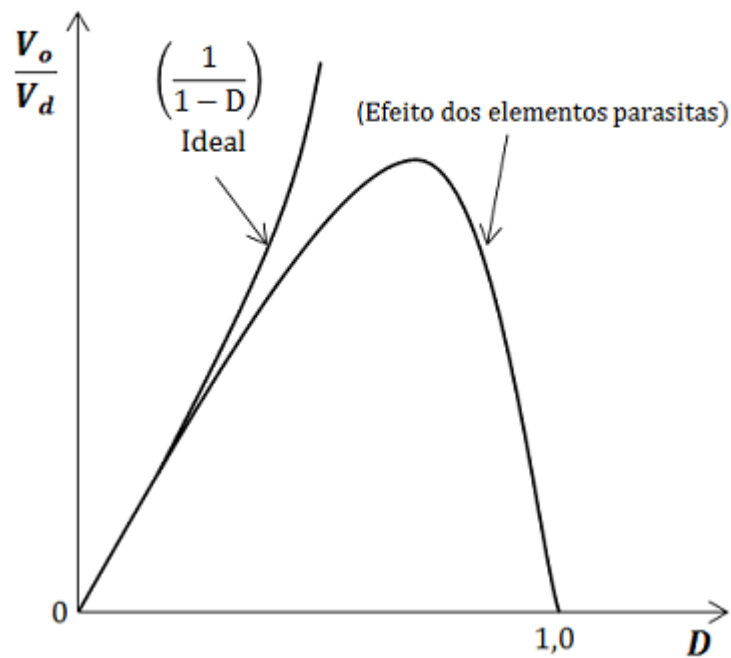


Figura 33 Característica real da saída de um conversor CC-CC elevador [5].

- Ondulação da tensão de saída

Na análise anterior, partiu-se do princípio que a ondulação da tensão de saída era nula. Na análise seguinte é obtida a ondulação da tensão de saída.

Durante a condução do interruptor o condensador fornece a energia à carga. Isto faz com que a carga interna decresça reduzindo assim a tensão nos seus terminais. Quando o interruptor é aberto, a fonte de alimentação envia energia para carga recarregando o condensador, elevando a sua tensão. Esta operação em regime permanente provoca uma ondulação nos terminais do condensador de valor contante igual ΔV_C .

A ondulação de pico a pico da tensão de saída pode ser calculada considerando as formas de onda mostrada na Figura 34 para o modo de condução contínua. Considerando que todos os componentes da ondulação na corrente que passa pelo diodo i_D fluem através do condensador e que o seu valor médio flui através da resistência de carga, a área sombreada na Figura 34 representa a carga ΔQ . Assim, a ondulação na tensão de saída é então determinada por [6][8][9]:

$$\Delta v_c = \frac{\Delta Q}{C} = \frac{I_o DT_s}{C} = \frac{V_o}{R} \frac{DT_s}{C} \quad (66)$$

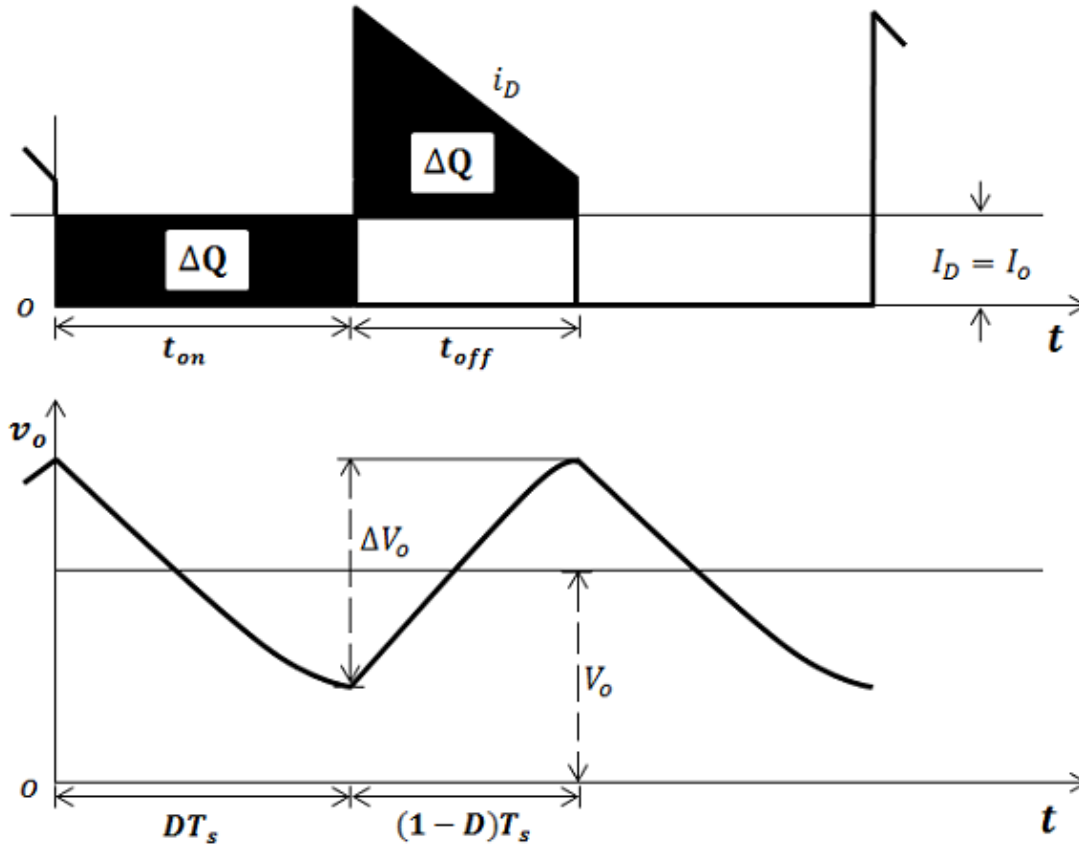


Figura 34 Ondulação da tensão de saída no conversor elevador [5].

2.3. OS CONVERSORES CC-CC COMO PRÉ-REGULADORES DE FATOR DE POTÊNCIA

Os pré-reguladores de fator de potência são equipamentos (conversores CC-CC) que controlam a potência reativa de outros equipamentos através da alteração da propriedade capacitiva e indutiva. A correção do fator de potência é obtida ao controlar o interruptor do estágio pré-regulador, impondo-se a este, uma modulação pertinente, de forma que a corrente drenada da rede de alimentação tenha o formato sinusoidal como a forma de onda da tensão de entrada, a fim de apresentar fator de potência elevado. O estágio pré-regulador

pode operar nos modos de condução descontínua (MCD), crítica (MCCr) ou contínua (MCC), para a obtenção de alto fator de potência.

Os pré-reguladores de fator de potência podem funcionar com várias topologias de conversores. É possível a utilização de diversas estruturas de conversores CC-CC, como os conversores Buck, Boost, Buck-Boost, SEPIC, CÚK e ZETA.

A escolha da topologia mais adequada depende de vários fatores a serem considerados[4]:

- Necessidade de isolamento: quando é necessário um isolamento entre a entrada e a saída do conversor;
- Número de componentes: algumas topologias exigem um elevado número de componentes, comprometendo o custo, o volume e a complexidade;
- Ruído de EMI: topologias em que a forma de onda da corrente de entrada é descontínua causam interferência eletromagnética;
- Nível de tensão: topologias que apresentam elevação de tensão levam vantagem pelo fato da tensão de entrada possuir um formato sinusoidal. As topologias sem essas características irão produzir formas de onda de corrente com maiores distorções.

Depois de uma análise realizada, a escolha da topologia mais adequada incide sobre o conversor boost, mostrado na Figura 35. Esta topologia para a correção do fator de potência apresenta inúmeras vantagens, entre as quais [4]:

- Simplicidade, em função do reduzido número de componentes;
- Alta eficiência;
- Fácil projeto, controle e baixo custo;
- A localização da bobine do indutor, não permite que variações bruscas de tensão na rede elétrica afetem diretamente o barramento CC;
- A bobina conectada na entrada ajuda a atenuar a emissão de alta frequência e facilita a obtenção da forma corrente (sinusoidal);
- Proporciona a regulação da tensão de saída CC, um fator de potência unitário na entrada e reduz a TDH da corrente de entrada;
- Devido à sua característica de ser um conversor elevador de tensão, o conversor Boost é adequado para utilizações com entrada universal de tensão (90~260Volts);

No entanto, esta topologia também apresenta algumas desvantagens como:

- Não tem isolamento entre a entrada e a saída;

- Altos níveis de EMI injetados na rede;
- Altos esforços de tensão e corrente nos componentes semicondutores;
- A chave semicondutora tem um grande pico de corrente, devido à corrente de recuperação reversa do diodo, causando elevadas perdas, além de elevadas perdas de bloqueio do diodo;
- Geração de EMI devido à recuperação reversa do diodo;

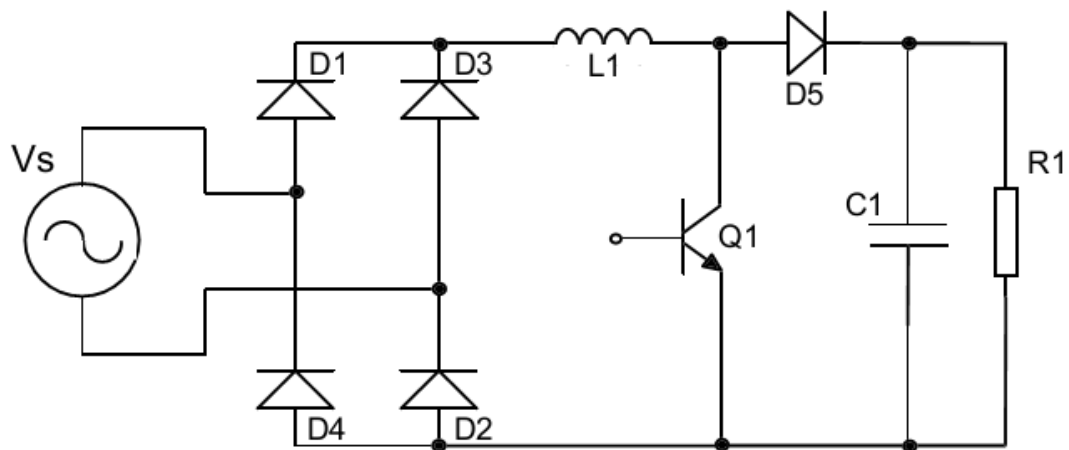


Figura 35 Pré-regulador de fator de potência com conversor Boost.

2.3.1. CONVERSOR BOOST EM MODO DE CONDUÇÃO DESCONTÍNUA COMO PRÉ-REGULADOR DE FATOR DE POTÊNCIA

O conversor boost no modo de condução descontínua pode operar como pré-regulador de fator de potência. Neste modo de operação a corrente na bobine é nula durante uma parte do período de comutação. O circuito opera com uma frequência de comutação constante e a amplitude da tensão de saída é determinada pela razão cíclica do interruptor.

No modo de condução descontínua, o valor de pico da corrente de entrada segue o formato do valor instantâneo da tensão de alimentação, não necessitando de malha de regulação de corrente, levando a um método de controlo simples e de baixo custo. Por este motivo, este modo de condução é denominado de seguidor de tensão. Entretanto, a operação neste modo de condução pode levar a emissões significativas de interferências eletromagnéticas e apresenta elevados esforços de corrente na estrutura, aumentando as perdas por condução. Além disso, a corrente de entrada deve ser filtrada, a fim de diminuir a sua

ondulação e possibilitar o aumento do fator de potência da estrutura. Desta forma, esta técnica é normalmente recomendada apenas para baixas potências.

A Figura 36 mostra formas de onda típicas, indicando a tensão de entrada (sinusoidal) e a corrente na bobine (corrente absorvida da rede), a qual apresenta uma variação, em baixa frequência, praticamente sinusoidal [10] [11].

A tensão de entrada é expressa pela equação (67):

$$V_{ac}(t) = V_p \sin \omega t \quad (67)$$

O valor de pico da corrente na bobine, em cada período de comutação, é representado pela equação (68):

$$I_p(t) = |V_{ac}(t)| \frac{DT}{L} \quad (68)$$

Assim, o valor de pico da corrente na bobine do conversor boost é diretamente proporcional à tensão de alimentação e apresenta um envoltório sinusoidal retificado em fase com a tensão de entrada retificada.

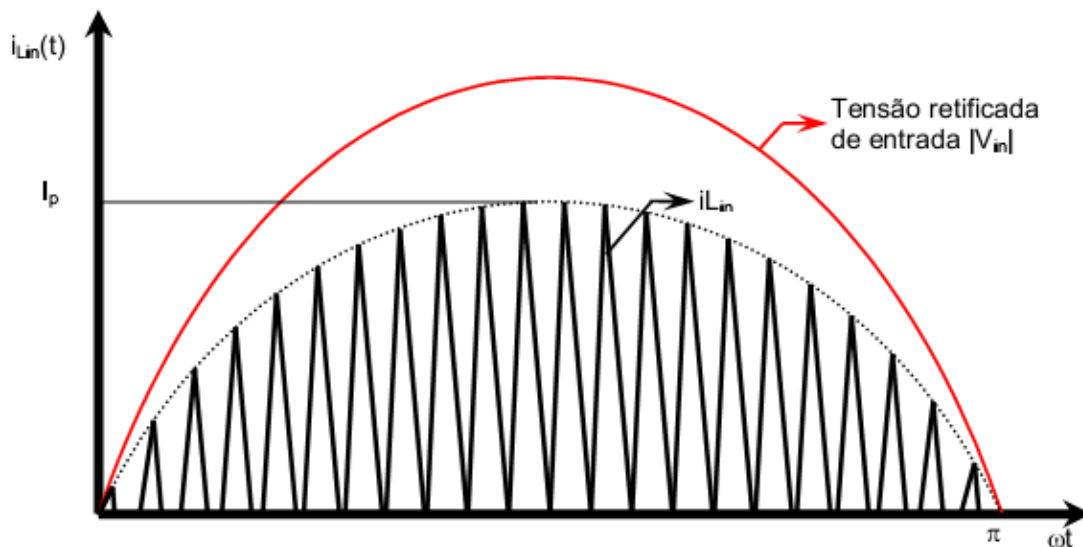


Figura 36 Formas de onda típicas da tensão de entrada e da corrente na bobine[11].

O intervalo de diminuição da corrente, desde do seu valor de pico até zero, em cada período de comutação, pode ser expresso pela equação (69) [10][4]:

$$t_2 = \frac{|V_{ac}(t)|}{V_o - |V_{ac}(t)|} DT \quad (69)$$

A razão cíclica máxima que permite o modo de operação em condução descontínua, é determinada no pico da tensão de entrada, assim a sua expressão é dada pela equação (70):

$$D_{max} = \frac{V_o - V_p}{V_o} \quad (70)$$

com:

$$\alpha = \frac{V_p}{V_o} \leq 1 \quad (71)$$

tem-se:

$$D_{max} = 1 - \alpha \quad (72)$$

Características de entrada

A corrente de entrada tem uma forma triangular. O seu valor médio, calculado em cada ciclo de comutação, é dado pela equação (73):

$$I_{is} = \frac{V_o D^2 T}{2L} \frac{\alpha \sin wt}{1 - \alpha \sin wt} \quad (73)$$

A corrente média de entrada, calculada num semi-período da rede será:

$$I_i = \frac{V_o D^2 T}{2L} \left\{ -\pi + \frac{2}{\sqrt{1 - \alpha^2}} \left[\frac{\pi}{2} + \sin^{-1} \alpha \right] \right\} \quad (74)$$

O respetivo valor eficaz da corrente de entrada, calculado a partir da expressão da corrente média instantânea de entrada é expressa pela equação (75):

$$I_{RMS} = \frac{V_o D^2 \sqrt{\alpha} T}{2\sqrt{\pi} L} \sqrt{Z(\alpha)} \quad (75)$$

onde:

$$Z(\alpha) = \frac{2}{(1 - \alpha^2)} + \frac{\pi}{\alpha} + \frac{2\alpha^2 - 1}{\alpha(1 - \alpha^2)} \frac{2}{\sqrt{1 - \alpha^2}} \left[\frac{\pi}{2} + \alpha \sin \alpha \right] \quad (76)$$

A potência ativa de entrada é representada pela equação (77):

$$P_i = \frac{1}{\pi} \int_0^\pi V_{ac} I_{is} dwt = \frac{V_p D^2 V_o T}{2\pi L} Y(\alpha) \quad (77)$$

onde:

$$Y(\alpha) = -2 - \frac{\pi}{\alpha} + \frac{2}{\alpha\sqrt{1-\alpha^2}} \left[\frac{\pi}{2} + \alpha \sin \alpha \right] \quad (78)$$

O fator de potência é dado pela equação (79):

$$FP = \frac{\sqrt{2} Y(\alpha)}{\sqrt{\pi \alpha Z(\alpha)}} \quad (79)$$

A Figura 37 mostra a variação do FP em relação a α . O FP é menor do que a unidade devido à corrente de entrada não ser sinusoidal. Quando α tende a zero, a corrente média tende a ser sinusoidal e, assim, o FP tende para a unidade. Estes resultados são obtidos a partir da expressão da corrente média instantânea de entrada, no entanto é ignorado o efeito ocorrido na comutação em alta frequência sobre o valor eficaz da corrente e o FP. Por outras palavras, estes valores para o FP seriam os obtidos com a inclusão de um filtro passa-baixo na entrada do conversor, de modo que a corrente absorvida da rede fosse apenas a sua componente média instantânea [4].

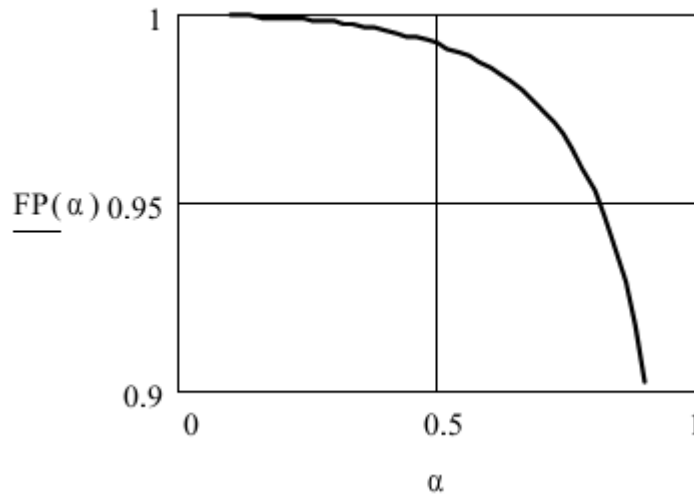


Figura 37 Variação do fator de potência em relação a α , não considerando os efeitos de comutação [4].

Refazendo este estudo e considerando os efeitos de comutação em alta frequência, obtém-se a equação (80) para a corrente eficaz de entrada:

$$I_{RMS} = \frac{V_o DT}{L} \sqrt{\frac{\alpha D Y(\alpha)}{3\pi}} \quad (80)$$

O fator de potência é representado pela equação (81) :

$$FP = \sqrt{\frac{3(1-\alpha)Y(\alpha)}{2\pi\alpha}} \quad (81)$$

A Figura 38 mostra a variação do fator de potência, considerando o efeito da comutação em alta frequência, em função de α . Como era de se esperar, o valor obtido é menor do que o mostrado na Figura 37, uma vez que a distorção harmônica relativa à comutação é levada em consideração [4].

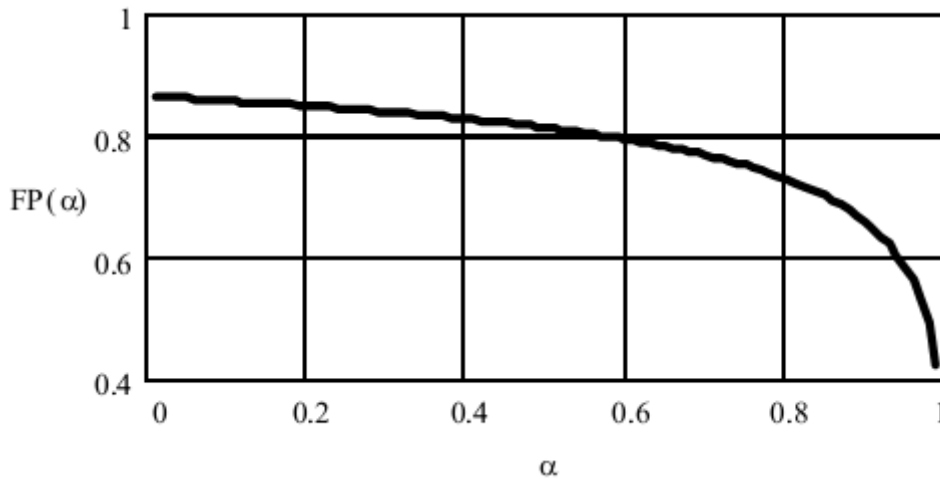


Figura 38 Variação do fator de potência em relação a α , considerando os efeitos de comutação [4].

2.3.2. CONVERSOR BOOST EM MODO DE CONDUÇÃO CONTÍNUA COMO PRÉ-REGULADOR DE FATOR DE POTÊNCIA

O conversor elevador de tensão operando no modo contínuo tem sido a topologia mais utilizada, devido às diversas vantagens, das quais podem ser destacadas [4] [12]:

- Redução dos valores de pico e eficaz da corrente que circula pelos elementos do conversor quando comparados aos modos de condução descontínua e crítica;

- Tensão reversa máxima aplicada nos interruptores do conversor é igual à tensão de saída;
- Tensão de saída do conversor maior do que o valor de pico da tensão de alimentação, proporcionando menores perdas por condução de corrente;
- Como a corrente de entrada deste conversor é contínua e apresenta ondulação reduzida, as interferências eletromagnéticas (EMI) introduzidas na rede de CA são reduzidas;

Como a frequência de comutação do interruptor é muito maior que a frequência da rede elétrica, o conversor boost possui nos terminais de entrada uma tensão constante para cada período de comutação. Esta característica torna válidas as deduções, para o conversor boost com a tensão de entrada contínua.

O sistema de controlo do conversor boost em modo de condução contínua como pré-regulador de fator de potencia deve garantir que:

- A tensão contínua de saída esteja regulada;
- A corrente de entrada possua uma forma de onda proporcional à tensão de entrada (característica resistiva), ou seja, uma forma de onda sinusoidal e em fase com a tensão de entrada.

2.3.2.1. ESTRATÉGIAS DE CONTROLO

A obtenção de uma corrente sinusoidal na entrada dos retificadores PWM, deve-se ao fato de serem baseados num tipo de conversor CC-CC, por este meio controla-se a corrente no retificador fazendo com que ela apresente determinadas características. Assim, pode-se dizer que o nome do retificador está associado com o conversor que o compõe, como é o caso do retificador boost, composto pelo conversor boost.

Existem muitas formas de controlar a corrente no retificador boost, as quais podem-se classificar em controlo por corrente média instantânea, corrente de pico, histerese e controlo por portadora programada. Nesta seção será apresentada uma breve descrição do funcionamento e as principais características de cada uma das estratégias citadas anteriormente. Todas as estratégias a serem apresentadas utilizam o retificador boost operando em MCC e com modulação PWM (frequência de comutação fixa) [13].

i. Controle por corrente média instantânea

O controle por valores médios instantâneos da corrente de entrada baseia-se na comparação entre uma corrente de referência e a corrente que se deseja controlar. No caso do conversor Boost, a corrente a ser controlada é a corrente que circula através da bobine, que é a mesma corrente que circula pela fonte de alimentação. Garantindo o formato adequado da corrente de referência garante-se também o formato da corrente na bobine, e por conseguinte, o alto fator de potência da estrutura.

Na Figura 39 é mostrada a estrutura de controle baseada na técnica de controle por corrente média instantânea. A obtenção de uma corrente sinusoidal na entrada é feita por meio da imposição de uma corrente de referência. A estrutura apresenta três malhas, uma interna e duas externas. A malha interna ou de corrente tem a função de impor uma corrente de referência mediante o controle da razão cíclica (*trailing-edge modulation*). As malhas externas são compostas por uma malha de realimentação (*feedback*) que regula a magnitude da corrente de referência por meio de um multiplicador mantendo a tensão de saída constante, e a malha *feedforward* encarregada de gerar o formato da referência a partir da tensão retificada na saída da ponte retificadora e, além disso, compensar eventuais variações da tensão de entrada [13].

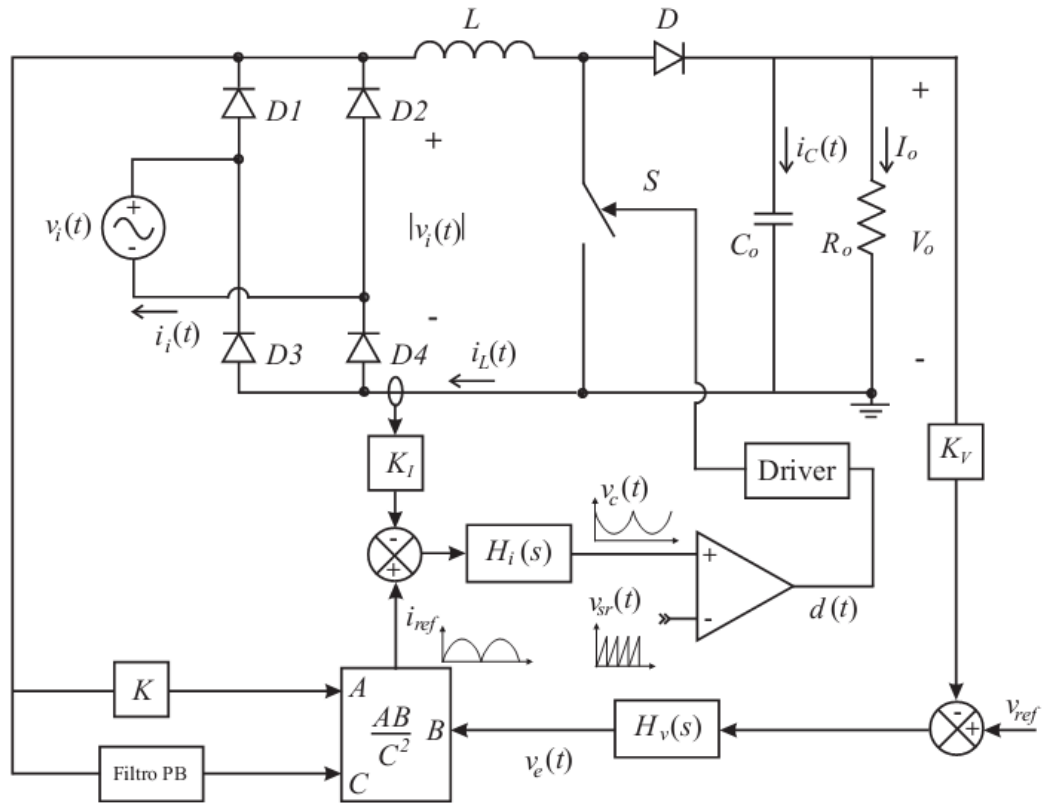


Figura 39 Sistema de controlo por corrente média instantânea (3 malhas) [13].

A Figura 40 mostra as formas de onda da tensão e da corrente de entrada, típicas do pré-regulador com controlo por corrente média. Embora apresente uma pequena distorção na passagem por zero, tem-se uma corrente praticamente sinusoidal e em fase com a tensão de entrada.

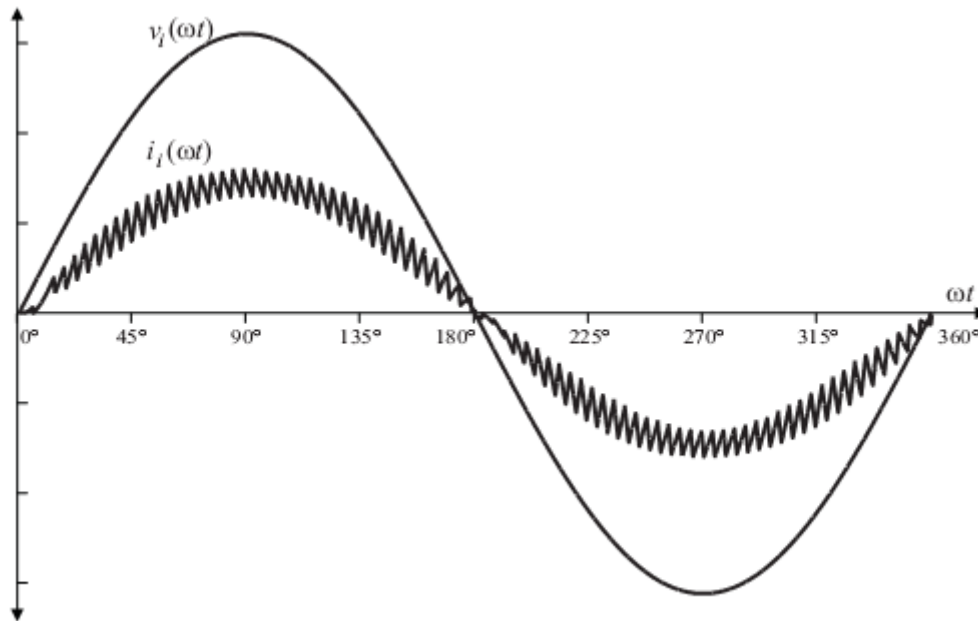


Figura 40 Formas de ondas da tensão e da corrente de entrada típicas do pré-regulador com controle por corrente média[13].

Dentre as principais características do pré-regulador com controle por corrente média, pode-se citar as seguintes:

- Corrente de entrada em fase com a tensão;
- A corrente no pré-regulador é controlada diretamente através da malha de corrente;
- O controle do fluxo de potência é realizado por meio da amplitude da corrente de referência;
- Modulação realizada por razão cíclica, ou seja, controla o tempo em que o interruptor permanece em condução.

Como desvantagens é possível citar as seguintes:

- A qualidade da corrente de entrada depende do ajuste do compensador, portanto, é preciso obter as funções de transferência do pré-regulador para as malhas de corrente e de tensão;
- É necessária a utilização de um sensor de tensão na saída da ponte retificadora para gerar a corrente de referência;
- Só é possível a monitorização da corrente na bobine;

O sistema de controlo apresentado na Figura 41 é baseado no controlo por valor médio da corrente, mas neste sistema de controlo existe uma simplificação, o sistema utiliza apenas duas malhas, uma interna (controlo da corrente) e outra externa (controlo da tensão).

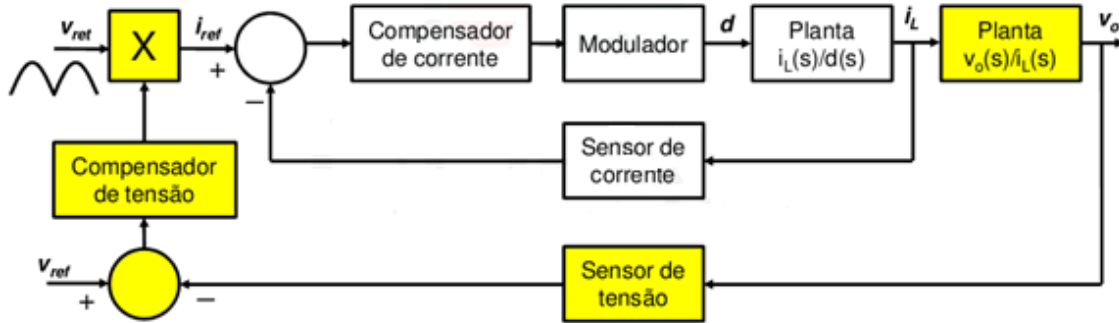


Figura 41 Sistema de controlo por corrente média instantânea (2 malhas) [12].

Desta forma, a malha de corrente interna é introduzida para possibilitar a correção do fator de potência de forma mais efetiva, pois a resposta da malha interna é mais rápida do que a externa, sendo na ordem da frequência de comutação (kHz). A malha externa de tensão é utilizada para o controlo da tensão de saída do conversor, e possui um tempo de resposta mais lento, sendo na ordem de ciclos da tensão da rede (Hz).

Devido à necessidade de controlar a forma de onda da corrente de entrada, é introduzida uma malha de controlo da corrente no indutor, cujo sinal de referência deve estar em fase com a tensão de entrada retificada, este sistema de controlo é ilustrado na Figura 42.

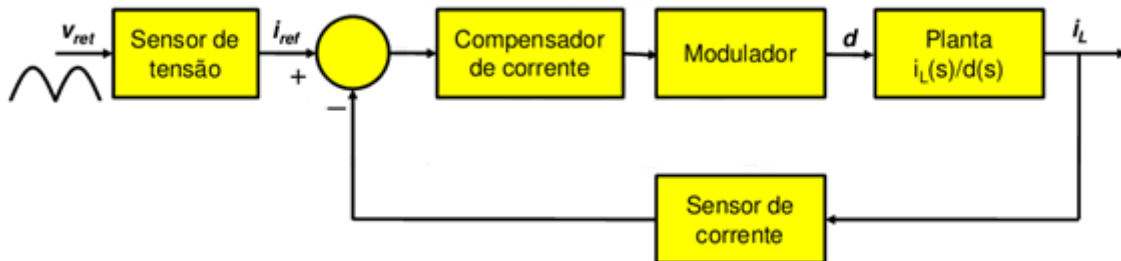


Figura 42 Sistema de controlo por corrente média instantânea (1 malha) [12].

A amplitude da corrente na bobine afeta diretamente a amplitude da tensão de saída. Logo, é incluída uma malha externa de regulação de tensão que deve funcionar da seguinte forma:

- Quando a tensão de saída V_o for menor que a tensão de referência V_{ref} , a malha de tensão deve aumentar a amplitude da referência de corrente, desta forma aumentando a energia fornecida pela bobine ao condensador de saída:
- Por outro lado, quando V_o for maior que V_{ref} , a malha de tensão deve reduzir a amplitude da corrente de referência I_{ref} , reduzindo assim a tensão de saída.

ii. Controle por corrente de pico

O controle por corrente de pico, chamada por alguns autores como controle por corrente programada (*current programmed control*) é ilustrada na Figura 43. O princípio de funcionamento está baseado no controle da corrente instantânea através da comparação com uma corrente de referência, cuja amplitude é regulada pela malha da tensão através de um multiplicador. O ciclo de funcionamento começa com o sinal de relógio (CLOCK-CLK), onde o interruptor S começa a conduzir e finaliza quando o sinal $V_c(t)$ é maior que o sinal de referência $V_{ir}(t)$, onde o interruptor S é bloqueado.

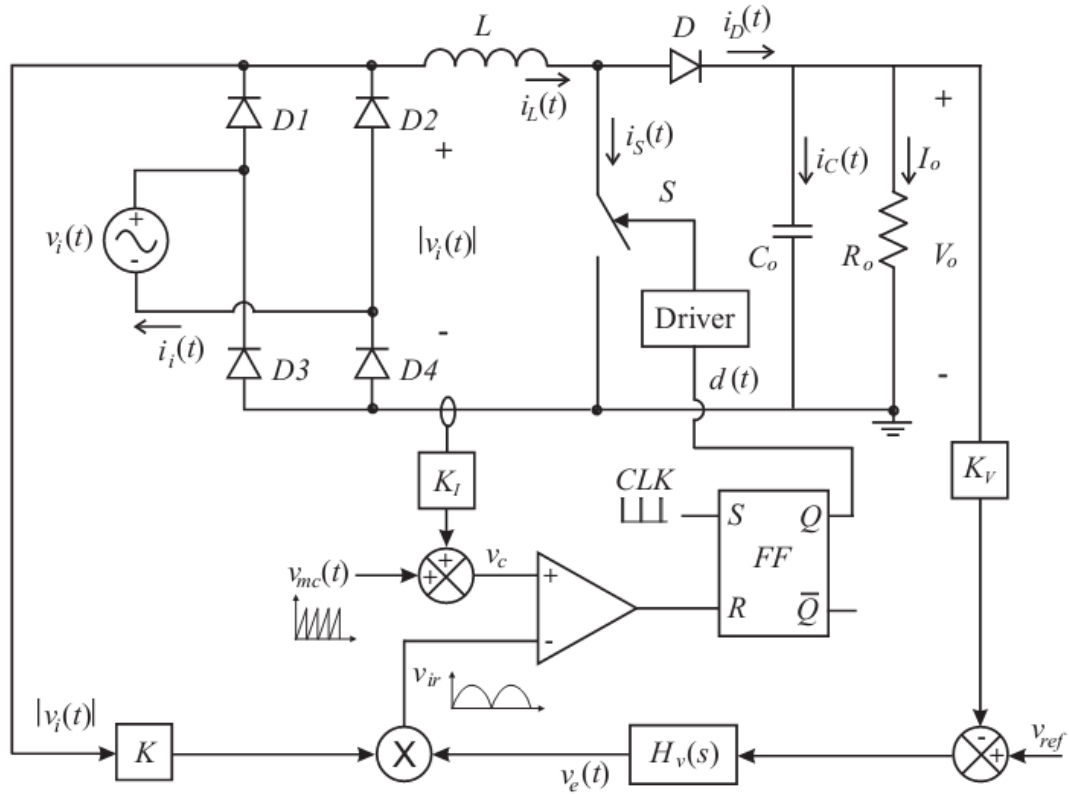


Figura 43 Sistema de controlo, com a técnica de controlo por corrente de pico[13].

O sinal $V_{mc}(t)$ ajuda a diminuir a distorção da corrente na passagem por zero. A corrente de entrada obtida com esta estrutura é semelhante à obtida com a estrutura anterior.

Dentre as principais características do pré-regulador com controlo por corrente pico, pode-se citar as seguintes:

- Corrente de entrada em fase com a tensão;
- O controlo da corrente pode ser obtido mediante a monitorização da corrente na bobine ou no interruptor, permitindo a utilização de um sensor de corrente isolado reduzindo as perdas no circuito;
- Não é necessário o compensador de corrente, entretanto, o controlo da corrente é de forma direta, já que é comparada com uma referência;
- A modulação é realizada por razão cíclica.

Como desvantagens se tem as seguintes:

- Apresenta distorção da corrente na passagem por zero e ocorre com o aumento da tensão de entrada ou a diminuição da carga;
- É necessário o uso do sensor de tensão na saída da ponte retificadora para gerar a corrente de referência.

iii. Controlo da corrente por histerese

O controlo por histerese é uma outra alternativa para o controlo da corrente de entrada no pré-regulador. Esta técnica está baseada na limitação da corrente dentro de duas regiões, mediante a qual se controla a comutação do interruptor. A Figura 44 mostra o esquema de controlo por histerese, onde a amplitude da corrente de referência é controlada através do multiplicador. Logo o comparador com histerese gera os limites superiores e inferiores a partir da corrente de referência [13].

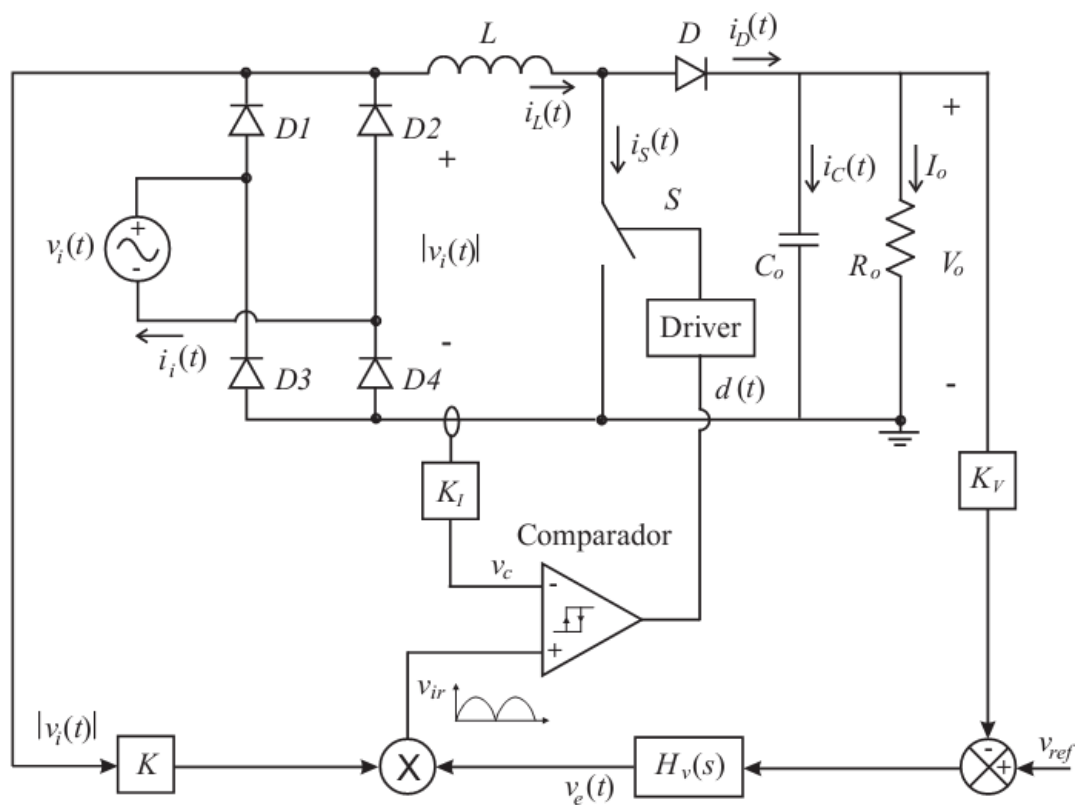


Figura 44 Sistema de controlo, com a técnica de controlo da corrente por histerese [13].

Dos métodos descritos anteriormente, o método de controlo por valores médios instantâneos da corrente de entrada é o mais utilizado devido à frequência fixa de

comutação, à menor suscetibilidade ao ruído do sistema, à baixa distorção harmônica, a facilidade de se alcançar um fator de potência quase unitário e ser um padrão industrial.

3. PRÉ-REGULADOR RETIFICADOR BOOST

O conversor selecionado para realizar a correção do fator de potência é o conversor Boost, representado na Figura 45, no modo de condução contínua (MCC), e com controle por valores médios instantâneos da corrente de entrada. Neste modo de condução, o retificador apresenta diversas vantagens, das quais podem ser destacadas:

- Redução dos valores de pico e eficaz da corrente que circula pelos elementos do conversor quando comparados aos modos de condução descontínua e crítica;
- A tensão máxima aplicada nos interruptores do conversor é igual à tensão de saída;
- Tensão de saída do conversor maior do que o valor de pico da tensão de alimentação, proporcionando menores perdas por condução de corrente;
- Como a corrente de entrada deste conversor é contínua e apresenta ondulação reduzida, as interferências eletromagnéticas (EMI) introduzidas na rede de CA são reduzidas;
- Os circuitos de potência e de controle apresentam a mesma referência de terra, (massa) fazendo com que o circuito de comando do interruptor não necessite de isolamento.

Apesar do conversor Boost apresentar diversas vantagens, algumas desvantagens devem ser evidenciadas. O fato de operar no modo de condução contínua, o projeto de controle deve ser realizado cuidadosamente a fim de se eliminarem problemas de instabilidade [19].

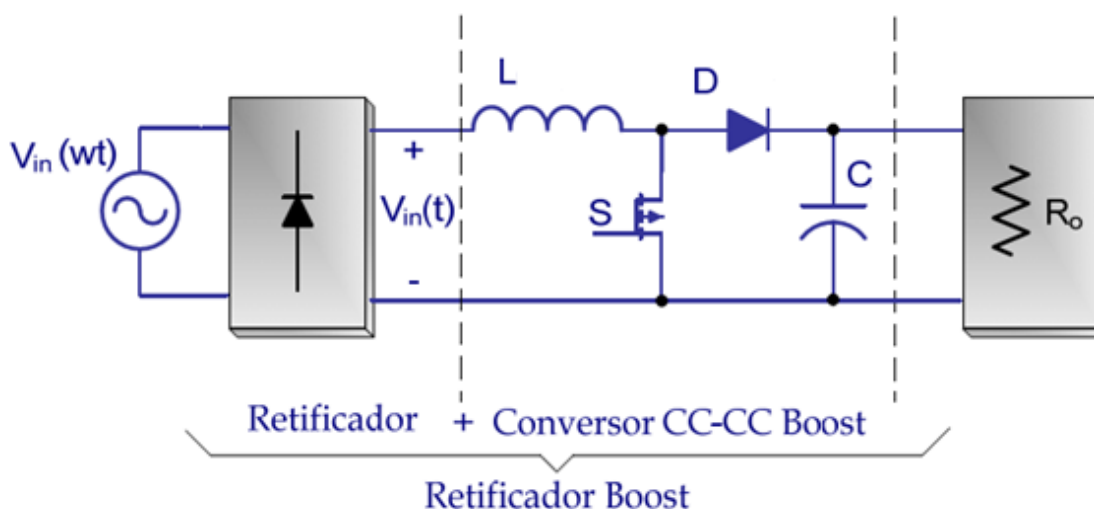


Figura 45 Circuito do pré-regulador retificador boost

3.1. ANÁLISE QUANTITATIVA DO CONVERSOR

Considerando que a frequência de comutação do conversor é muito maior do que a frequência da rede (50 Hz), assume-se que, para cada período de comutação, as etapas de funcionamento descritas na subsecção 2.2.2.2 são válidas, com isto é possível considerar a tensão de alimentação constante neste intervalo. Além disso, assume-se também que a tensão de saída é constante. Contudo, as amplitudes da tensão e da corrente de entrada são diferentes em cada período, ou seja, variáveis com a tensão de alimentação. Além disso, são considerados elementos ideais, ou seja, não ocorrem perdas durante o processamento da energia.

A tensão de saída do estágio retificador e consequentemente a tensão de entrada do conversor CC-CC boost é representada pela equação (82) [13] [17]:

$$V_{in}(wt) = V_p |\sin wt| \quad (82)$$

onde: $w = 2\pi f_{rede}$.

3.1.1. VARIAÇÃO DA RAZÃO CÍCLICA

O Pré-regulador Retificador boost apresenta a mesma característica do ganho estático que o conversor CC-CC boost, no modo de condução contínua, ressalvando que este apresenta uma tensão de entrada com variação sinusoidal. A fim de controlar adequadamente, sob frequência de comutação constante, a razão cíclica deverá variar a cada período de comutação [13] [17].

Sabendo-se que a relação entre a tensão de saída e a de entrada do conversor tipo boost é dada pela equação (83):

$$\frac{V_o}{V_{in}} = \frac{1}{1-D} \quad (83)$$

Com a junção da característica sinusoidal da fonte de alimentação de entrada na equação (83), resulta a equação (84):

$$\frac{V_o}{V_{in}(wt)} = \frac{1}{1-D(wt)} \quad (84)$$

Sendo a tensão da rede de alimentação:

$$V_{in}(wt) = V_p \sin wt \quad (85)$$

e isolando a razão cíclica $D(wt)$ na equação (84), obtém-se:

$$D(wt) = 1 - \frac{V_p}{V_o} \sin wt \quad (86)$$

A equação (86) representa a variação da razão cíclica ao longo do tempo. Considerando a frequência da rede de alimentação, a variação da razão cíclica percorrerá os valores entre a unidade e um valor mínimo definido por $1 - \frac{V_p}{V_o}$.

A Figura 46 representa graficamente a variação da razão cíclica, expressa pela equação (86), na qual se observa que os valores máximos ocorrem na passagem por zero da tensão

de alimentação, e os mínimos nos instantes da passagem da tensão de entrada pelo valor de pico.

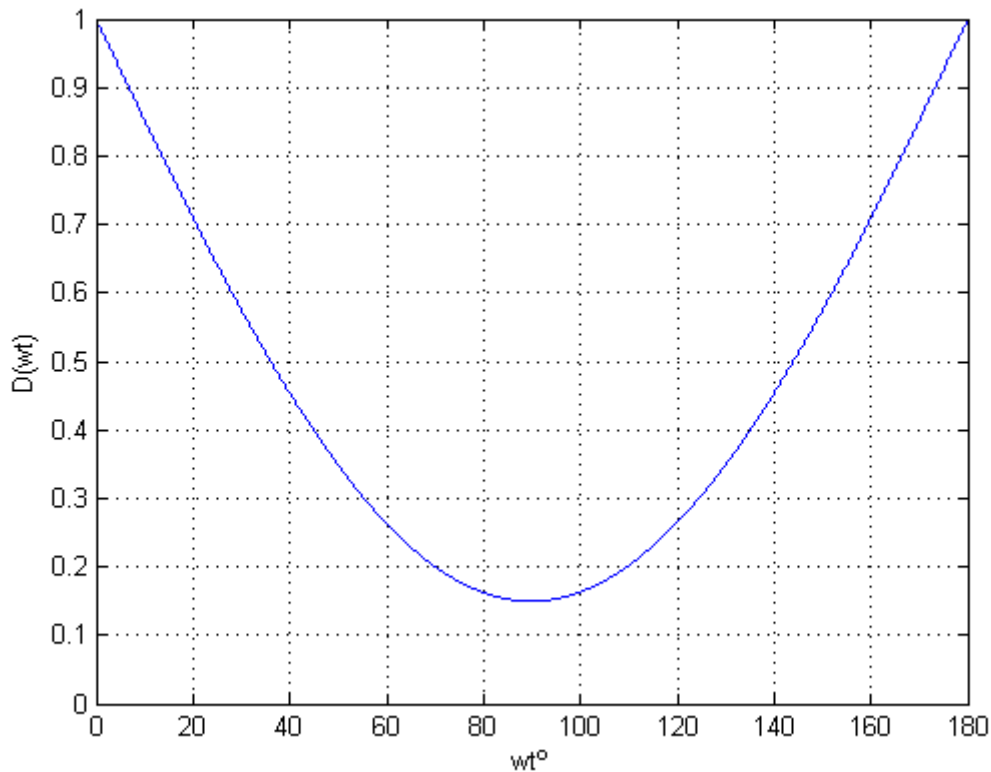


Figura 46 Variação da razão cíclica ao longo do tempo.

3.1.2. ONDULAÇÃO DA CORRENTE DE ENTRADA

Durante o percurso da tensão da rede ao longo de um período, a ondulação da corrente que circula pelo indutor sofrerá variações. O conhecimento dessa variação na ondulação da corrente de entrada é necessário para a especificação adequada do indutor.

Considerando o interruptor S da Figura 45 em condução, a tensão aplicada sob o indutor é a própria tensão de alimentação do conversor, desta forma resulta a equação (87):

$$V_L(wt) = V_p \sin(wt) \quad (87)$$

Como:

$$V_L(wt) = L \frac{d}{dt} i_L(wt) \quad (88)$$

então:

$$L \frac{d}{dt} i_L(wt) = V_p \sin(wt) \quad (89)$$

Considerando:

$$L \frac{d}{dt} i_L(wt) = L \frac{\Delta i_L}{\Delta t} = V_p \sin(wt) \quad (90)$$

em que o intervalo de tempo Δt é o próprio tempo de condução do interruptor no período de comutação, em consequência, é o período que a tensão de entrada é aplicada sob o interruptor, então:

$$\Delta t = DT_s \quad (91)$$

Substituindo na equação (90) resulta a seguinte expressão:

$$L \frac{\Delta i_L}{D(wt)T_s} = V_p \sin(wt) \quad (92)$$

Reorganizando a equação (92) e considerando o comportamento da razão cíclica conforme a equação (86), tem-se:

$$L \frac{\Delta i_L}{T_s V_p} = \sin(wt) \left(1 - \frac{V_p}{V_o} \sin(wt) \right) \quad (93)$$

Resolvendo a equação (93) para $i_L(wt)$, resulta:

$$\Delta i_L(wt) = \frac{V_p T_s}{L} \sin(wt) \left(1 - \frac{V_p}{V_o} \sin(wt) \right) \quad (94)$$

Uma vez conhecido o comportamento da ondulação da corrente, precisa-se determinar o valor máximo da mesma, este valor será utilizado para determinar o valor da indutância da bobine. Para determinar o valor do ângulo para o qual a ondulação da corrente é máxima, deriva-se a equação (94) em função de (wt) e iguala-se a zero. Assim:

$$\frac{d\Delta i_L(wt)}{dwt} = \frac{V_p T_s}{L} \left(\cos(wt) - 2 \frac{V_p}{V_o} \sin(wt) \cos(wt) \right) = 0 \quad (95)$$

As soluções da equação (95) são:

$$wt_1 = 90^\circ \quad (96)$$

$$wt_2 = \sin^{-1} \left(\frac{V_o}{2V_p} \right) \quad (97)$$

Logo, por inspeção, a máxima ondulação será para o ângulo dado pela equação (97).

Substituindo-se na equação (94) tem-se:

$$\Delta i_{Lmax} = \frac{V_o}{4Lf_s} \quad (98)$$

Nos projetos normalmente é especificada a ondulação máxima da corrente e não a indutância bobine, torna-se assim necessário desenvolver uma expressão para determinar a indutância bobine. Isolando L na equação (98), resulta:

$$L = \frac{V_o}{4\Delta i_L f_s} \quad (99)$$

3.1.3. ONDULAÇÃO DA TENSÃO DE SAÍDA

Inicialmente considerou-se que o conversor encontra-se alimentando por uma carga com características de uma fonte de tensão, esta suposição foi feita por motivos de simplificação. Na prática existe uma carga em paralelo com um condensador, sendo a função dele manter a tensão de barramento CC constante [13] .

Nos conversores CC-CC boost no modo de condução contínua controlados em tensão, o filtro de saída é projetado em função da componente de alta frequência (frequência de comutação), não existindo componentes de baixa frequência. Já no caso do conversor boost controlado em corrente e aplicado ao retificador, observa-se que o mesmo apresenta uma componente de baixa frequência que é a mais crítica. Desta maneira o dimensionamento tem que ser baseado nesta componente para garantir uma tensão de barramento CC constante.

Por motivos de simplificação será considerado o pré-regulador retificador boost com uma carga resistiva pura, como é mostrado na Figura 47. A estrutura apresentada é o modelo simplificado do pré-regulador retificador boost, a qual será utilizada para o cálculo do condensador do filtro de saída.

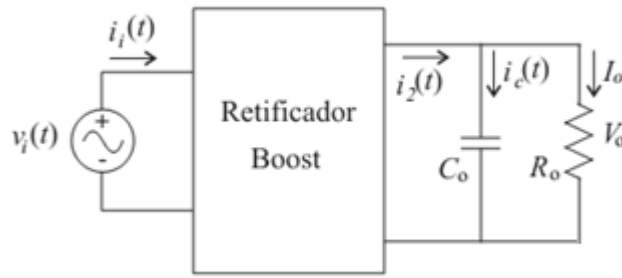


Figura 47 Estágio de saída do retificador boost

Para o equacionamento do filtro de saída nos conversores CC-CC, considera-se toda a componente alternada da corrente pulsatória que circula pelo condensador, a partir da qual é determinada a máxima ondulação causada por esta corrente alternada. Seguindo o mesmo raciocínio utilizado nos conversores CC-CC, é preciso deduzir uma expressão que permita relacionar a ondulação da tensão em função da componente alternada de baixa frequência da corrente que flui no condensador. A componente de baixa frequência predominante na corrente é a componente de 100 Hz, apresentando a maior amplitude sendo as outras desprezíveis [13].

A metodologia para o dimensionamento do filtro de saída será baseada no princípio de conservação da energia e do balanço de potência. A potência define-se como transferência ou energia consumida por unidade de tempo. Logo, por meio da conservação da energia sabe-se que a energia entregue pela fonte de alimentação deve ser igual à energia consumida pela carga num determinado período. Com isto garante-se a estabilidade do sistema e o balanço de energia. A potência instantânea de entrada pode ser expressa pela equação (100) [13] [20].

$$p_i(t) = v_i(t)i_i(t) \quad (100)$$

No retificador boost com controlo por corrente, a corrente de entrada é proporcional à tensão de entrada, embora ela apresente um pequeno desfasamento devido ao comportamento indutivo do conversor. Neste caso, para facilitar a análise será desprezada o desfasamento e considerada a corrente em fase com a tensão de entrada. Logo, a tensão e a corrente de entrada podem ser dadas pelas equações (101) e (102) respetivamente:

$$v_i(t) = V_{ip} \sin(\omega t) \quad (101)$$

$$i_i(t) = I_{ip} \sin(\omega t) \quad (102)$$

Substituindo-se as equações (101) e (102) na equação (100) resulta:

$$p_i(t) = V_{ip} \sin(\omega t) I_{ip} \sin(\omega t) \quad (103)$$

$$p_i(t) = V_{ip} I_{ip} \sin^2(\omega t) \quad (104)$$

$$p_i(t) = \frac{V_{ip} I_{ip}}{2} - \frac{V_{ip} I_{ip}}{2} \cos(2\omega t) \quad (105)$$

A equação (105) mostra que a potência instantânea de entrada está composta por duas parcelas, uma potência constante e uma alternada. Considera-se que o retificador boost está a operar em regime permanente e tensão de saída constante. Conclui-se que a parcela de potência contínua pode ser associada à carga resistiva. Da equação (105) percebe-se que a parcela de potência alternada apresenta o dobro da frequência da rede (100 Hz), logo, pela conservação da energia esta parcela de potência pode ser associada à corrente alternada de 100 Hz que circula pelo condensador. Seja a potência processada pela resistência de carga dada pela expressão equação (106).

$$P_o = \frac{V_{ip} I_{ip}}{2} = \frac{V_o^2}{R_o} \quad (106)$$

Considerando que a parcela alternada da potência de entrada é igual à potência alternada no condensador originada pela circulação da corrente de 100 Hz, chega-se à equação (107).

$$p_c(t) = V_o i_c(t) = -\frac{V_{ip} I_{ip}}{2} \cos(2\omega t) \quad (107)$$

Substituindo-se a equação (106) em (107) tem-se:

$$i_c(t) = -\frac{P_o}{V_o} \cos(2\omega t) \quad (108)$$

Logo, a ondulação da tensão de pico a pico no condensador é dada pela expressão:

$$\Delta V_c = \frac{P_o}{2\omega C V_o} \quad (109)$$

A partir da equação (109) pode ser calculada a ondulação da tensão no condensador em função da capacidade do condensador e da frequência da tensão de rede ($f = 50$).

Logo, a capacidade do condensador em função da ondulação na tensão no condensador é dada pela expressão da equação (110):

$$C = \frac{P_o}{2\omega V_o \Delta V_c} \quad (110)$$

3.2. DIMENSIONAMENTO DO PRÉ-REGULADOR RETIFICADOR BOOST

Neste tópico projeta-se um Pré-Regulador Retificador Boost, operando em MCC, para a correção do fator de potência com controlo por valores médios instantâneos. Os dados de entrada e de saída encontram-se na Tabela 3.

Tabela 3 Dados de entrada e saída para o conversor boost.

Potência de saída:	$P_o = 100 \text{ W}$
Tensão de saída:	$V_o = 200 \text{ V}$
Frequência de comutação:	$f_s = 1500 \text{ Hz}$
Tensão de entrada:	$V_{in} = 110 \pm 15 \%V, \quad 50 \text{ Hz}$
Variação da corrente de entrada admitida:	$\Delta_i = 20\%$

- Cálculo da bobine

$$L = \frac{V_o}{4\Delta i_L f_s} \quad (111)$$

$$L = \frac{200}{4 \times 0,2 \times 1500} = 0,17 \text{ H} \quad (112)$$

Como visto anteriormente, através da equação (111) obtém-se o valor mínimo da bobine que é $L = 0,17 \text{ H}$. A fim de minimizar a ondulação da corrente no indutor adotou-se $L = 0,2 \text{ H}$.

- Cálculo do condensador

Considerando uma variação de tensão nos terminais do condensador de saída ΔV_c em mais ou menos 2%, tem-se:

$$\Delta V_c = V_o \times 0,02 = 4 \text{ V} \quad (113)$$

O condensador de saída é calculado pela seguinte expressão:

$$C = \frac{P_o}{4\pi f V_o \Delta V_c} \quad (114)$$

Substituindo pelos dados da Tabela 3 e da equação (115):

$$C = \frac{100}{4\pi \times 50 \times 200 \times 4} = 198 \mu\text{F} \quad (115)$$

Escolheu-se assim um condensador de $220 \mu\text{F}$.

3.3. MODELAÇÃO E OBTENÇÃO DAS FUNÇÕES DE TRANSFERÊNCIA DO CONVERSOR RETIFICADOR BOOST

Nesta seção obtém-se um modelo CA de pequenos sinais para o conversor retificador Boost, e a partir dele, apresenta-se o equacionamento para a obtenção das funções de transferência necessárias para o projeto dos controladores da tensão e da corrente.

O modelo de pequenos sinais para o conversor retificador Boost considera a resistência série do condensador (R_{se}). A Figura 48 representa o circuito equivalente para o conversor retificador Boost [14] [15] [16].

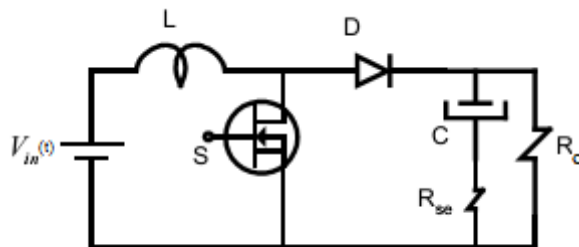


Figura 48 Circuito equivalente para o Conversor Retificador Boost

A primeira etapa de funcionamento do conversor ocorre quando o interruptor está em condução. Durante esta etapa a tensão no indutor ($v_L(t)$) e a corrente no condensador ($i_c(t)$), são expressas pelas equações (116) e (117), respetivamente:

$$v_L(t) = L \frac{di_L(t)}{dt} = v_{in} \quad (116)$$

$$i_c(t) = C_o \frac{dv_c(t)}{dt} = -\frac{v_o(t)}{R_o} \quad (117)$$

Substituindo os parâmetros tensão de entrada (v_{in}) e da tensão de saída ($v_o(t)$) pelos respectivos valores médios durante um período de comutação $\langle \rangle_{T_s}$, resultam as equações (118) e (119):

$$v_L(t) = L \frac{di_L(t)}{dt} \cong \langle v_{in}(t) \rangle_{T_s} \quad (118)$$

$$i_c(t) = C_o \frac{dv_c(t)}{dt} = -\frac{\langle v_o(t) \rangle_{T_s}}{R_o} \quad (119)$$

Quando o interruptor está fora de condução, tem início a segunda etapa de funcionamento. A tensão no indutor ($v_L(t)$) e a corrente no condensador ($i_c(t)$) são representadas nesta etapa pelas equações (120) e (121)

$$v_L(t) = L \frac{di_L(t)}{dt} = v_{in}(t) - v_o(t) \quad (120)$$

$$i_c(t) = C_o \frac{dv_c(t)}{dt} = i_L(t) - \frac{v_o(t)}{R_o} \quad (121)$$

Substituindo novamente os parâmetros tensão de entrada (v_{in}) e da tensão de saída ($v_o(t)$) pelos respectivos valores médios durante um período de comutação $\langle \rangle_{T_s}$, resultam as equações (122) e (123)

$$v_L(t) = L \frac{di_L(t)}{dt} \cong \langle v_{in}(t) \rangle_{T_s} - \langle v_o(t) \rangle_{T_s} \quad (122)$$

$$i_c(t) = C_o \frac{dv_c(t)}{dt} = \langle i_L(t) \rangle_{T_s} - \frac{\langle v_o(t) \rangle_{T_s}}{R_o} \quad (123)$$

O valor médio da tensão no indutor durante um período de comutação (duas etapas de funcionamento), é representado pelas seguintes equações:

$$\langle v_L(t) \rangle_{T_s} = \frac{1}{T_s} \int_t^{t+T_s} v_L(\tau) d\tau \cong D(t) \langle v_{in}(t) \rangle_{T_s} + (1 - D(t)) [\langle v_{in}(t) \rangle_{T_s} - \langle v_o(t) \rangle_{T_s}] \quad (124)$$

$$\langle v_L(t) \rangle_{T_s} = \langle v_{in}(t) \rangle_{T_s} + (1 - D(t)) [-\langle v_o(t) \rangle_{T_s}] \quad (125)$$

Da mesma forma pode ser obtida a corrente no condensador:

$$\langle i_c(t) \rangle_{T_s} = \frac{1}{T_s} \int_t^{t+T_s} i_c(\tau) d\tau \cong D(t) \frac{\langle v_o(t) \rangle_{T_s}}{R_o} + (1 - D(t)) \left[\langle i_L(t) \rangle_{T_s} - \frac{\langle v_o(t) \rangle_{T_s}}{R_o} \right] \quad (126)$$

$$\langle i_c(t) \rangle_{T_s} = (1 - D(t)) \left[\langle i_L(t) \rangle_{T_s} \right] - \frac{\langle v_o(t) \rangle_{T_s}}{R_o} \quad (127)$$

As equações (125) e (127) não contêm os efeitos da comutação e contemplam as componentes de baixa frequência.

A corrente de entrada do sistema é a mesma corrente que circula através do indutor, desta forma resulta a equação (128):

$$\langle i_{in}(t) \rangle_{T_s} = \langle i_L(t) \rangle_{T_s} \quad (128)$$

A seguir são inseridas perturbações no sistema, ou seja, pequenas variações nos sinais. Posteriormente linearizam-se as equações em torno de um ponto de operação. Com a inserção das perturbações, assume-se que cada variável é composta pelo seu valor CC (representado pela letra inicial maiúscula) mais uma pequena variação AC (representado pela variável com sinal de acento circunflexo na primeira letra) sobreposta ao sinal, assim surgem as seguintes equações:

$$\langle v_{in}(t) \rangle_{T_s} = V_{in} + \hat{v}_{in}(t) \quad (129)$$

$$\langle i_{in}(t) \rangle_{T_s} = I_{in} + \hat{i}_{in}(t) \quad (130)$$

$$\langle i_L(t) \rangle_{T_s} = I_L + \hat{i}_L(t) \quad (131)$$

$$\langle v_o(t) \rangle_{T_s} = V_o + \hat{v}_o(t) \quad (132)$$

$$\langle v_c(t) \rangle_{T_s} = V_c + \hat{v}_c(t) \quad (133)$$

$$D(t) = D + \hat{d}(t) \quad (134)$$

Deste conjunto de equações, o sistema encontra-se perturbado, substituindo estes termos nas equações (125), (127) e (128) resultam as expressões para a tensão média no indutor e para corrente média no condensador.

Para a tensão média no indutor:

$$L \left[\frac{dI_L}{dt} + \frac{d\hat{i}_L(t)}{dt} \right] = V_{in} + \hat{v}_{in}(t) - [(1 - D) - \hat{d}(t)][V_o + \hat{v}_o(t)] \quad (135)$$

Como a derivada de uma constante é nula e ignorando os termos de segunda ordem (não lineares) obtém-se:

$$L \frac{d\hat{i}_L(t)}{dt} = \hat{v}_{in}(t) - (1-D)\hat{v}_o(t) + \hat{d}(t)V_o \quad (136)$$

Para a corrente média no condensador:

$$C_o \left[\frac{dv_c(t)}{dt} + \frac{d\hat{v}_c(t)}{dt} \right] = [(1-D) - \hat{d}(t)](I_L + \hat{i}_L(t)) - \left(\frac{V_o}{R_o} + \frac{\hat{v}_o(t)}{R_o} \right) \quad (137)$$

Do modo análogo ao processo anterior resulta:

$$C_o \frac{d\hat{v}_c(t)}{dt} = (1-D)\hat{i}_L(t) - \hat{d}(t)I_L - \frac{\hat{v}_o(t)}{R_o} \quad (138)$$

Como a corrente de entrada é a mesma corrente que circula através do indutor, as variações a pequenos sinais são também as mesmas:

$$\hat{i}_{in}(t) = \hat{i}_L(t) \quad (139)$$

Da equação (136) é possível obter o circuito representado na Figura 49.

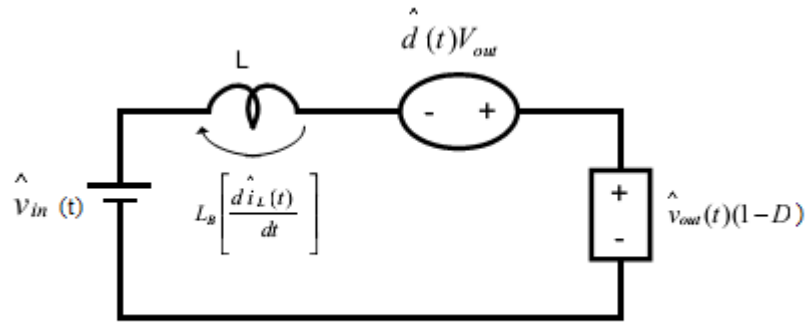


Figura 49 Circuito equivalente obtido para a tensão média no indutor.

Da equação (137) é possível obter o circuito representado na Figura 50.

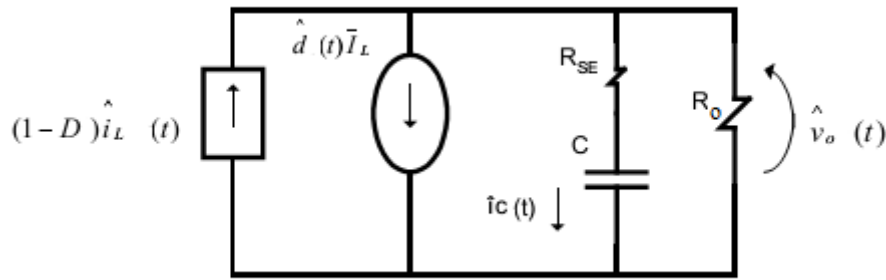


Figura 50 Circuito equivalente obtido para a corrente média no condensador.

Da equação (138) é possível obter o circuito representado na Figura 51.

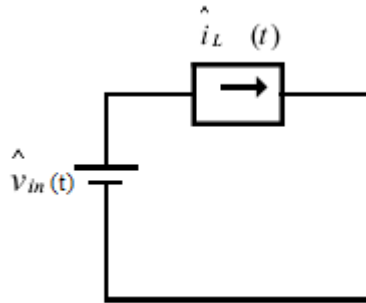


Figura 51 Circuito equivalente para a corrente de entrada do conversor.

Os três circuitos são representados na Figura 52.

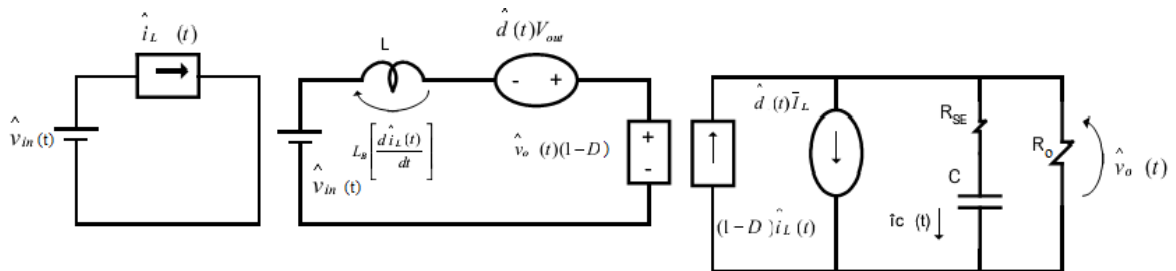


Figura 52 Representação dos três circuitos equivalentes.

Verifica-se que a fonte de tensão e a fonte de corrente podem ser agrupadas num “transformador” ideal, com uma razão de transformação $(1 - D): 1$.

Logo, o circuito equivalente representa-se pela Figura 53.

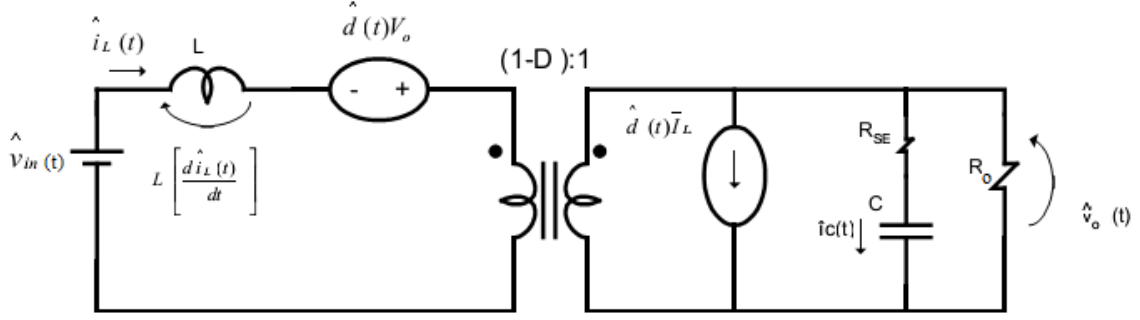


Figura 53 Modelo CA de pequenos sinais para o conversor retificador boost.

Com o modelo apresentado na Figura 53 é possível escrever as seguintes equações:

$$L \frac{d\hat{i}_L(t)}{dt} = \hat{v}_{in}(t) - (1-D)\hat{v}_o(t) + \hat{d}(t)V_o \quad (140)$$

$$C_o \frac{d\hat{v}_c(t)}{dt} = (1-D)\hat{i}_L(t) - \hat{d}(t)I_L - \frac{\hat{v}_o(t)}{R_o} \quad (141)$$

$$\hat{v}_o(t) = \hat{v}_c(t) + R_{se}C_o \frac{d\hat{v}_c(t)}{dt} \quad (142)$$

Aplicando a transformada de Laplace às equações (140), (141) e (142) resulta:

$$sL\hat{i}_L(s) = \hat{v}_{in}(s) - (1-D)\hat{v}_o(s) + \hat{d}(s)V_o \quad (143)$$

$$sC_o\hat{v}_c(s) = (1-D)\hat{i}_L(s) - \hat{d}(s)I_L - \frac{\hat{v}_o(s)}{R_o} \quad (144)$$

$$\hat{v}_o(s) = \hat{v}_c(s) + sR_{se}C_o\hat{v}_c(s) \quad (145)$$

Isolando-se $\hat{v}_c(s)$ na equação (145) obtém-se:

$$\hat{v}_c(s) = \frac{\hat{v}_o(s)}{1 + sR_{se}C_o} \quad (146)$$

Substituindo a equação (146) na equação (144) resulta:

$$sC_o \left[\frac{\hat{v}_o(s)}{1 + sR_{se}C_o} \right] = (1-D)\hat{i}_L(s) - \hat{d}(s)I_L - \frac{\hat{v}_o(s)}{R_o} \quad (147)$$

Isolando $\hat{v}_o(s)$ o resultado corresponde à equação (148):

$$\hat{v}_o(s) = [(1-D)\hat{i}_L(s) - \hat{d}(s)] \frac{R_o(1 + sR_{se}C_o)}{1 + sC_o(R_o + R_{se})} \quad (148)$$

A partir da equação (148), é possível obter duas funções de transferência (FT) distintas, a $G_{vd}(s)$ representa a FT das variações de pequenos sinais da tensão de saída em relação a variações de pequenos sinais da razão cíclica, relativamente à outra FT corresponde a $G_{vi}(s)$ que representa a FT das variações de pequenos sinais da tensão de saída em relação a variações de pequenos sinais da corrente no indutor.

Esta última FT é obtida anulando-se todas as outras perturbações existentes no sistema, menos a variação na corrente do indutor, obtendo-se assim a expressão matemática que representa as variações de pequenos sinais na tensão de saída quando existem variações de pequenos sinais na corrente do indutor [16].

$$\left. \frac{\hat{v}_o(s)}{\hat{i}_L(s)} \right|_{\hat{d}(s)=0} = G_{vi}(s) = (1-D) \frac{R_o(1 + sR_{se}C_o)}{1 + sC_o(R_o + R_{se})} \quad (149)$$

Com a substituição da equação (148) na equação (143) resulta:

$$sL\hat{i}_L(s) = \hat{v}_{in}(s) - (1-D) \left[((1-D)\hat{i}_L(s) - \hat{d}(s)) \left(\frac{R_o(1 + sR_{se}C_o)}{1 + sC_o(R_o + R_{se})} \right) \right] + \hat{d}(s)V_o \quad (150)$$

Depois de várias simplificações é possível obter a FT $G_{id}(s)$ que representa a função de transferência das variações de pequenos sinais na corrente do indutor pelas variações de pequenos sinais na razão cíclica (variável de controlo). Essa FT é encontrada anulando-se todas as outras perturbações existentes no sistema a menos das variações de pequenos sinais da razão cíclica e obtendo-se assim a seguinte expressão matemática:

$$\begin{aligned} \left. \frac{\hat{i}_L(s)}{\hat{d}(s)} \right|_{\hat{v}_{in}=0} &= G_{id}(s) \\ &= \frac{2V_o}{R_o(1-D)^2} \frac{1 + sC_o \left(\frac{R_o}{2} + R_{se} \right)}{1 + s \left(\frac{L}{R_o(1-D)^2} + R_{se}C_o \right) + s^2 \frac{LC_o}{(1-D)^2} \left(1 + \frac{R_{se}}{R_o} \right)} \end{aligned} \quad (151)$$

4. TÉCNICA DE CONTROLO DIGITAL PARA PRÉ-REGULADOR RETIFICADOR BOOST

Este capítulo apresenta o estudo da técnica de controlo do pré-regulador retificador boost, bem como o estudo das malhas de controlo utilizadas no comando do conversor, cujo objetivo é a correção do fator de potência.

Atualmente, verifica-se um rápido aumento no uso de controladores digitais em sistemas de controlo, sendo que os controladores digitais são usados para atingir um elevado desempenho, na forma de produtividade, no lucro, em menores custos e menores gastos de energia. Mais recentemente, a aplicação do controlo digital possibilitou a mobilidade inteligente dos robôs industriais, a otimização do consumo de combustíveis em automóveis, o refinamento na operação dos eletrodomésticos e de máquinas em geral, entre várias outras.

A capacidade de decisão e a flexibilidade no programa de controlo são as maiores vantagens do uso de sistemas controlados digitalmente [22].

Um controlador digital necessita de um conversor analógico para digital (A/D) com a finalidade de obter acesso às informações do sistema a ser controlado, uma vez que é o conversor A/D que executa o procedimento de aquisição de um sinal.

A compensação é efetuada por um algoritmo numérico, em geral as equações às diferenças, sendo que o resultado da equação representa a ação de controlo que deve ser transferida para o sistema a ser controlado através de algum tipo de atuador.

No caso do controlo digital de conversores estáticos, o atuador é, em geral, o estado lógico de um pino de entrada e saída (I/O) de um modulador PWM digital. O estado lógico deste pino é o comando de um driver que comanda um ou mais interruptores. Além disto, uma vez projetado, o controlo digital não sofre mais influências paramétricas, como no caso do controlo contínuo.

Uma representação em diagrama de blocos do pré-regulador retificador boost com comando e controlo digital é representado na Figura 54 [18].

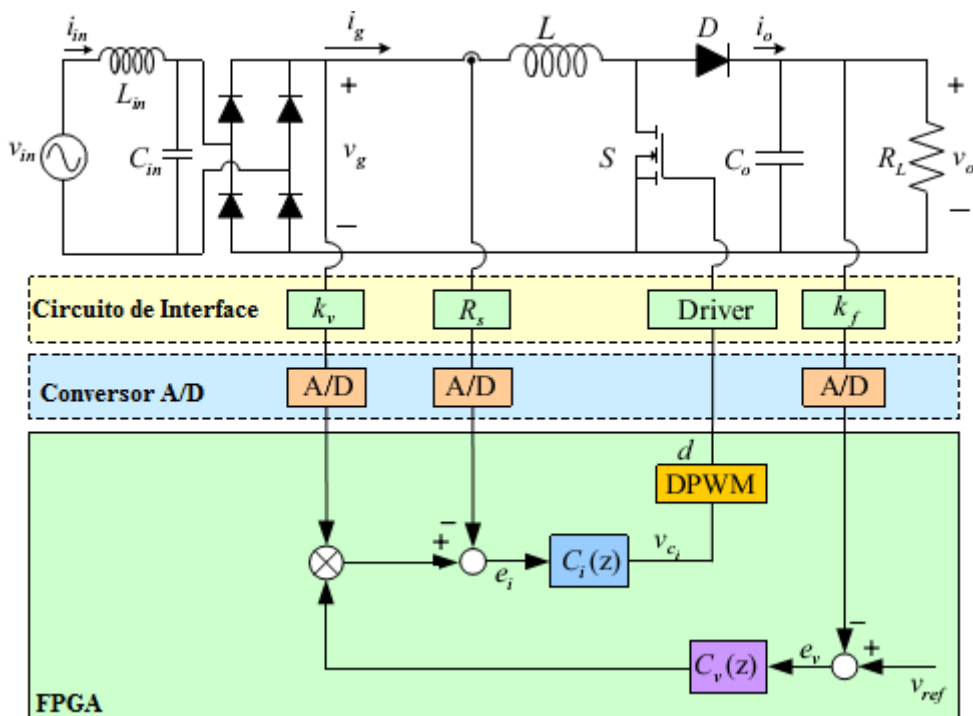


Figura 54 Digrama de blocos do controlo do pré-regulador retificador boost [18].

O projeto de um controlador digital consiste, resumidamente, em encontrar os coeficientes da equação às diferenças que representa o controlador digital. Existem algumas formas de se projetar os controladores digitais, a Figura 55 apresenta os métodos possíveis.

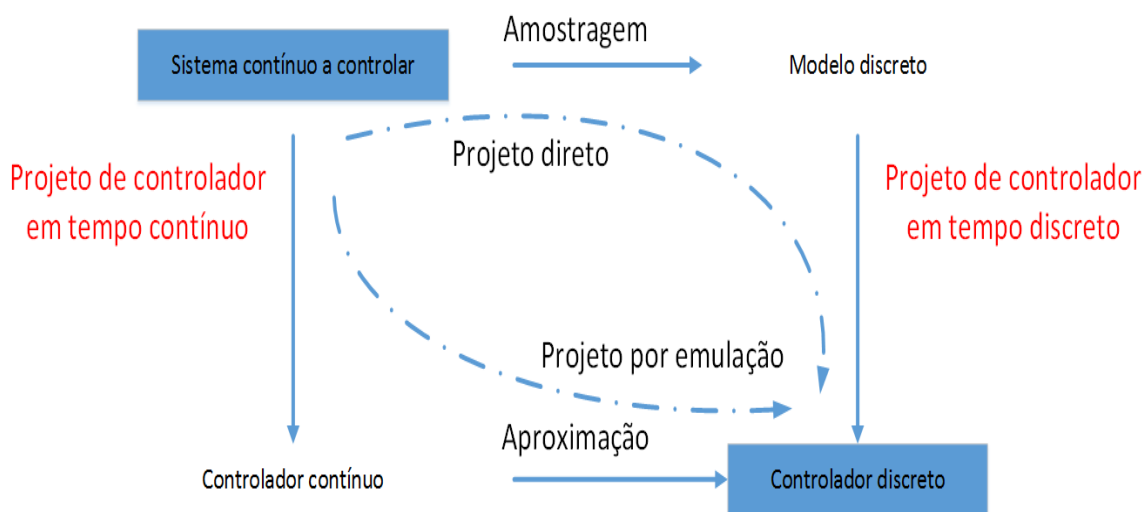


Figura 55 Métodos para o projeto de controladores digitais.

O projeto por emulação consiste no projeto do controlador no plano contínuo, após a sua conclusão utiliza-se algum método por aproximação para obter o controlador discreto equivalente.

O método escolhido é o projeto por emulação, sendo assim é elaborado um estudo do controle no plano contínuo.

A técnica utilizada é o controle por valores médios instantâneos da corrente de entrada, sendo bastante utilizada na correção do fator de potência em pré-reguladores, o que proporciona uma baixa distorção harmônica da corrente de entrada em conversores que operam no modo de condução contínua. Esta técnica consiste em monitorar a corrente de entrada do conversor, fazendo-a seguir uma referência sinusoidal com o menor erro possível, a imposição é feita mediante o controle adequado da comutação, em alta frequência, dos interruptores do conversor.

A Figura 56 mostra o diagrama básico da estratégia de controle utilizada no comando do conversor retificador boost. O diagrama de blocos revela a existência de duas malhas de controle, uma malha interna de corrente e outra externa de tensão. Espera-se como resultado, deste conjunto de controle, uma ação que se responsabilize por manter a tensão de saída equilibrada e regulada, simultaneamente a corrente de entrada deve seguir uma

referência sinusoidal. Este esforço do controlo manterá as variáveis controladas sob certas condições da variação da carga ou flutuações na tensão de entrada, ou seja, dentro dos limites de operação estabelecidos no projeto.

Pode-se resumir a função do esforço de controlo como sendo, acompanhar uma referência sinusoidal adequada, isto é, uma referência que traga as características necessárias para se obter um alto fator de potência (formato sinusoidal e em fase), bem como equilíbrio e regulação da tensão de saída (variação na amplitude da referência).[17]

A representação do conversor, com as respetivas malhas de corrente e tensão, no domínio do contínuo, é mostrada por meio de diagrama de blocos simplificado, conforme a Figura 56.

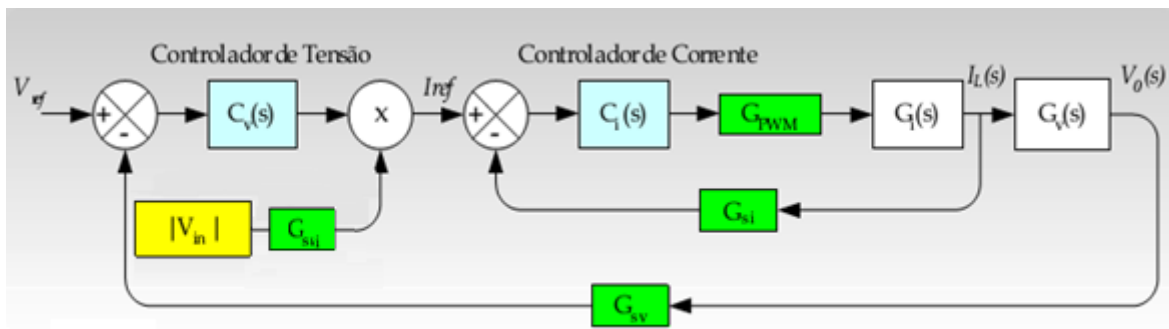


Figura 56 Diagrama de blocos do conversor com malhas de controlo [17].

4.1. ESTUDO DA MALHA DA CORRENTE

O objetivo da malha da corrente é controlar a corrente de entrada, ou seja, a corrente que circula pela bobine, impondo uma forma de onda sinusoidal à corrente e em fase com a tensão de entrada. A Figura 57 mostra o sistema do controlo relativo à malha de corrente, na forma de diagrama de blocos [21].

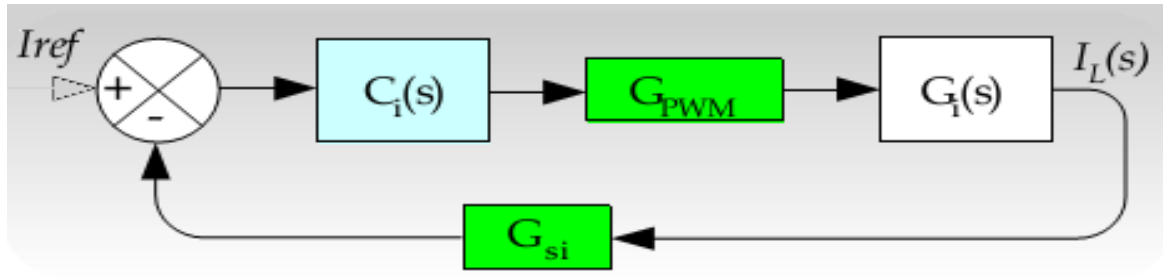


Figura 57 Digrama de blocos da malha de corrente [17].

O significado de cada bloco do diagrama é descrito a seguir:

- $C_i(s)$: Função de transferência do controlador da corrente;
- $G_i(s) = G_{id}(s)$: Função de transferência do conversor em malha aberta;
- G_{PWM} : Ganho do modulador PWM;
- G_{si} : Ganho do sensor de corrente.

Na subsecção 3.2, foi obtida a função de transferência $G_{id}(s)$, que representa as variações da corrente na bobine para variações na razão cíclica. Esta função de transferência (equação (151)) é uma função de segunda ordem e apresenta a resistência série do condensador. Antes de obter a FT no domínio digital (representação no plano Z), torna-se necessário explicitar que uma aproximação desta função pode ser obtida fazendo $s = jw$ para w suficientemente grande e não considerar o efeito da resistência série do condensador, sem prejuízos para a análise e posterior projeto do controlador, sendo considerada uma aproximação para altas frequências.

Com esta aproximação resulta a seguinte função de transferência do conversor simplificada:

$$G_i(s) \cong \frac{V_o}{sL} \quad (152)$$

A partir de uma certa frequência ($\cong 300$ Hz), o efeito da mudança da razão cíclica é muito pequeno. Dessa forma, pode-se empregar um modelo simplificado, que considera o condensador de saída e a carga como uma fonte de tensão V_o . Esse modelo é adequado quando se quer analisar o sistema em torno da frequência de cruzamento, como no projeto dos controladores.

O objetivo do controlador da corrente é seguir uma referência do tipo módulo do seno. Ou seja, a corrente no indutor deverá ter a mesma forma de onda da tensão da rede retificada.

Para isso é desejável que a malha da corrente apresente uma largura de banda grande, a fim de garantir uma baixa distorção harmônica.

À medida que a razão cíclica baixa, o ganho do sistema é cada vez menor. Isto vai tornar o sistema, cada vez menos capaz de obter erro nulo. Como a frequência de cruzamento é a mesma para todos os casos, pode-se dizer que o tempo de resposta é o mesmo. Um controlador com alto ganho em baixa frequência ajudaria a minimizar estas diferenças causadas por pontos distintos de operação.

Devido a esta conclusão a escolha do controlador recai sobre o controlador do tipo Proporcional-Integral (PI). O PI é um controlador que apresenta um elevado ganho a baixas frequências, e o erro em regime permanente nulo.

A existência da frequência de comutação na saída do controlador da corrente com um valor elevado, levou a utilizar-se um filtro de um polo juntamente com o controlador PI, de modo a amortecer o efeito da frequência de comutação.

Assim sendo, o controlador utilizado corresponde a um PI com filtro, representado pela equação (153)

$$C_i(s) = K_i \frac{s + w_z}{s(s + w_{p2})} \quad (153)$$

Onde:

- w_z : zero do controlador;
- w_{p2} : pólo do controlador;
- K_i : ganho do controlador.

Quanto maior o valor do zero do controlador, mais rápido será o sistema, o que significa menos distorção. Porém existem pelo menos três restrições [21]:

- A frequência de cruzamento (f_c) deve ser menor ou igual a 1/4 da frequência de comutação (f_s);
- Caso o zero do controlador seja maior que f_c , o corte da curva de ganho pelo zero terá uma inclinação de -40dB/década , o que significa uma margem de fase (MF) pequena, para que a margem de fase não seja inferior a 45° o zero deve estar pelo menos uma década abaixo que f_s , isto por causa do efeito de comutação;

- O pólo do compensador (w_{p2}) serve para reduzir o efeito da frequência de comutação na malha da corrente. Usualmente é posicionado na metade de frequência de comutação.

Assim, resumidamente podem-se adotar os seguintes critérios com uma certa margem de segurança [21]:

$$f_c \leq \frac{f_s}{4} \quad (154)$$

$$w_z = \frac{2\pi f_s}{20} \quad (155)$$

$$w_p = \frac{2\pi f_s}{2} \quad (156)$$

4.1.1. PROJETO DO CONTROLADOR CONTÍNUO DA CORRENTE

A partir das especificações de potência do pré-regulador retificador boost, dimensiona-se o controlador de corrente, utilizando-se as funções de transferência obtidas nas equações (152) e (153).

As seguintes especificações foram adotadas para a construção de um protótipo a ser implementado em laboratório:

Tabela 4 Especificações do protótipo

Potência de saída:	$P_o = 100 \text{ W}$
Tensão de saída:	$V_o = 200 \text{ V}$
Frequência de comutação:	$f_s = 1500 \text{ Hz}$
Tensão de entrada:	$V_{in} = 110 \text{ V}, \quad 50\text{Hz}$
Varição da corrente de entrada admitida:	$\Delta_i = 20\%$
Controlo:	$L = 0,2 \text{ H}$
Condensador:	$C = 220 \mu\text{F}$

Para projetar o controlador de corrente, inicialmente determina-se a função de transferência do conversor. Substituindo o valor da bobine e da tensão de saída do conversor na equação (152), chega-se assim à seguinte expressão da função de transferência do conversor, a qual relaciona a corrente de entrada com a razão cíclica:

$$G_i(s) = \frac{V_o}{sL} = \frac{200}{0,2s} \quad (157)$$

A Figura 58 representa o diagrama de Bode da função de transferência do conversor $G_i(s)$.

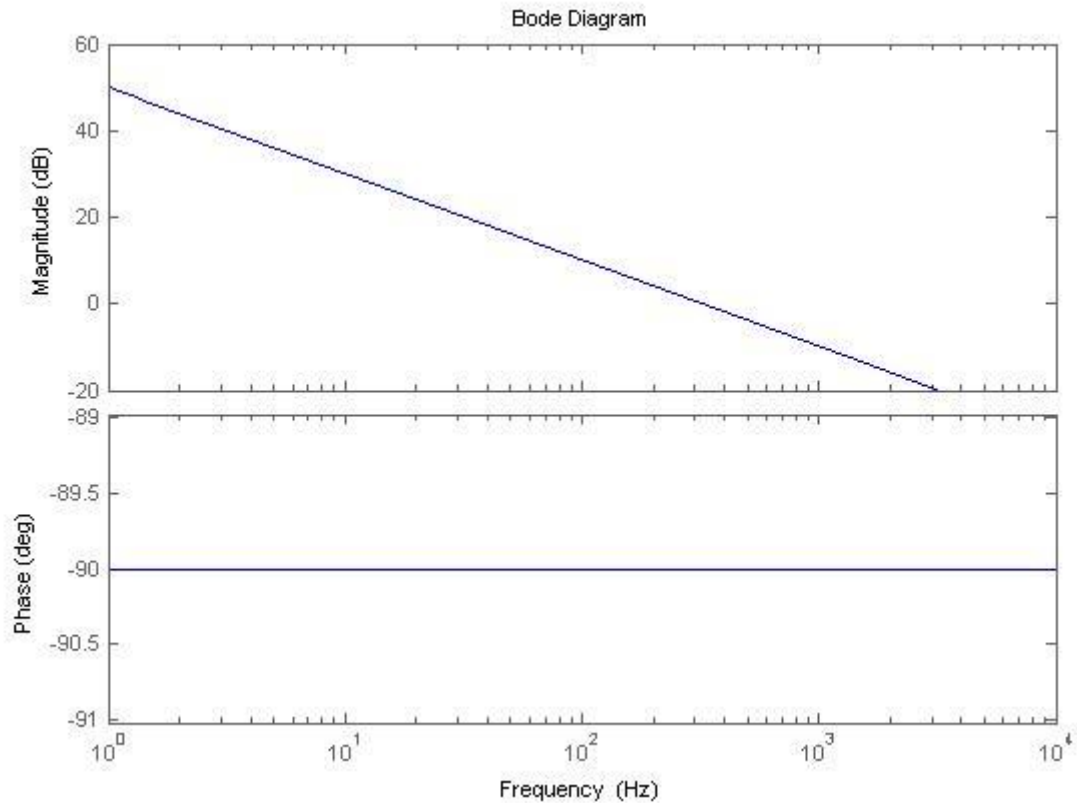


Figura 58 Diagrama de bode da função de transferência $G_i(s)$.

Esta função de transferência é de primeira ordem e apresenta uma inclinação de -20dB/década no diagrama de módulo, sendo a fase constante e igual a -90° .

- Ganho do sensor de corrente

O ganho G_{si} simboliza o ganho do transdutor de corrente, cujo valor foi adotado em função do condicionamento de sinal de corrente de entrada. O valor estipulado é:

$$G_{si} = 1$$

- Ganho do Modulador PWM

Representa o valor do ganho do modulador PWM (G_{PWM}) pela relação inversa do valor máximo da rampa de tensão usada no comparador PWM, ou seja:

$$G_{PWM} = \frac{1}{V_T} = \frac{1}{5} = 0,2$$

- Projeto do controlador de corrente

Para o projeto do controlador de corrente é necessário obter a função de transferência da malha de ganho (FTMG) da corrente sem compensação. A FTMG da corrente é obtida a partir do diagrama de blocos da Figura 57. Desta forma, a FTMG da corrente é dada pela equação (158):

$$T_{sci}(s) = G_{si}G_{PWM}G_i(s) \quad (158)$$

$$T_{sci}(s) = \frac{1}{5} \frac{200}{0,2s} = \frac{200}{s} \quad (159)$$

A partir da equação (159) pode-se obter o diagrama de Bode da FTMG da corrente, apresentado na Figura 59.

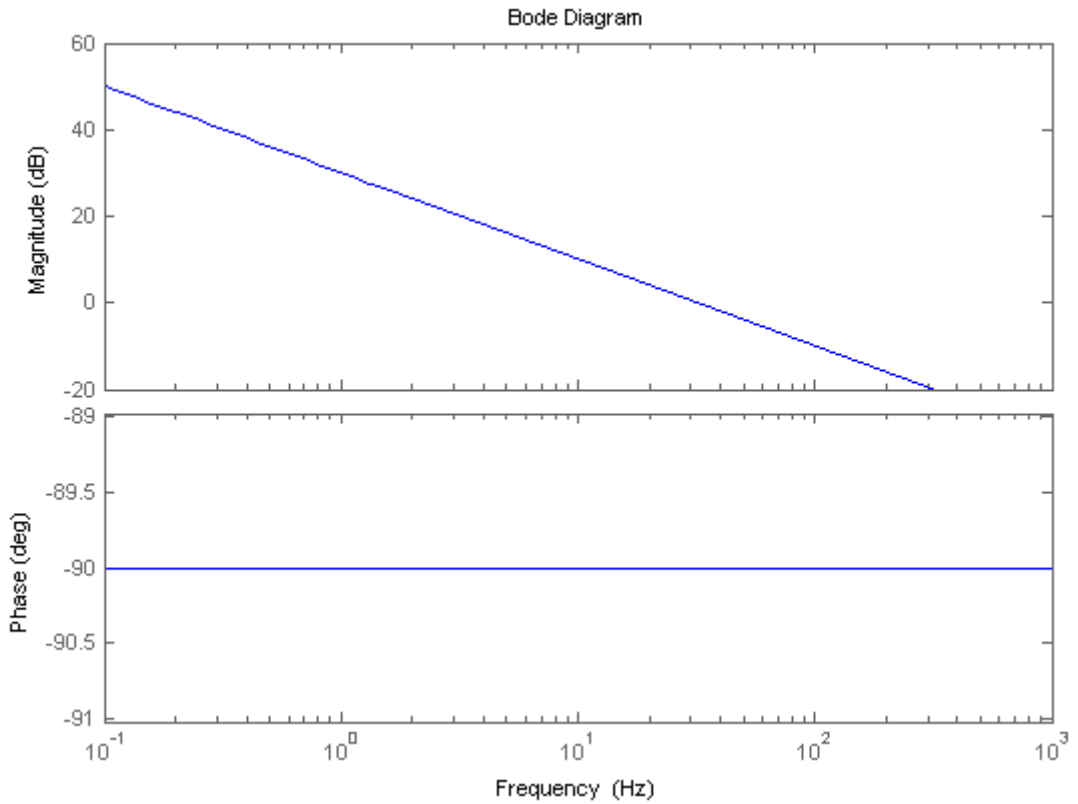


Figura 59 Digrama de bode da FTMG da corrente.

Para realizar o projeto do controlador da malha de corrente de forma eficaz e simples, os critérios descritos pelas equações 151 a 153 serão adotados:

$$f_c = \frac{1500}{4} = 375 \text{ Hz} \quad (160)$$

$$w_z = \frac{2\pi f_s}{20} = \frac{2\pi 1500}{20} = 471,24 \text{ rad/s} \quad (161)$$

$$w_{p2} = \frac{2\pi f_s}{2} = \frac{2\pi 1500}{2} = 4712,4 \text{ rad/s} \quad (162)$$

A FTMG da corrente do sistema sem compensação apresenta a seguinte margem de fase:

$$MF_{sc} = 90^\circ \quad (163)$$

A fase que o controlador adiciona ao sistema, com os pólos e o zero alocados como descritos nas equações (160), (161) e (162), é verificada nas seguintes equações:

$$\theta_{controlador} = \theta_z - \theta_{p1} - \theta_{p2} \quad (164)$$

$$\theta_z = \arg(jw_c + w_z) = 78,69^\circ \quad (165)$$

$$\theta_{p1} = \arg(jw_c) = 90^\circ \quad (166)$$

$$\theta_{p2} = \arg(jw_c + w_{p2}) = 26,56^\circ \quad (167)$$

$$\theta_{controlador} = -37,87^\circ \quad (168)$$

A fase da FTMG da corrente com o controlador especificado, na frequência de cruzamento estipulada é dada pela equação (169).

$$\theta_{Ti} = \theta_{Tsci} + \theta_{controlador} = -127,87^\circ \quad (169)$$

A margem de fase do sistema com o controlador é obtida pela equação (170):

$$MF_c = 180 + \theta_{Tui} = 52,13^\circ \quad (170)$$

Com isto, verifica-se que o sistema é estável com o controlador projetado, uma vez que a margem de fase é positiva. Por outro lado, o valor obtido da MF não é demasiado elevado de forma que coloque em causa uma boa resposta transitória.

A função de transferência do controlador especificado é dada pela equação (171). Conhecidas as frequências dos pólos e do zero do compensador, necessita-se encontrar o valor do ganho do compensador.

$$C_i(s) = K_i \frac{s + w_z}{s(s + w_p)} \quad (171)$$

O ganho do compensador é calculado de forma a que, à frequência de cruzamento se verifique:

$$|C_i(s)T_{sci}(s)| = 1 \quad (172)$$

$$\left| K_i \frac{2\pi 375j + 2\pi 75}{2\pi 375j(2\pi 375j + 2\pi 750)} \frac{200}{2\pi 375j} \right| = 1 \quad (173)$$

Dessa forma, o ganho do compensador de corrente é dado pela equação (174):

$$K_i = 64579 \quad (174)$$

Então, a função de transferência final do controlador da corrente para o sistema projetado é apresentada pela equação (175).

$$C_i(s) = 64579 \frac{s + 2\pi 75}{s(s + 2\pi 750)} \quad (175)$$

A Figura 60 apresenta o diagrama de Bode do controlador da corrente expresso pela equação (175).

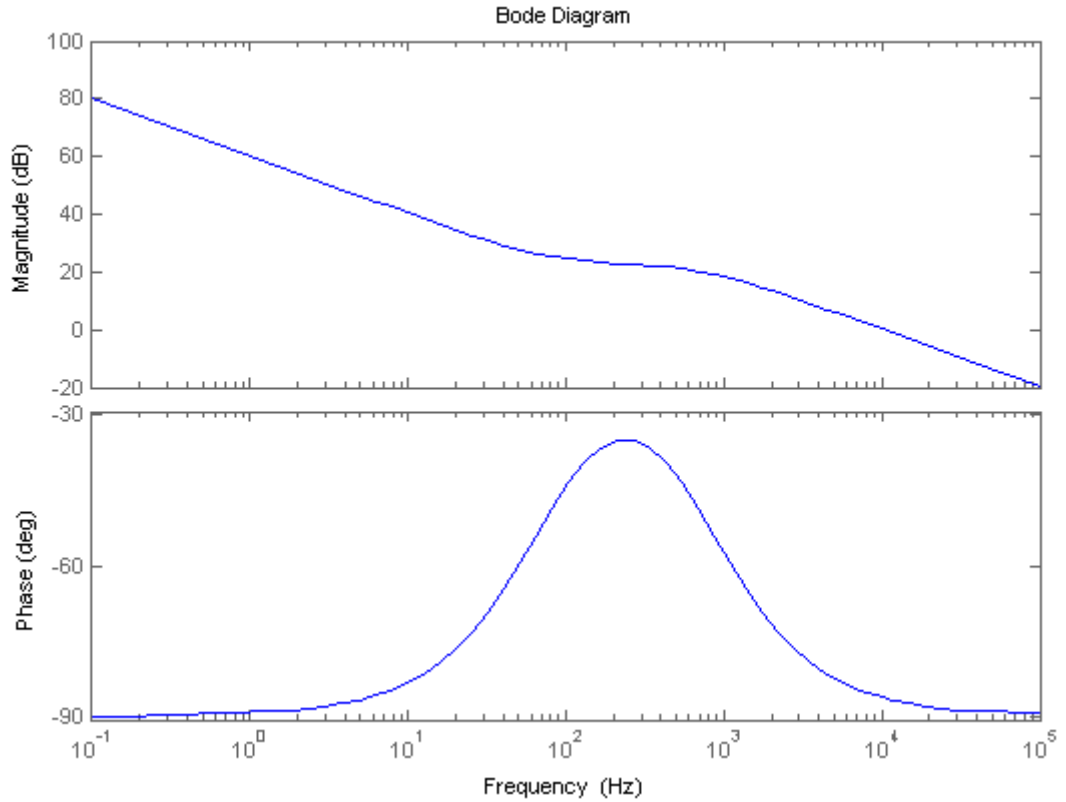


Figura 60 Diagrama de bode do controlador da corrente.

O diagrama de Bode da função de transferência da malha de ganho da corrente do sistema compensado, dado pela equação (176), é apresentado na Figura 61.

$$T_i(s) = C_i(s)T_{sci}(s) \quad (176)$$

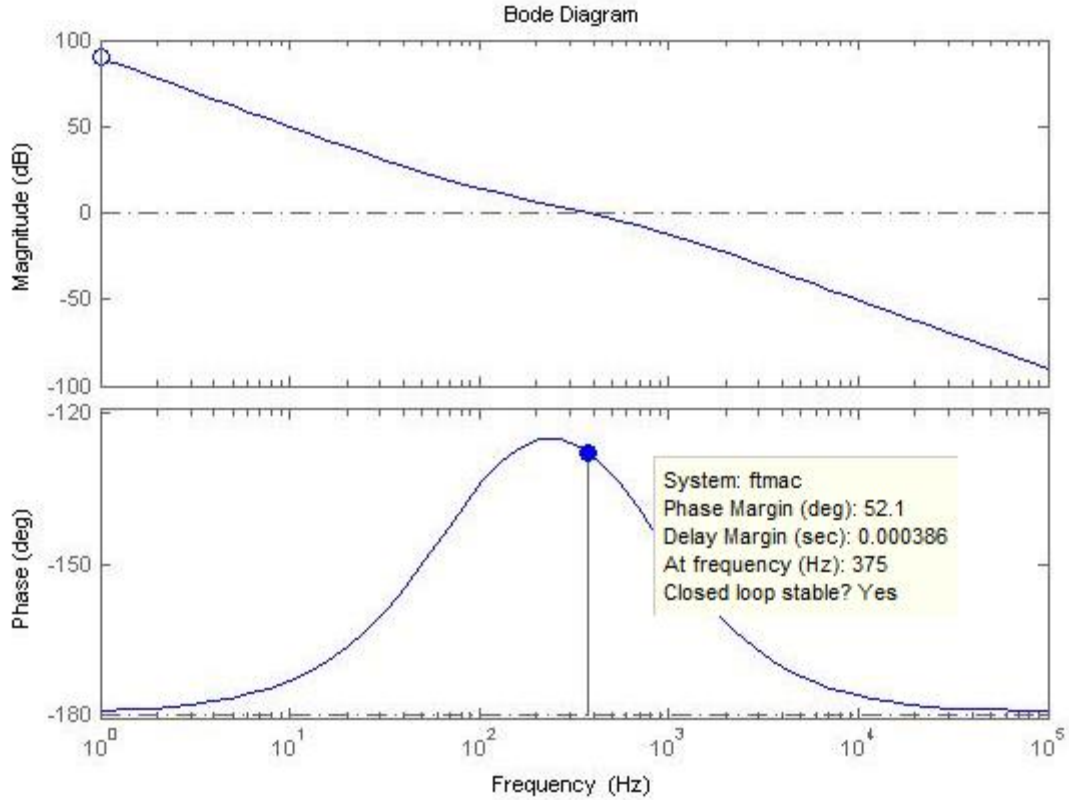


Figura 61 Diagrama de bode do sistema com o controlador de corrente.

Pela Figura 61 é possível verificar que a função transferência da malha de ganho do sistema compensado, com o controlador projetado, atende à especificação da frequência de cruzamento, a margem de fase do sistema comprova os cálculos efetuados, e assim conclui-se que o sistema é estável.

4.1.2. PROJETO DO CONTROLADOR DIGITAL DA CORRENTE

Para converter o controlador da corrente para o plano discreto utilizou-se o método por aproximação chamado Tustin (a conversão do plano contínuo para o plano discreto por aplicação do método de Tustin preserva a estabilidade), que consiste em substituir a variável s por $\frac{2}{T} \left(\frac{z-1}{z+1} \right)$, onde $T = \frac{1}{f_a}$, sendo f_a a frequência de amostragem do processo. A conversão do controlador da corrente no plano contínuo para o plano discreto possui os seguintes passos:

$$C_i(s) = K_i \frac{s + w_z}{s(s + w_p)} \quad (177)$$

$$C_i(s) = 64579 \frac{s + 2\pi 75}{s(s + 2\pi 750)} \quad (178)$$

substituindo s por $\frac{z-1}{T}$ resulta:

$$C_i(s) = 64579 \frac{\frac{2}{T} \left(\frac{z-1}{z+1} \right) + 2\pi 75}{\frac{2}{T} \left(\frac{z-1}{z+1} \right) \left(\frac{2}{T} \left(\frac{z-1}{z+1} \right) + 2\pi 750 \right)} \quad (179)$$

manipulando a expressão obtém-se o controlador no plano discreto para uma $f_a = 50$ KHz:

$$C_i(z) = \frac{0,6196z^2 + 0,00581z - 0,6138}{z^2 - 1,91z + 0,91} \quad (180)$$

4.2. ESTUDO DA MALHA DA TENSÃO

O projeto de controlo do conversor também contempla a manutenção e regulação da tensão de saída do conversor, a qual deve ser mantida no valor especificado no projeto, sob condições de variação de carga ou flutuações da tensão de entrada do conversor.

Para projetar um controlador que atenda às exigências do projeto, é necessário conhecer a função de transferência que relaciona a tensão de saída com a corrente do indutor. A função de transferência foi determinada na subsecção 3.2, possuindo a seguinte expressão [21]:

$$G_{vi}(s) = G_v(s) = (1 - D) \frac{R_o}{sC_o R_o + 1} \quad (181)$$

A malha de tensão está representada pela Figura 62.

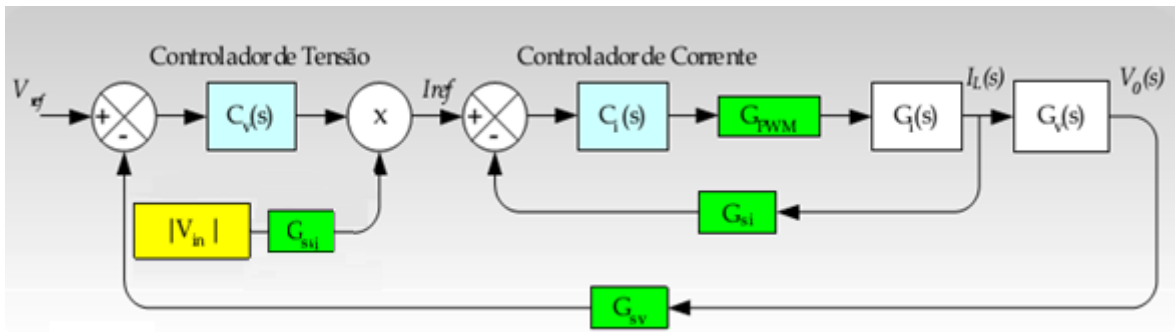


Figura 62 Digrama de blocos da malha de tensão [17].

4.2.1. PROJETO DO CONTROLADOR CONTÍNUO DA TENSÃO

Verifica-se claramente que a malha de tensão engloba a função de transferência da malha fechada da corrente. A malha de controlo da tensão de saída é lenta, quando comparada com a da corrente, com isso pode-se considerar, na análise da malha da tensão, que os blocos que compõem a estrutura da malha da corrente comportam-se como se fosse um ganho em baixas frequências. Esse ganho relaciona a corrente de referência (I_{ref}) e a corrente no indutor (I_L). No diagrama da Figura 62, os blocos compreendidos entre I_{ref} e I_L serão substituídos por um bloco de ganho cujo valor é expresso pela seguinte equação (182):

$$H_v = \frac{1}{G_{si}} \quad (182)$$

Simplificando o diagrama da Figura 62, por meio da substituição da malha da corrente pelo bloco de ganho, resulta assim a seguinte representação em diagrama de blocos simplificada da malha da tensão de controlo do conversor, mostrada na Figura 63.

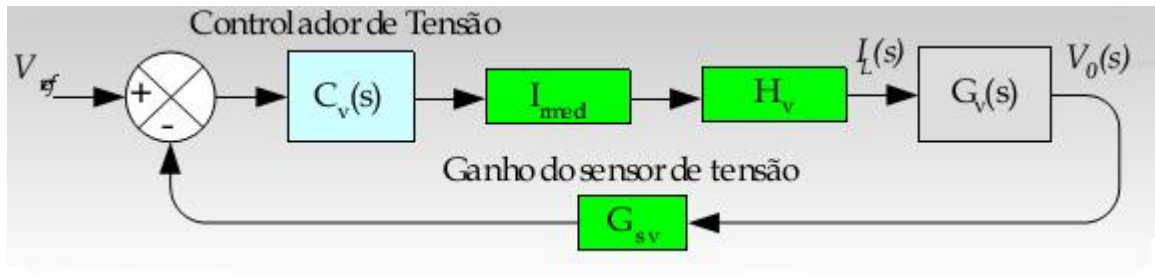


Figura 63 Diagrama de blocos simplificado da malha da tensão [17].

O significado de cada bloco do diagrama é descrito a seguir:

- $C_v(s)$: Função de transferência do controlador da tensão;
- $G_v(s)$: Função de transferência que relaciona a tensão de saída com a corrente do indutor;
- I_{med} : Corrente de referência;
- G_{sv} : Ganho do sensor de tensão.

O ganho G_{sv} simboliza o ganho do sensor de tensão, cujo valor foi adotado em função do condicionamento de sinal da tensão de saída. O valor estipulado é:

$$G_{sv} = 0,025$$

O bloco I_{rmed} representa corrente de referência, corresponde assim à substituição dos blocos marcado na Figura 64

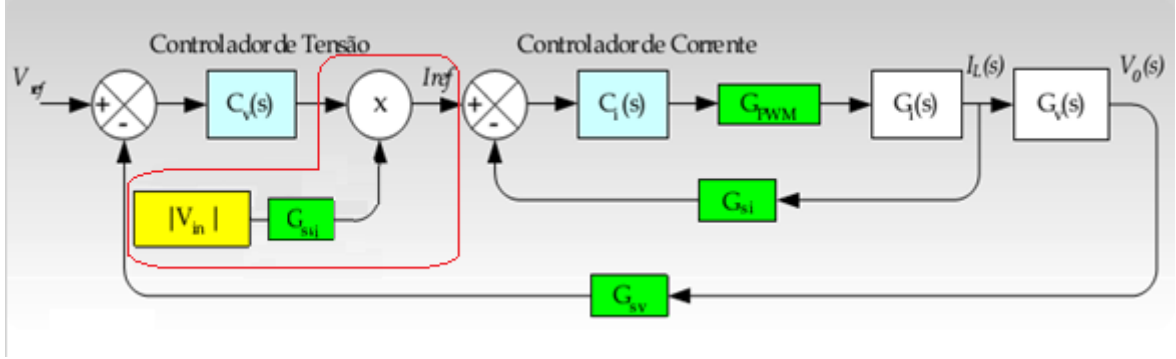


Figura 64 Digrama de blocos da malha de tensão.

O ganho G_{svi} simboliza o ganho do sensor de tensão de entrada retificada, cujo valor foi adotado em função do condicionamento de sinal da tensão de saída. O valor estipulado é:

$$G_{svi} = 0,02$$

O ponto de operação escolhido para o controlador é a substituição da corrente de referência (tensão na saída da ponte retificadora) bem como a razão cíclica pelos seus valores médios. A razão cíclica é aproximada pela razão cíclica complementar média [12].

$$I_{rmed} = \frac{2}{\pi} V_p \quad (V) \quad (183)$$

$$D_{med} = \frac{2}{\pi} \frac{V_p}{V_o} \quad (184)$$

A forma de onda da tensão na saída da ponte retificadora V_{ret} é apresentada na Figura 65.

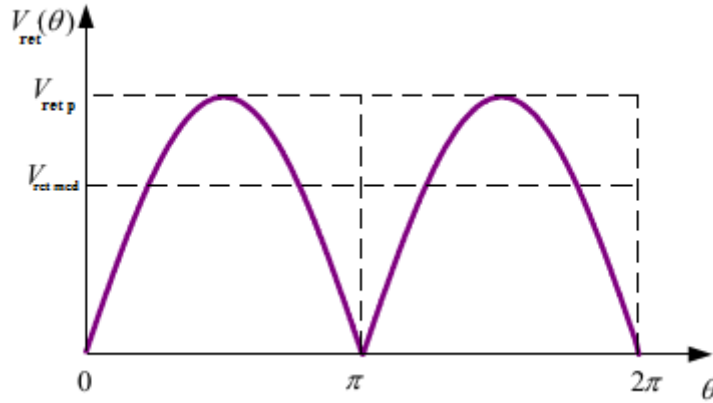


Figura 65 Forma de onda tensão na saída da ponte retificadora.

Sabe-se que a tensão de pico na saída da ponte retificadora é igual à tensão de pico de entrada, sendo assim o valor da tensão de pico V_p na equação (183) corresponde ao valor da tensão de pico de entrada. Sendo assim o $V_p = 170\text{ V}$, Com a multiplicação do ganho do sensor de tensão de entrada resulta:

$$I_{rmed} = \frac{2}{\pi} 170 \times 0,02 = \frac{2}{\pi} \times 3,4\text{ V} \quad (185)$$

Antes de iniciar o projeto propriamente dito, é necessário explicitar que a frequência de corte da malha da tensão para o pré-regulador Boost deve ser menor do que 4 vezes a frequência da rede, ou seja, menor do que 12,5 Hz. Esta escolha está baseada na necessidade de minimizar a influência da ondulação de 100 Hz e de garantir que a malha de tensão não distorça a corrente de referência. Desta forma, escolhe-se a frequência de corte como sendo de 10 Hz.

Do mesmo modo que para o compensador da corrente, o controlador adotado para a malha de tensão é o compensador PI. A função de transferência do controlador é apresentada na equação (186).

$$C_v(s) = K_v \frac{s + w_z}{s} \quad (186)$$

Para projetar o controlador de tensão, inicialmente determina-se a função de transferência do conversor que relaciona a tensão de saída com a corrente do indutor, de acordo com a equação 176:

$$G_v(s) = \frac{183,55}{0,088s + 1} = \frac{2085}{s + 11,36} \quad (187)$$

Para continuar o projeto do controlador da tensão, é necessário obter a FTMG da tensão do sistema não compensado. A partir do diagrama de blocos da Figura 63 é possível construir a FTMG da tensão:

$$T_{scv}(s) = G_v(s)G_{sv}I_{rmed}H_v \quad (188)$$

$$T_{scv}(s) = 0,025 \times \frac{2085}{(s + 11,36)} \times \frac{2}{\pi} \times 3,4 = \frac{112,82}{(s + 11,36)} \quad (189)$$

A partir da equação (189) pode-se obter o digrama de bode da FTMG da tensão, apresentado na Figura 66.

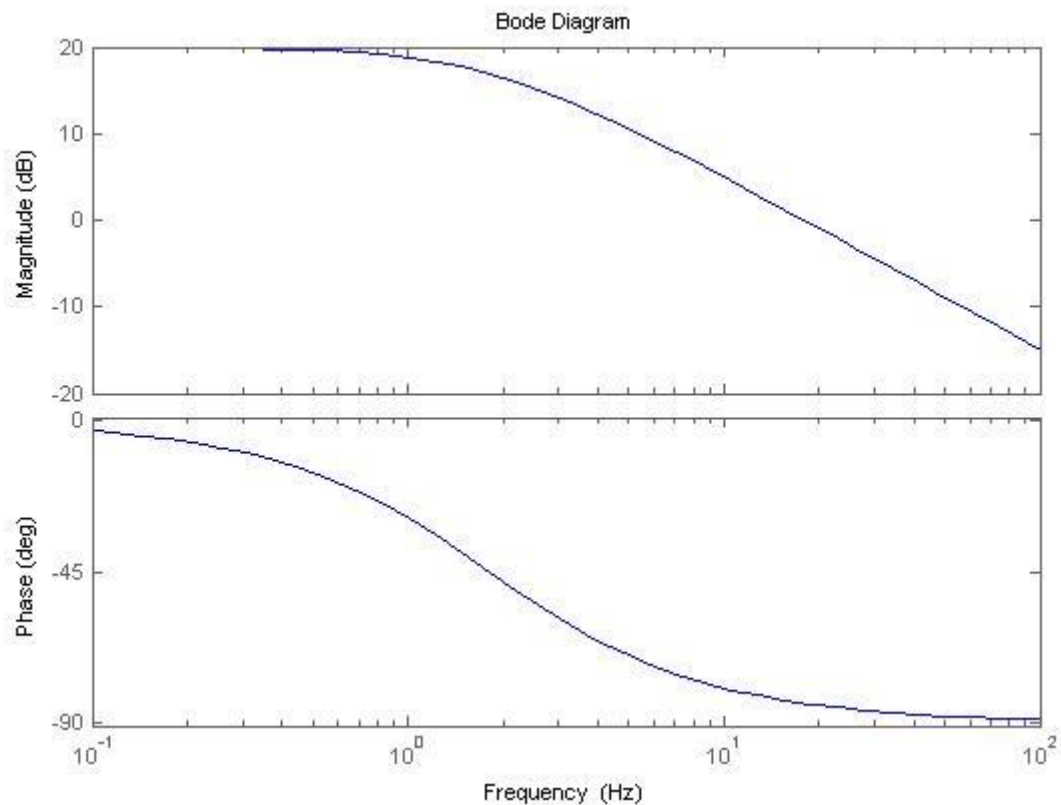


Figura 66 Diagrama de bode da FTMG da tensão

Para realizar o projeto do controlador da malha da tensão adotou-se os seguintes critérios:

- Em sistemas de primeira ordem, é usual posicionar o zero do controlador PI sobre o pólo da planta, cancelando-o. Assim, o sistema realimentado apresenta um comportamento de primeira ordem;
- O ganho do compensador é estabelecido de forma a garantir a frequência de cruzamento, como por exemplo em 10 Hz (uma década abaixo de 100 Hz).

O ganho do compensador é calculado de forma a que, à frequência de cruzamento se verifique:

$$|C_v(s)T_{scv}(s)| = 1 \quad (190)$$

$$\left| K_v \frac{(2\pi 10j + 11,36)}{2\pi 10j} \frac{112,82}{(2\pi 10j + 11,36)} \right| = 1 \quad (191)$$

$$K_v = 0,56 \quad (192)$$

Então, a função de transferência final do controlador da tensão para o sistema projetado é apresentada pela equação (193).

$$C_v(s) = 0,56 \frac{s + 11,36}{s} \quad (193)$$

O diagrama de Bode da FTMG da tensão do sistema compensado, dado pela equação (194), é apresentado na Figura 67.

$$T_v(s) = C_v(s)T_{scv}(s) \quad (194)$$

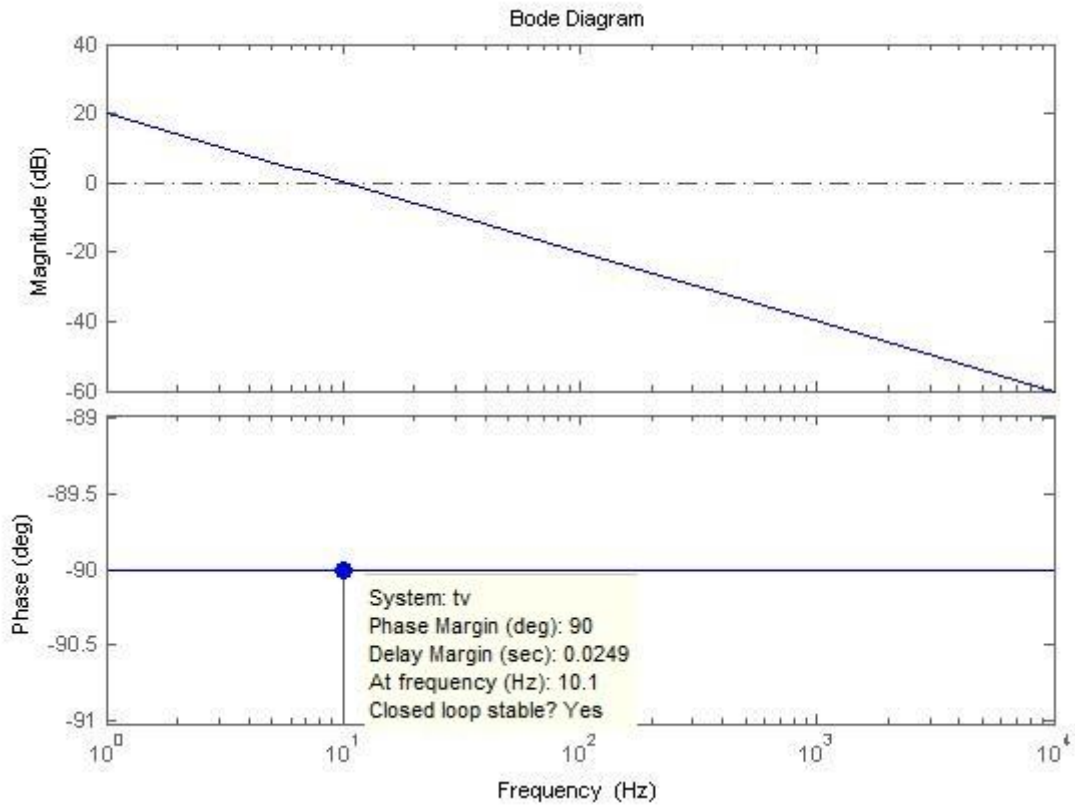


Figura 67 Diagrama de bode do sistema com o controlador.

Pela Figura 67, é possível verificar que a FTMG da tensão com o controlador projetado, atende à especificação da frequência de corte, a $MF_v = 90^\circ$, é possível assim concluir que o sistema é estável.

4.2.2. PROJETO DO CONTROLADOR DIGITAL DA TENSÃO

Para converter o controlador da tensão para o plano discreto, utilizou-se o método de por aproximação chamado Tustin (a conversão do plano contínuo para o plano discreto por aplicação do método de Tustin preserva a estabilidade), que consiste em substituir a variável s por $\frac{2}{T} \left(\frac{z-1}{z+1} \right)$, onde $T = \frac{1}{f_a}$, sendo f_a a frequência de amostragem do processo. A conversão do controlador da tensão no plano contínuo para o plano discreto possui os seguintes passos:

$$C_v(s) = K_v \frac{s + w_z}{s} \quad (195)$$

$$C_v(s) = 0,56 \frac{s + 11,36}{s} \quad (196)$$

substituindo s por $\frac{2}{T} \left(\frac{z-1}{z+1} \right)$ resulta:

$$C_v(s) = 0,56 \frac{\frac{2}{T} \left(\frac{z-1}{z+1} \right) + 11,36}{\frac{2}{T} \left(\frac{z-1}{z+1} \right)} \quad (197)$$

manipulando a expressão obtém-se o controlador no plano discreto para uma $f_a = 25$ KHz:

$$C_v(z) = 0,56 \frac{z - 0,999}{z - 1} \quad (198)$$

4.3. RESULTADOS DE SIMULAÇÕES

Após o projeto dos controladores no plano contínuo e digital partiu-se para a simulação do conversor com as respectivas malhas de controlo da corrente e tensão. Foram utilizados os programas de simulação por computador MATLAB e PSIM a fim de verificar o comportamento do conversor sob condições nominais de operação, bem como quando submetido a perturbações de carga e na tensão de entrada.

Nas seguintes simulações, o pré-regulador retificador boost, funciona no modo de controlo de corrente, de forma a modular a corrente de entrada e obter um elevado fator de potência.

As simulações efetuadas com o programa de simulação PSIM são usadas para verificar projeto dos controladores no plano contínuo.

No circuito da Figura 68, a tensão alternada sinusoidal de entrada (V_{in}) presumida ideal é retificada na ponte de díodos. Um sensor de tensão é colocado através do condensador C e um controlador PI calcula o erro entre o valor de referência e a tensão de saída medida. A forma de onda da corrente de referência (I_{ref}) é obtida medindo o valor absoluto da tensão de entrada e multiplicando-o pelo erro referido.

O estado de comutação do interruptor é feito através do controlo de frequência constante (1500 Hz). Assim, f_s é mantida constante e a corrente na bobina (I_L) mantém-se próxima ao valor de referência (I_{ref}).

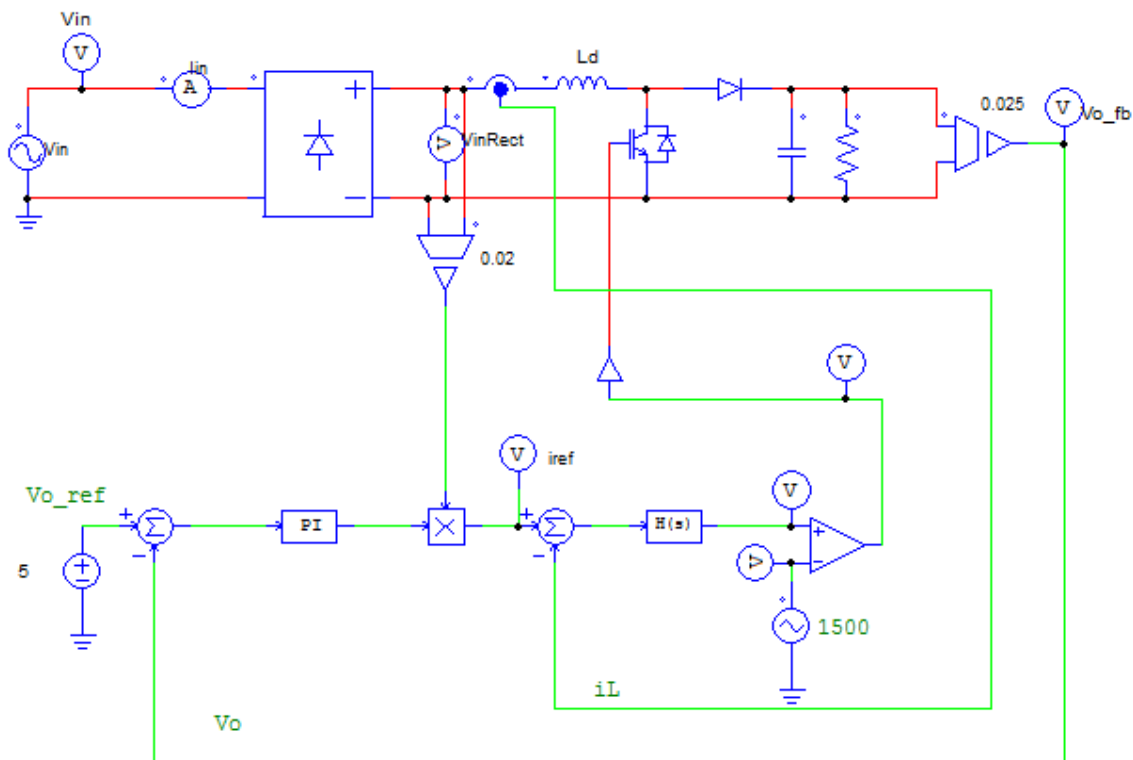


Figura 68 Circuito do pré-regulador retificador boost no PSIM.

A seguir apresentam-se as principais formas de onda relativas ao estudo do comportamento do pré-regulador retificador Boost.

Inicialmente simulou-se as malhas de controlo com os controladores projetados na secção 4. É possível observar na Figura 69 que a tensão de saída possui uma sobre-elevação e um tempo de estabelecimento elevado.

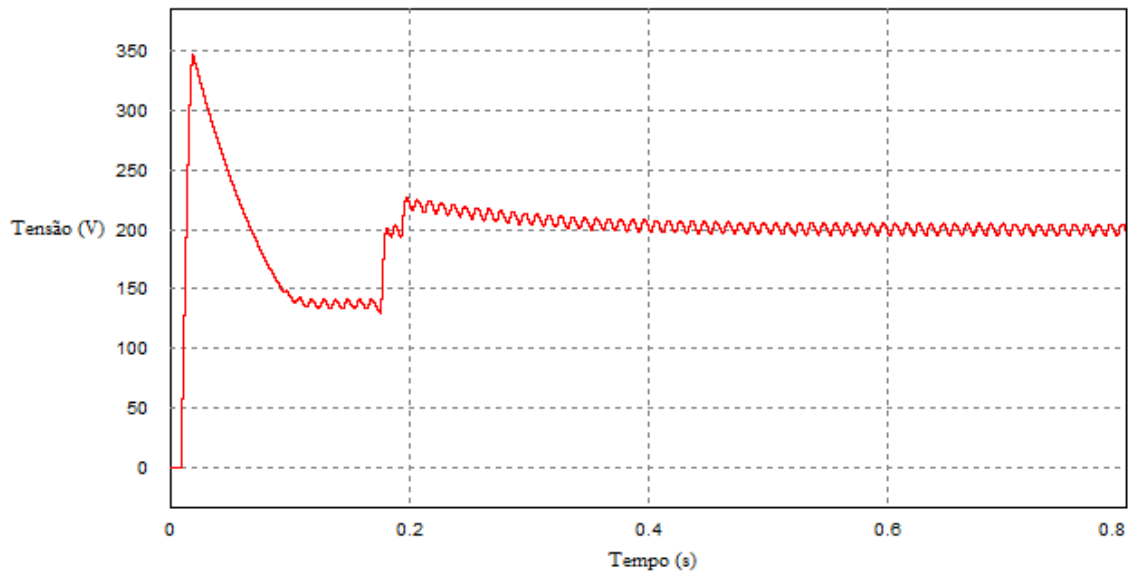


Figura 69 Forma de onda da tensão de saída no retificador boost.

De forma a diminuir esta sobre-elevação, no controlador projetado para a malha de tensão o ganho proporcional foi diminuído, em consequência desta diminuição o ganho integral também diminuiu o que provocou um melhoramento no tempo de estabelecimento, o resultado obtido é apresentado na Figura 70. Desta forma o controlador da malha de tensão, depois de ajustado de forma a obter os melhores resultados, resultou na equação (199)

$$C_v(s) = 0,2 \frac{s + 11,36}{s} \quad (199)$$

Efetuada o mesmo método para o controlador no domínio digital resulta:

$$C_v(z) = 0,2 \frac{z - 0,999}{z - 1} \quad (200)$$

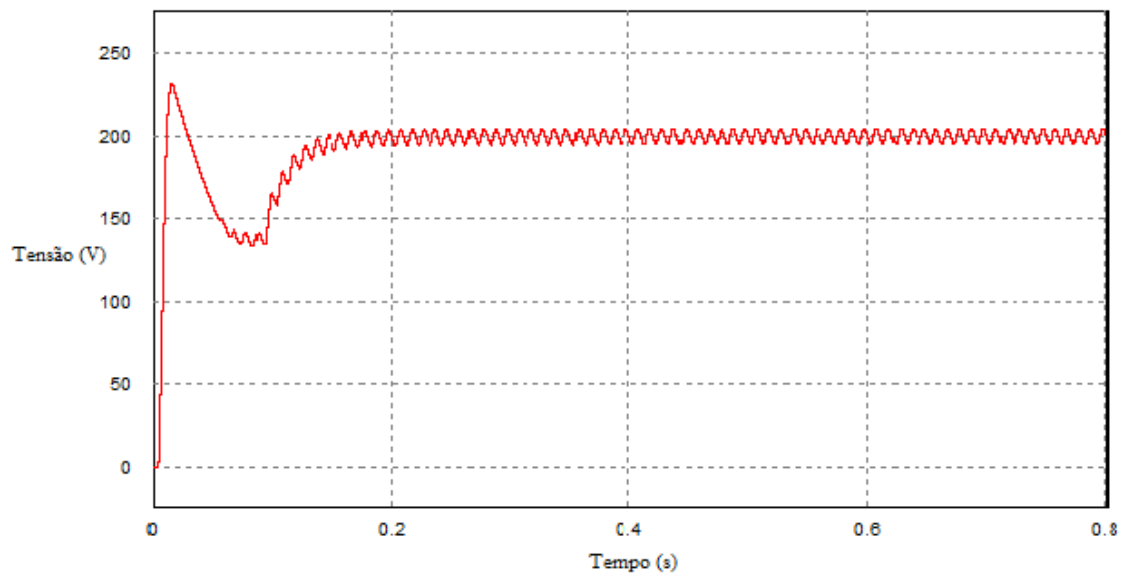


Figura 70 Forma de onda da tensão de saída do retificador boost.

De acordo com os resultados apresentados na Figura 70, o retificador boost consegue operar com tensão de saída regulada em torno de 200 V, apresenta uma sobre elongação na ordem dos 15% e o tempo de estabelecimento é aproximadamente 200 ms.

Na Figura 71 é possível observar o formato sinusoidal da corrente na bobine com o controlo projetado.

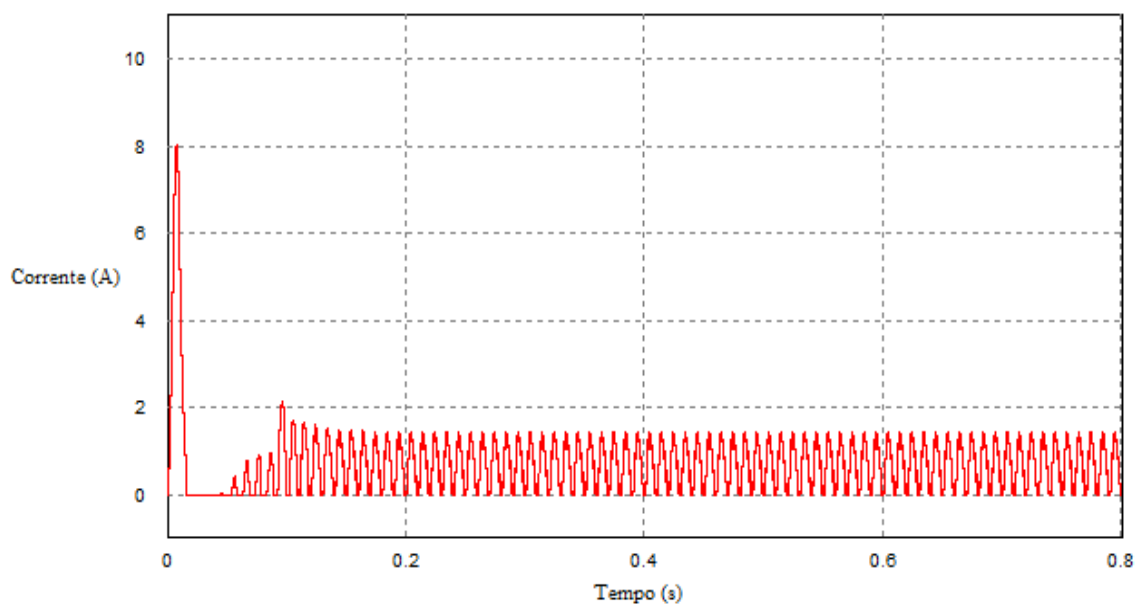


Figura 71 Forma de onda da corrente na bobine do retificador boost.

Na Figura 72 é possível observar a forma de onda tensão de entrada e da corrente de entrada e verificar o fator de potência.

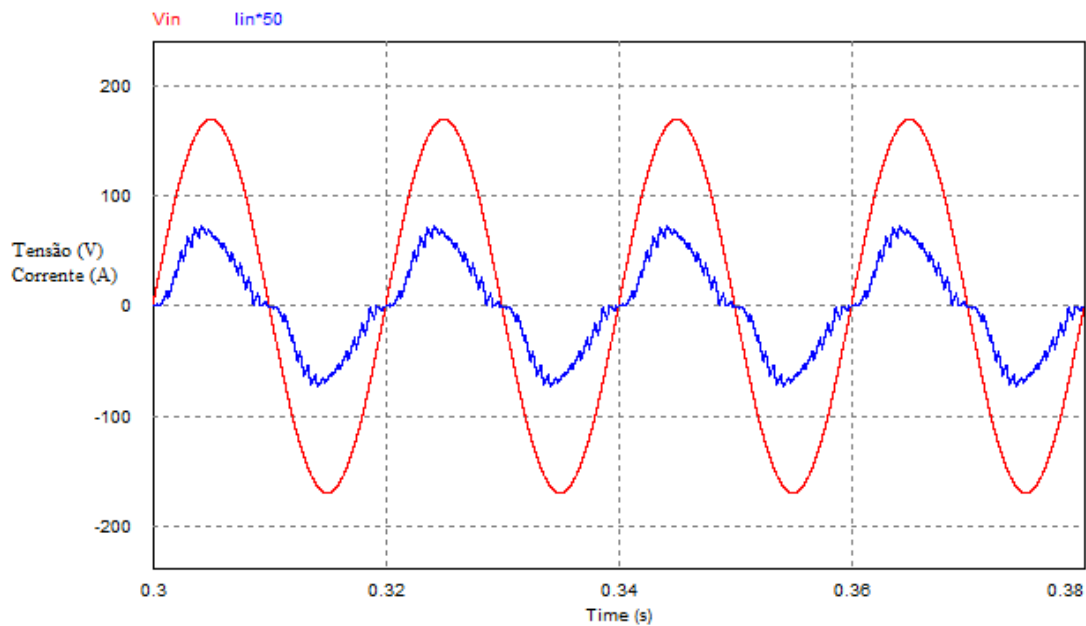


Figura 72 Forma de onda tensão de entrada e da corrente de entrada multiplicada por 50, para a carga nominal.

De acordo com o *software* utilizado, para a carga nominal, o fator de potência é de 0,97.

De seguida é utilizado o programa de simulação MATLAB com o fim de verificar o projeto dos controladores no domínio digital. Neste contexto, a fim de validar os cálculos teóricos acerca do projeto dos controladores digitais, foram aplicadas perturbações na carga e na tensão de alimentação a fim de se observar o comportamento do retificador boost.

Com o objetivo de obter resultados mais precisos, modelou-se o retificador boost, com a utilização da biblioteca *SimPowerSystems* do *Simulink*. O modelo utilizado é representado na Figura 73.

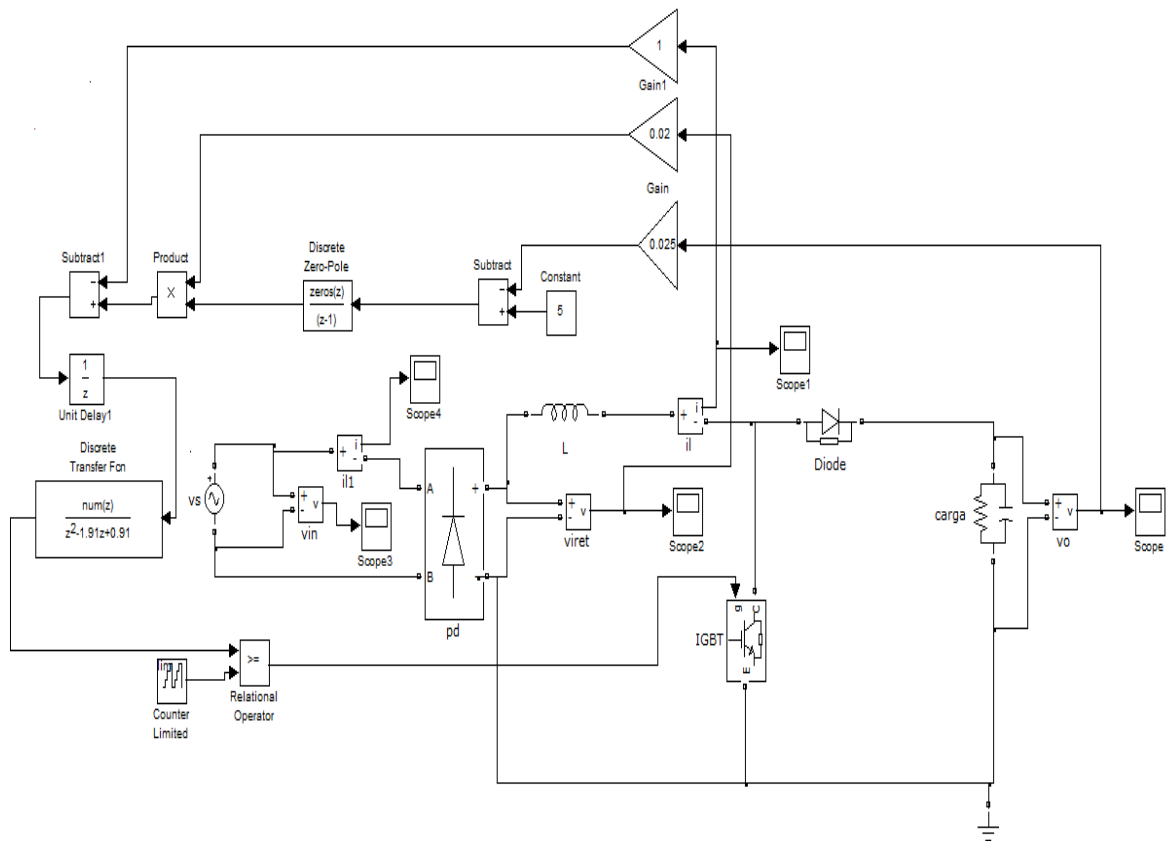


Figura 73 Modelo utilizado para simular o retificador boost em MatLab.

Inicialmente é possível observar a forma de onda da tensão de saída e da corrente na bobine na 0 e Figura 75 respetivamente, e assim concluir que não existe grande diferença entre os resultados obtidos no controlo contínuo e no digital.

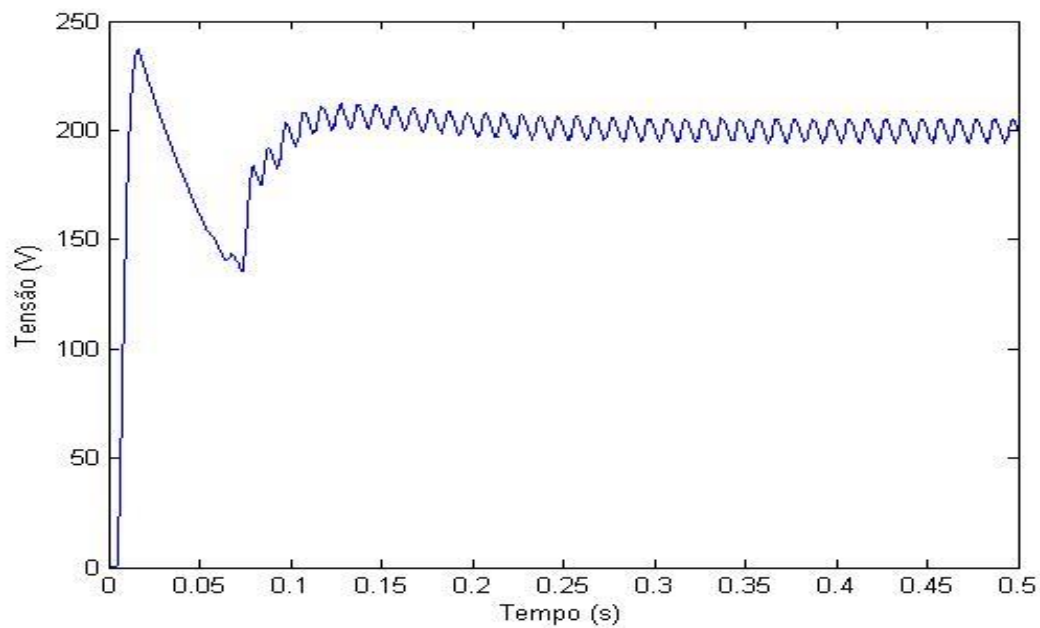


Figura 74 Forma de onda da tensão de saída do retificador boost.

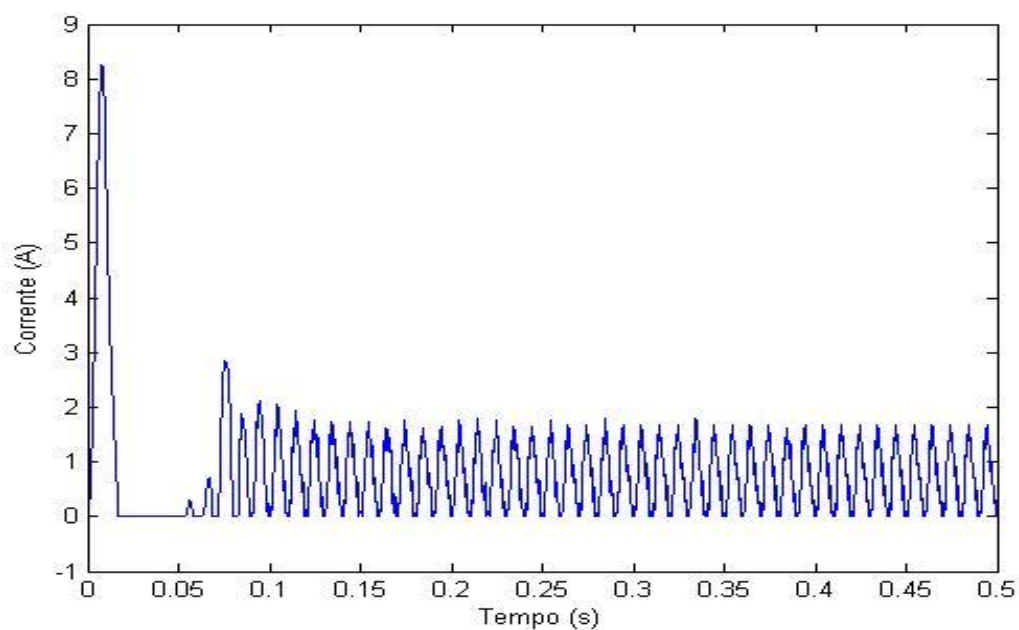


Figura 75 Forma de onda da corrente na bobine do retificador boost.

A seguir apresentam-se as principais formas de onda relativas ao estudo do comportamento do retificador Boost.

A Figura 76 e Figura 77 apresentam as formas de onda relativas à tensão de saída e corrente no controle, para uma variação na carga de menos 50%.

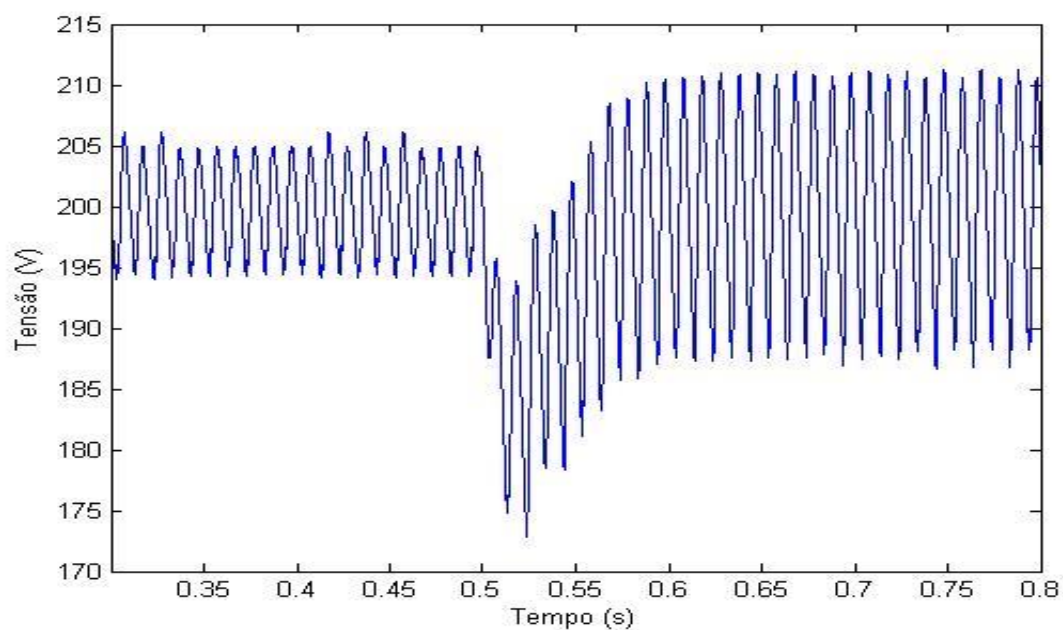


Figura 76 Forma de onda da tensão de entrada com uma perturbação na carga de menos 50%.

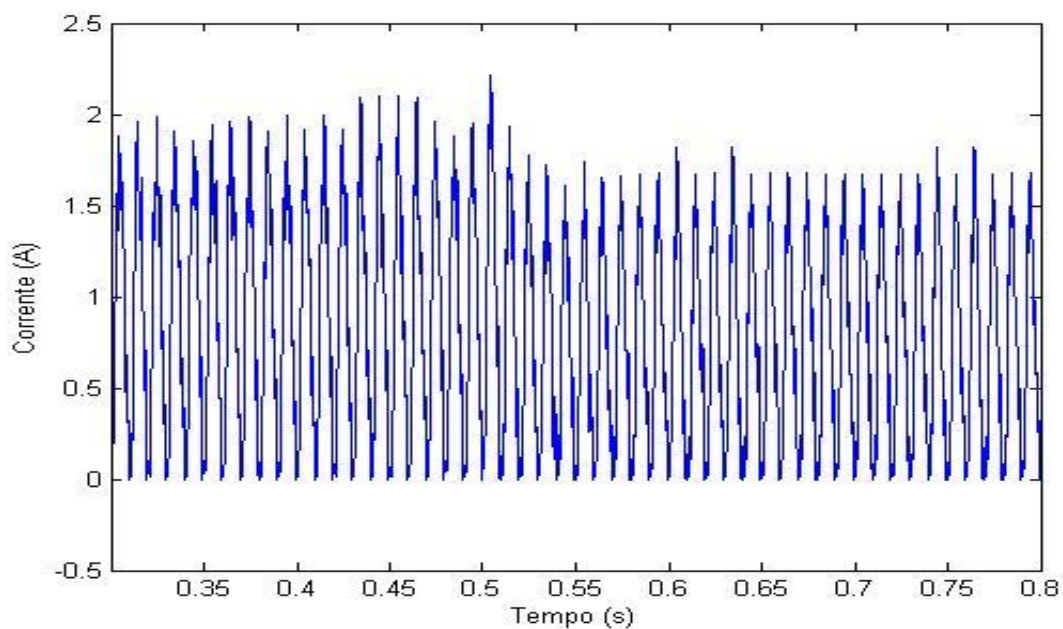


Figura 77 Forma de onda da corrente na bobine com uma perturbação na carga de menos 50%.

Conforme é possível observar na Figura 76, a variação da tensão resultante à perturbação na carga é de 12,5% e o tempo de estabelecimento é na ordem de 100ms. Em relação à forma de onda da corrente na bobine (Figura 77), verifica-se que é mantido o formato da corrente e estabiliza na ordem dos 50 ms, demonstrando a eficácia do controlo do conversor.

Na Figura 78 e Figura 79 é apresentado com detalhe a forma de onda da tensão de saída e da corrente na bobine para o restabelecimento da carga nominal.

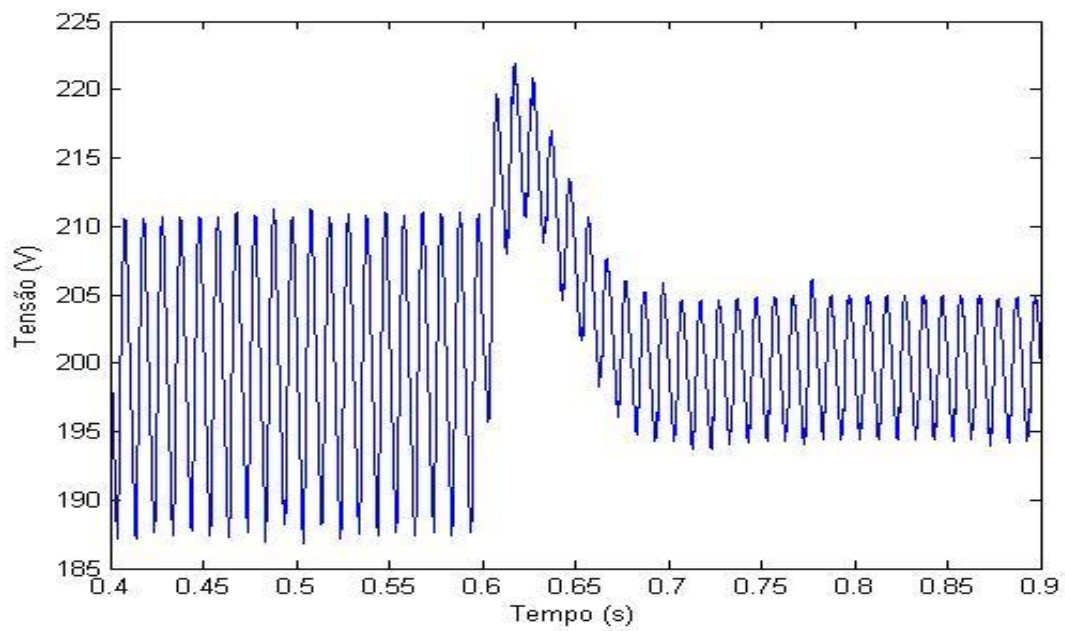


Figura 78 Forma de onda da tensão de saída com uma perturbação na carga de mais 50%.

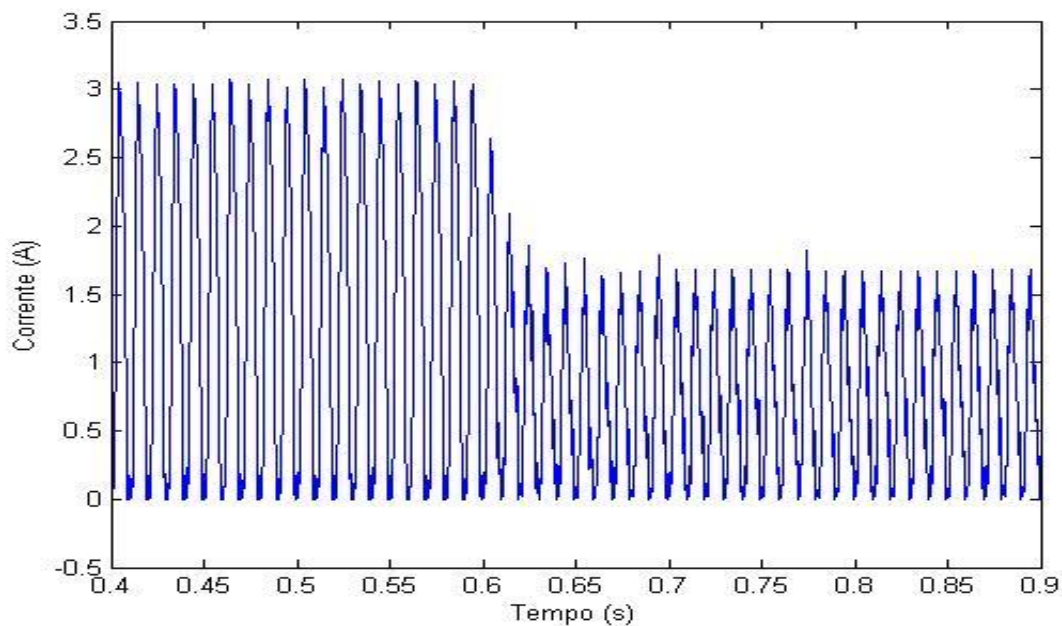


Figura 79 Forma de onda de corrente na bobine com uma perturbação na carga de mais 50%.

Do mesmo modo que para a perturbação na carga de menos 50%, para o restabelecimento da carga nominal, os índices de qualidade obtidos foram os mesmos.

De seguida foram efetuadas as simulações referentes às variações na tensão de entrada. A Figura 80 e Figura 81 representam as formas de ondas da tensão de saída e da corrente na bobine, respetivamente com uma variação na tensão de entrada de menos 15%. É possível verificar que o tempo de estabelecimento da tensão de saída é na ordem dos 100 ms. Em relação à forma de onda da corrente na bobine, apresenta o formato sinusoidal e com o tempo de estabelecimento menor do que 50ms.

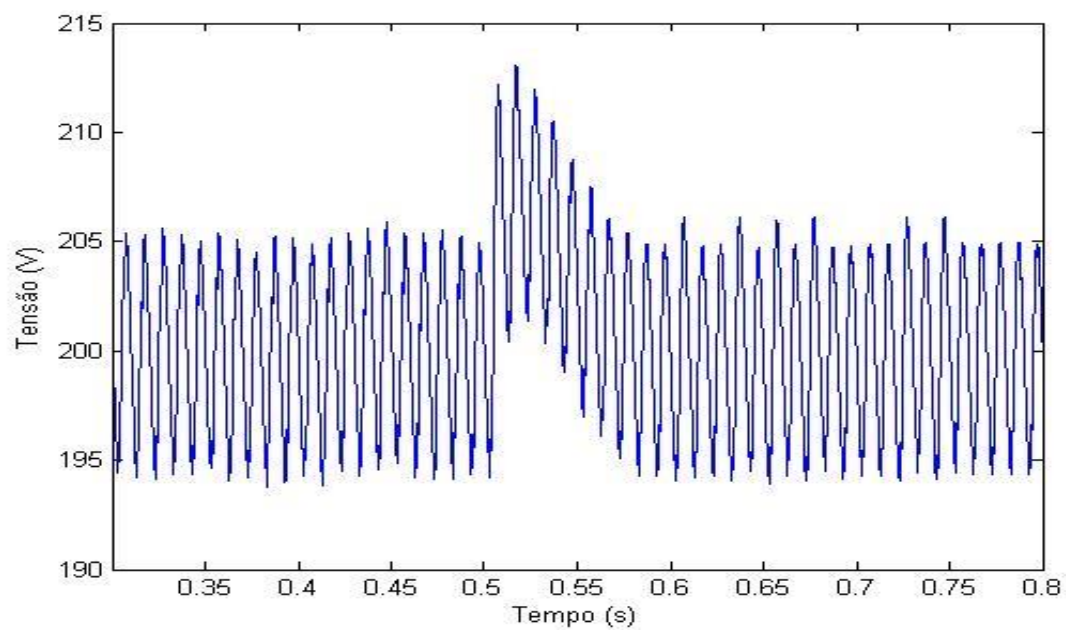


Figura 80 Forma de onda da tensão de saída com uma perturbação na tensão de entrada de menos 15%.

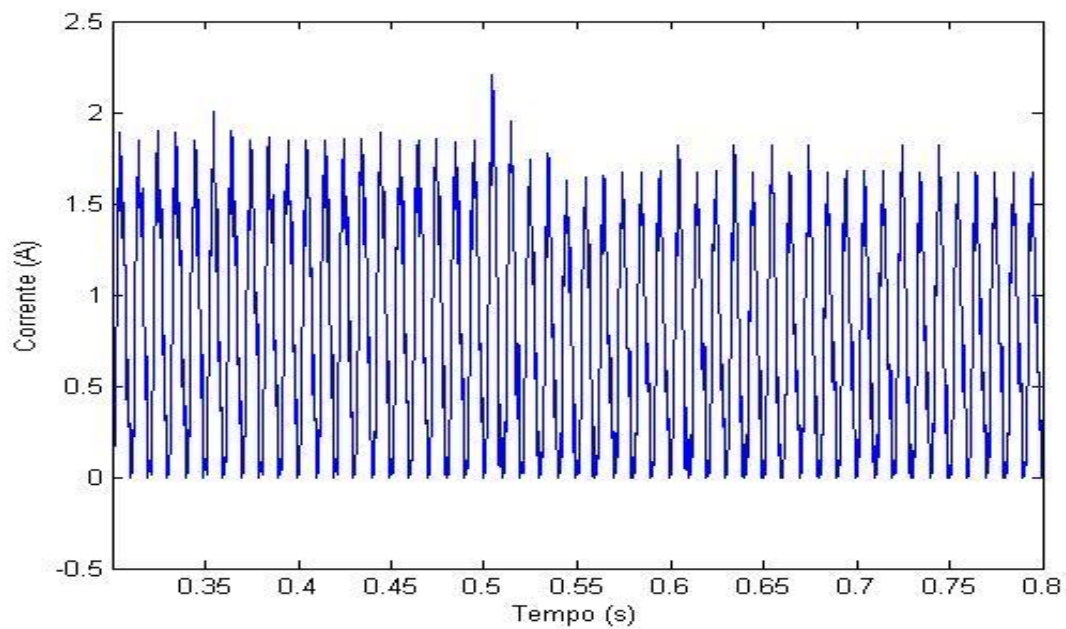


Figura 81 Forma de onda da corrente na bobine com uma perturbação na tensão de entrada de menos 15%.

Para a variação na tensão de entrada de mais 15%, a tensão de saída e a corrente na bobina apresentaram os mesmos índices de qualidade que na variação menos 15%. É possível verificar este fato na Figura 82 e Figura 83.

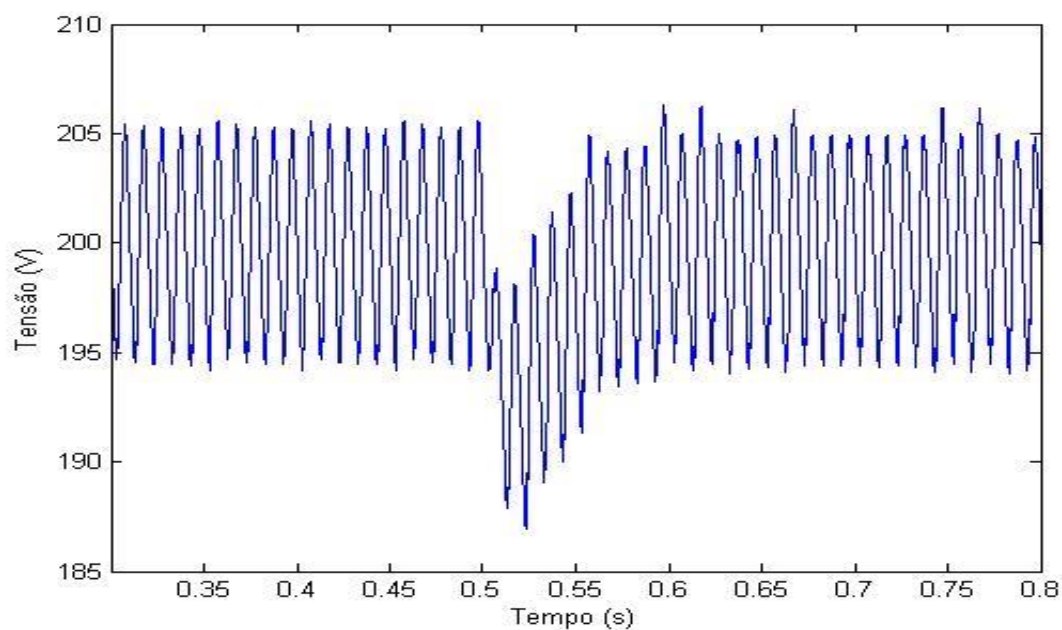


Figura 82 Forma de onda da tensão de saída com uma perturbação na tensão de entrada com mais 15 %.

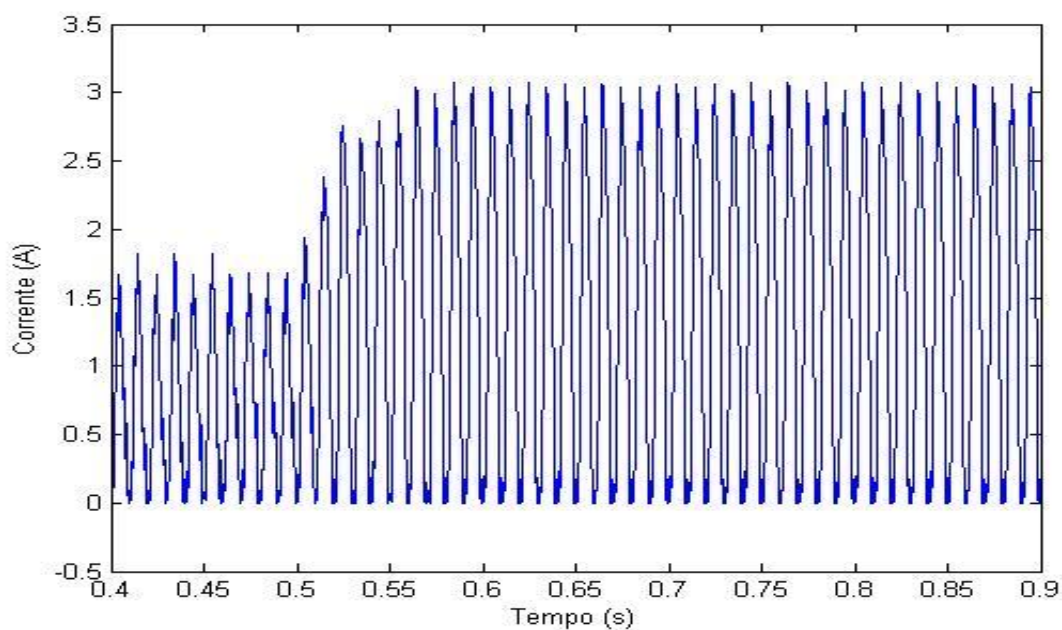


Figura 83 Forma de onda de corrente na bobina com uma perturbação na tensão de entrada com mais 15%.

5. IMPLEMENTAÇÃO DO PROTÓTIPO PRÉ- REGULADOR RETIFICADOR BOOST

Neste capítulo descrevem-se as principais etapas da implementação de um protótipo desenvolvido no laboratório de Eletrônica de Potência do DEE/ISEP. Projetou-se e implementou-se um pré-regulador retificador boost de 100 W controlado digitalmente através do dispositivo FPGA (*Field Programmable Gate Arrays*) Spartan-3E Starter Kit. São apresentados, o pré-regulador com a estrutura de controlo na FPGA e os circuitos de interface utilizados.

A partir do estudo do conversor apresentado no Capítulo 3, juntamente ao projeto dos controladores no Capítulo 4, partiu-se para a implementação do controlo digital do pré-regulador retificador boost.

A Figura 84 representa o circuito do retificador boost com o diagrama de blocos do controlo utilizado na Spartan-3E. Observa-se que algumas variáveis são monitorizadas e

tratadas pela FPGA, a fim de se obter a ação de controlo adequada ao comando do transistor do pré-regulador, recordando que o objetivo é a correção do fator de potência, regulação e equilíbrio da tensão de saída. Expõe-se, a seguir, de forma sucinta, uma visão global do mecanismo envolvido no processo de controlo do pré-regulador.

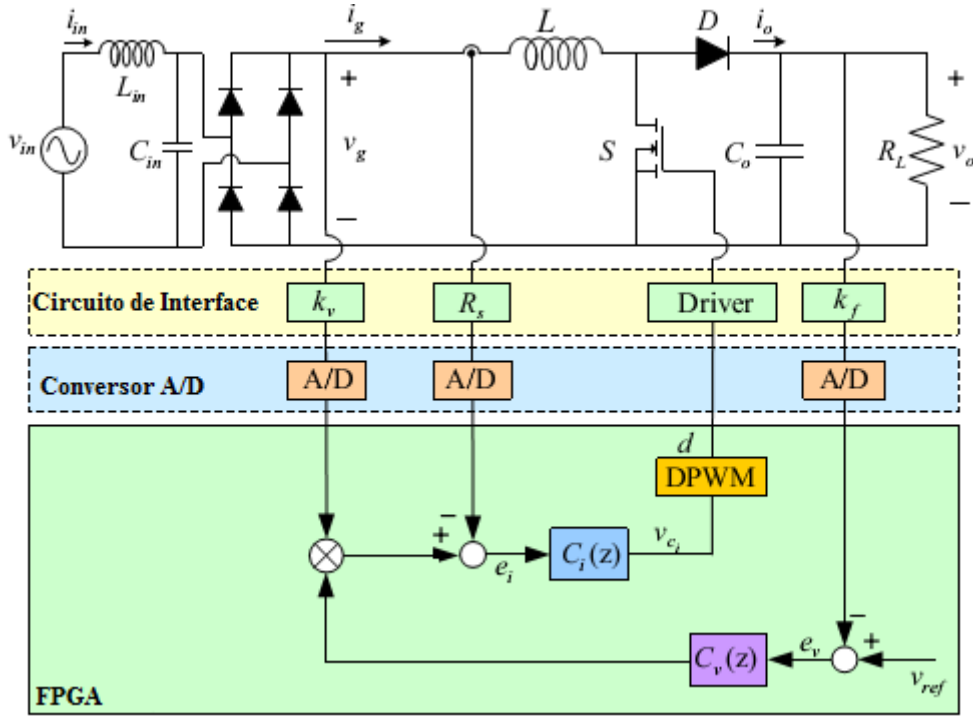


Figura 84 Diagrama de blocos do controlo do pré-regulador [18]

Conforme pode ser observado na Figura 84, são monitorizadas a tensão de saída do conversor V_o , a tensão retificada v_{in} e a corrente na bobine I_L . Estas grandezas físicas são monitorizadas através dos circuitos de interface, que condicionam os sinais a níveis compatíveis com a entrada do conversor analógico-digital da FPGA.

5.1. FPGA SPARTAN-3E STARTER KIT

A complexidade dos sistemas digitais tem crescido de forma muito rápida, onde a melhoria nos processos de fabricação do mercado eletrónico continua em expansão, consumidores mais exigentes, necessidade de diminuição do tempo e custo final do produto, fazem com que os processos de desenvolvimento e as ferramentas de automação de projetos eletrónicos também se desenvolvam a um ritmo acelerado. Desta forma, os esforços de pesquisa voltaram-se para o desenvolvimento de dispositivos que proporcionassem um baixo custo inicial de operação, em conjunto com um elevado grau de flexibilidade e que envolvam um processo rápido de fabricação do produto. Desta forma, surgiu uma nova

concepção de projeto baseado na computação reconfigurável com a utilização de FPGA. Projetar circuitos e sistemas digitais usando esta tecnologia é possível através de diversas formas, sendo uma delas através da linguagem de descrição de *hardware* VHDL (VHSIC HDL - *Very High Speed Integrated Circuit Hardware Description Language*) ou recorrendo à ferramenta de modelação de sistemas *System Generator*. De seguida apresenta-se uma breve introdução acerca dos dispositivos FPGA [23].

Para a realização deste projeto foi utilizado a placa de desenvolvimento, *Xilinx Spartan-3E Starter Kit*. O dispositivo FPGA é um tipo de dispositivo lógico programável (PLD), criado pela empresa norte americana *Xilinx*, inspirado nos MPGAs (*Mask Programmable Gate Arrays*) e baseado em matrizes de células lógicas (LCA).

A estrutura básica de um FPGA, representada na Figura 85, pode variar de fabricante para fabricante, de família para família ou até na mesma família, contudo existem alguns elementos fundamentais que são mantidos. Dentro destes elementos, pode-se destacar três [22][24][25]:

- *CLB (Configurable Logic Block)*: é o bloco lógico configurável que representa a unidade lógica de um FPGA;
- *IOB (In/Out Block)*: são os blocos de entrada e saída, localizados nos periféricos do dispositivo e fazem a interface com o ambiente externo;
- *Switch Matrix*: Pistas utilizadas para conectar os CLBs e IOBs. Geralmente, a configuração é estabelecida por programação interna das células de memória estática, que determinam funções lógicas e conexões internas implementadas no dispositivo FPGA entre os CLBs e os IOBs. O processo de escolha das interconexões é chamado de roteamento.

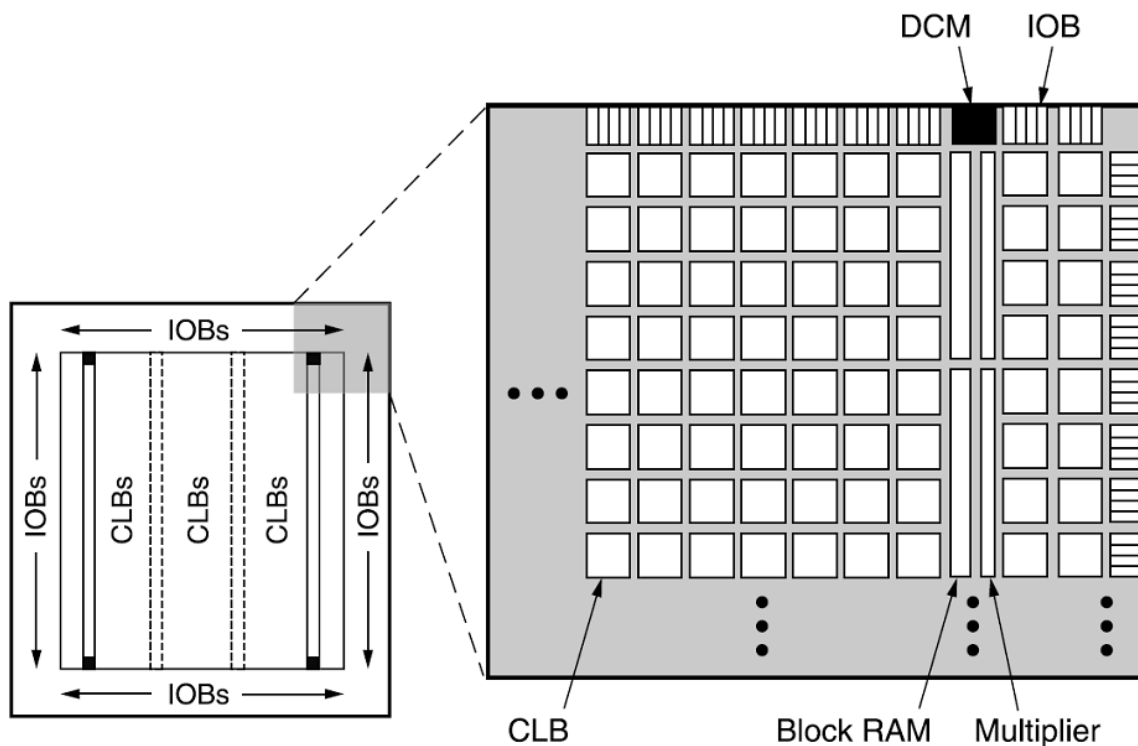


Figura 85 Arquitetura simplificada de um dispositivo FPGA [25].

A Spartan -3E é uma plataforma de arquitetura configurável com um relógio de 50 MHz, é uma plataforma orientada para a construção de protótipos de circuitos integrados. Para além da velocidade elevada, tem também a vantagem de possuir circuitos cujo processamento é realizado em paralelo à velocidade de relógio. A criação de novos circuitos recorrendo à FPGA está limitada pela quantidade de Flip-Flops existentes na placa [26].

A FPGA Spartan-3E possui vários periféricos. De seguida faz-se uma pequena descrição dos periféricos utilizados.

- Conversor analógico-digital (AD)

O conversor AD (LTC 1407A-1) representado na Figura 86 é um circuito integrado dotado de dois canais de entradas analógicas diferenciais. Estes canais são amostrados simultaneamente e representados com 14 bits. A taxa de amostragem máxima é de 1,5 Msps (*Mega Samples per Second*) em simultâneo. Os valores amostrados pelo conversor AD são referenciados ao valor de 1,65 V e a amplitude máxima do sinal analógico é de 1,25 V.

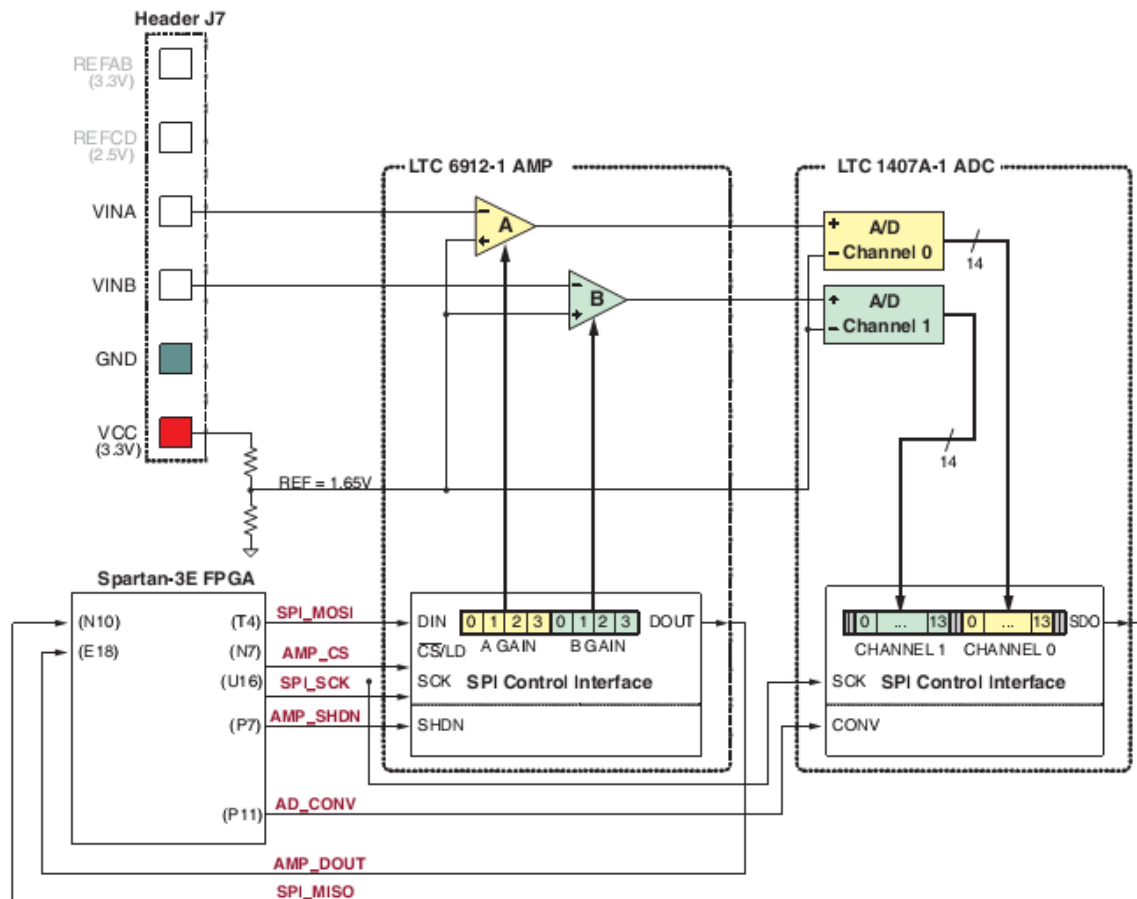


Figura 86 Esquema detalhado do circuito da captura analógica [26].

A interface do circuito integrado LTC 1407A-1 com a FPGA é realizada através de um barramento *Serial Peripheral Interface* (SPI) partilhado com outros periféricos. Os sinais de controlo para este periférico são o relógio (SPI_SCK), o sinal de conversão (AD_CONV) e o sinal de dados (SPI_MISO). Para realizar a leitura, quer do canal 0 ou do canal 1, devido a serem amostrados simultaneamente, é necessário ativar o sinal AD_CONV a nível lógico alto para realizar a conversão analógica-digital. Por conseguinte, é também necessário controlar o barramento SPI para que seja transmitido o valor lido à FPGA. O diagrama temporal é ilustrado no Anexo A[26].

Como se apresenta no anexo, após o conversor AD amostrar um sinal analógico são precisos 34 ciclos de relógio até que termina a comunicação do sinal por SPI. A trama enviada de 34 bits é decomposta em 2 bits *don't care* iniciais, 14 bits do canal 0 do ADC, 2 bits *dont care*, 14 bits do canal 1 do ADC e por fim 2 bits *don't care* no final da trama, perfazendo então os 34 ciclos.

Para realizar a interface com este periférico foi necessário conceber um circuito digital, recorrendo às propriedades da FPGA, que estabelecesse a comunicação SPI com o conversor AD.

- Pré-amplificador

Os sinais analógicos inseridos na FPGA, antes de serem amostrados pelo conversor AD, têm de passar por um circuito amplificador do sinal (LTC 6912-1) representado na Figura 86. Este circuito integrado necessita de ser configurado digitalmente de forma a selecionar o ganho mais favorável do pré amplificador para a respetiva aplicação. Os ganhos disponíveis para este dispositivo são apresentados na Tabela 5 [26].

Tabela 5 Ganhos dos pré-amplificador.

Ganho	Gama de tensões de entrada	
	Mínimo	Máximo
0		
-1	0,4	2,9
-2	1,025	2,275
-5	1,4	1,9
-10	1,525	1,775
-20	1,585	1,7725
-50	1,625	1,675
-100	1,635	1,6625

O objetivo do pré amplificador é escalar o sinal de tensão de entrada de forma a maximizar a faixa de conversão do conversor AD, ou seja $1,65 \pm 1,25V$. A título de exemplo, se for pretendido operar um sinal analógico que seja situado entre os valores de 1,025V e 2,275, para se maximizar a conversão analógica-digital seria útil o ganho -2.

Por fim, a programação do pré-amplificador também é efetuada através do mesmo barramento de SPI que conversor AD. A comunicação deste circuito integrado com o barramento SPI é apresentada no Anexo B.

5.2. *SYSTEM GENERATOR*

O *System Generator* é uma ideia pioneira da *Xilinx* para programar FPGAs. É uma ferramenta de projeto integrado que utiliza o *Simulink*, ferramenta de modelação,

simulação e análise de sistemas dinâmicos do MATLAB como suporte de desenvolvimento.

Além do *Simulink*, o *System Generator* utiliza um conjunto de ferramentas, como se observa na Figura 87, para especificar os detalhes de implementação de *hardware* em dispositivos da *Xilinx* (FPGA Spartan-3E, por exemplo). Para tal, o *System Generator* utiliza a *Xilinx DSP Blockset* no *Simulink*, e, para gerar a *Netlist* otimizada dos módulos DSP, invoca automaticamente o *Xilinx Core Generator*. Opcionalmente, pode-se gerar um *testbench* para usar no *ModelSim* ou no *Xilinx ISE Simulator* para aprofundar o nível de detalhe do projeto a implementar [30].

É no *Simulink* que o *System Generator* é apresentado, sob a forma de uma biblioteca (*Xilinx Blockset* como referencia a Figura 88) adicionada a todas as outras bibliotecas do *Simulink*, quando este é instalado. A Figura 88 ilustra os diversos blocos que a biblioteca contém; com a conexão desses blocos, pode-se desenvolver modelos funcionais dum sistema.

Através dos blocos apresentados na Figura 88, o *System Generator* possibilita que o utilizador desenvolva algoritmos sofisticados e sistemas de processamento de sinal, abstraindo-se de funções complexas de matemática, lógica, memória ou DSP. A biblioteca da *Xilinx* no *Simulink* possui também blocos que proporcionam interfaces com outras ferramentas (por exemplo, *FDATool*, *ModelSim*), e outros que geram automaticamente o código VHDL ou Verilog [27] [28] [29].

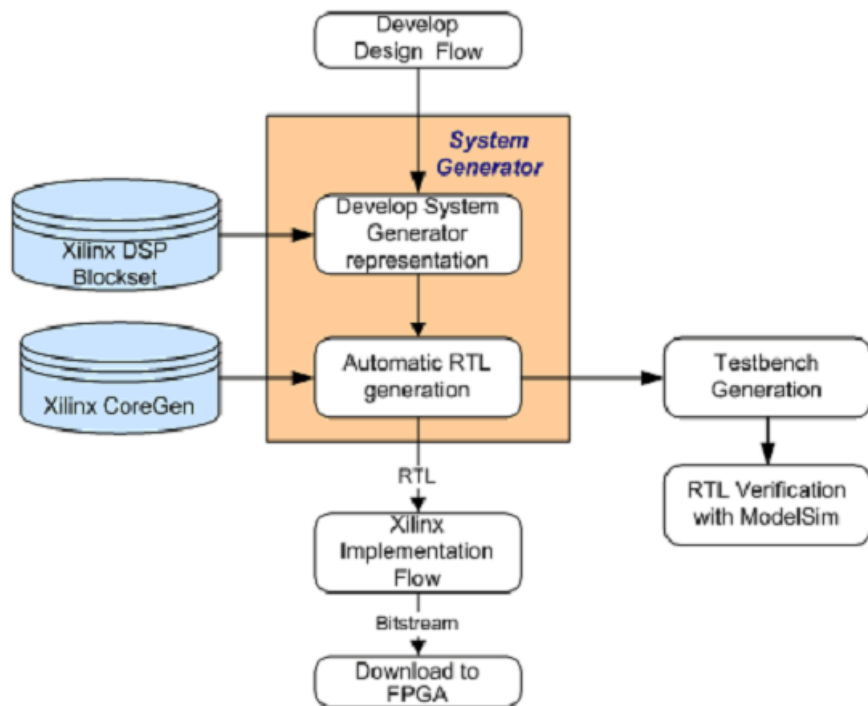


Figura 87 Ferramentas utilizadas pelo System Generator [27].



Figura 88 Xilinx Blockset -Biblioteca com o conjunto de blocos do System Generator [29].

No *Simulink* podem ser usados os blocos das bibliotecas *Simulink* em conjunto com os do *System Generator*. No entanto, é preciso considerar alguns aspetos quando se usam estes blocos em implementação, discutidos na secção seguinte.

5.2.1. ASPETOS A CONSIDERAR NA IMPLEMENTAÇÃO

Há dois aspetos a considerar, desde logo, quando se inicia uma implementação: um é o uso do bloco *System Generator*, pois sem ele o *Simulink* não consegue realizar a simulação do projeto a executar; o outro, fundamental, é a passagem dos dados para o campo do *System Generator* isto é conseguido através dos blocos *Gateway In* e *Gateway Out*. Estes blocos definem a fronteira da FPGA no ambiente de simulação, onde o *Gateway In* representa a entrada de dados na FPGA e o *Gateway Out* é a saída de dados da FPGA, como se observa na Figura 89 [28] [29] [30].

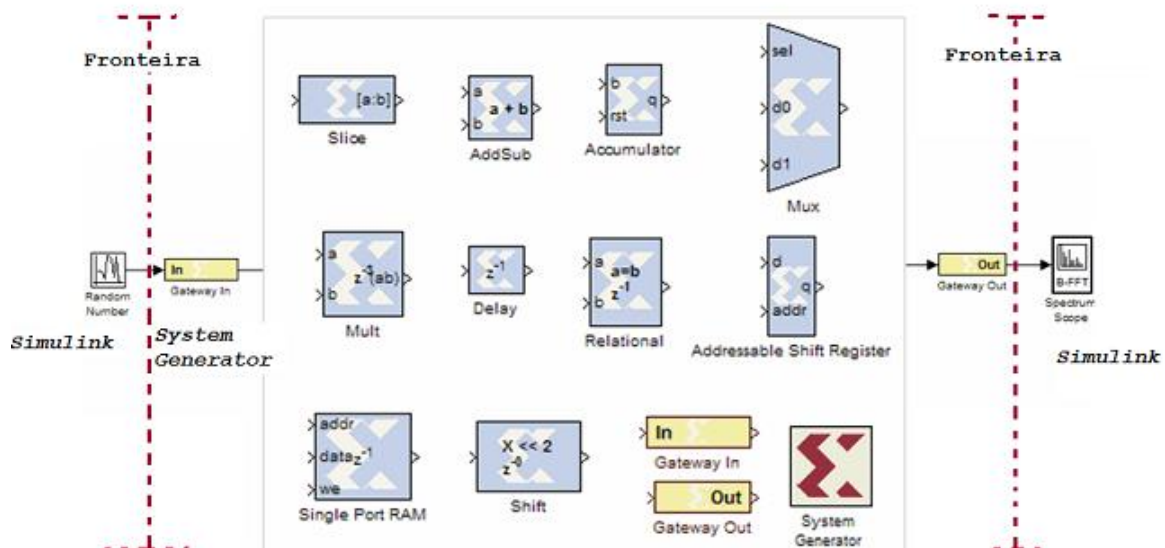


Figura 89 Entradas e saídas de dados da FPGA –Fronteiras [27].

Estes blocos realizam a interpretação dos dados, pois só assim é possível a representação dos mesmos na FPGA.

O bloco *Gateway In* converte os dados provenientes do MATLAB (onde a precisão é alta *double*) num sinal binário, no qual a precisão vai depender do número de bits disponíveis para o efeito. Mais precisamente, este bloco converte um número representado em vírgula flutuante num número que será representado em vírgula fixa. Essa conversão é demonstrada na Figura 90, onde se pode ver que o *System Generator* não usa todos os bits do número representado em *Simulink*.

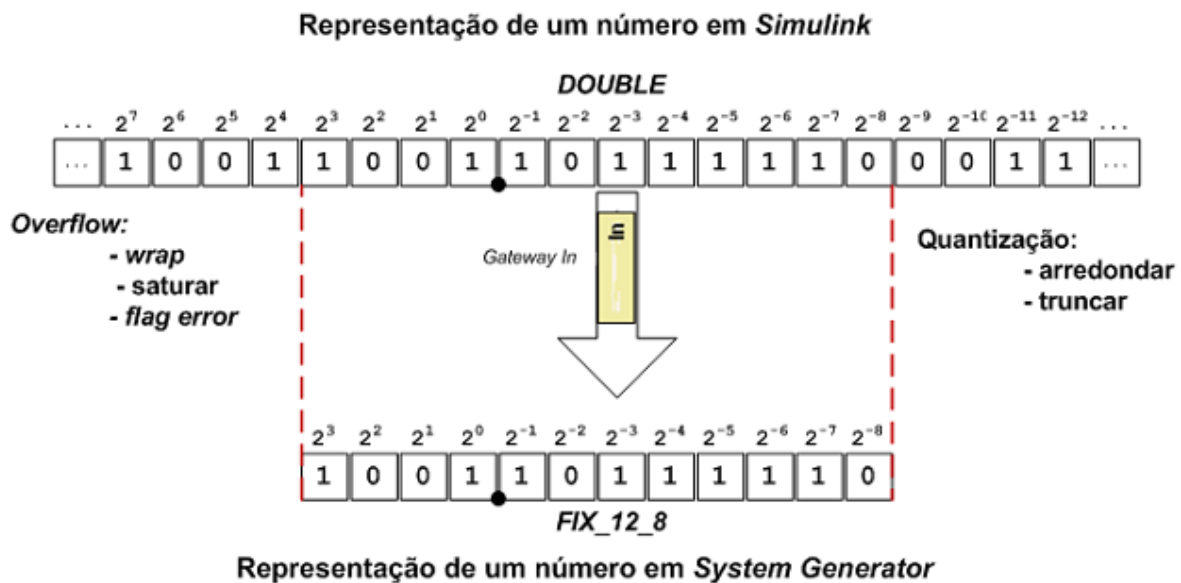


Figura 90 Conversão de um número representado em vírgula flutuante para vírgula fixa [30].

A precisão de um sinal representado no *System Generator* é tanto maior quanto maior for o número de bits, quer à direita quer à esquerda, da vírgula binária que separa os bits reservados para a parte inteira dos reservados para a parte decimal. A maioria dos blocos permite ao utilizador escolher a precisão que melhor se ajusta ao projeto. Os blocos da biblioteca *Xilinx* são capazes de determinar o tipo apropriado de saída baseado nos seus tipos de entrada. A maioria dos blocos trabalha com dois tipos de precisão: a precisão máxima ou a precisão definida pelos bits que o utilizador definir.

O ideal era ter um número infinito de bits para a precisão ser a máxima possível, no entanto, quanto mais bits se usar para definir essa precisão, mais recursos estarão a ser utilizados. Logo existe um limite. Este limite leva a que seja necessário descartar informação, provocando erros por *overflow* (nos bits mais significativos-MSB) ou por quantização (nos bits menos significativos-LSB).

5.3. CONCEÇÃO DO CONTROLO COM A FPGA SPARTAN-3E

A Figura 91 corresponde ao diagrama de blocos principal do controlo do retificador boost na FPGA. Para o controlo do retificador boost foram criadas 4 entidades. Estas entidades conectam-se entre si de forma a realizar a estratégia de controlo.

Para gerir as entradas, saídas e as conexões entre as várias entidades, foi criada uma outra entidade (Componente `Pre_regulador`) que faz as conexões como mostrado na Figura 91. Esta entidade é formada pelos ficheiros `Conf_amp_AD.vhd`, `Conversor_AD.vhd`, `Mux.vhd` e `Controlo.xise`.

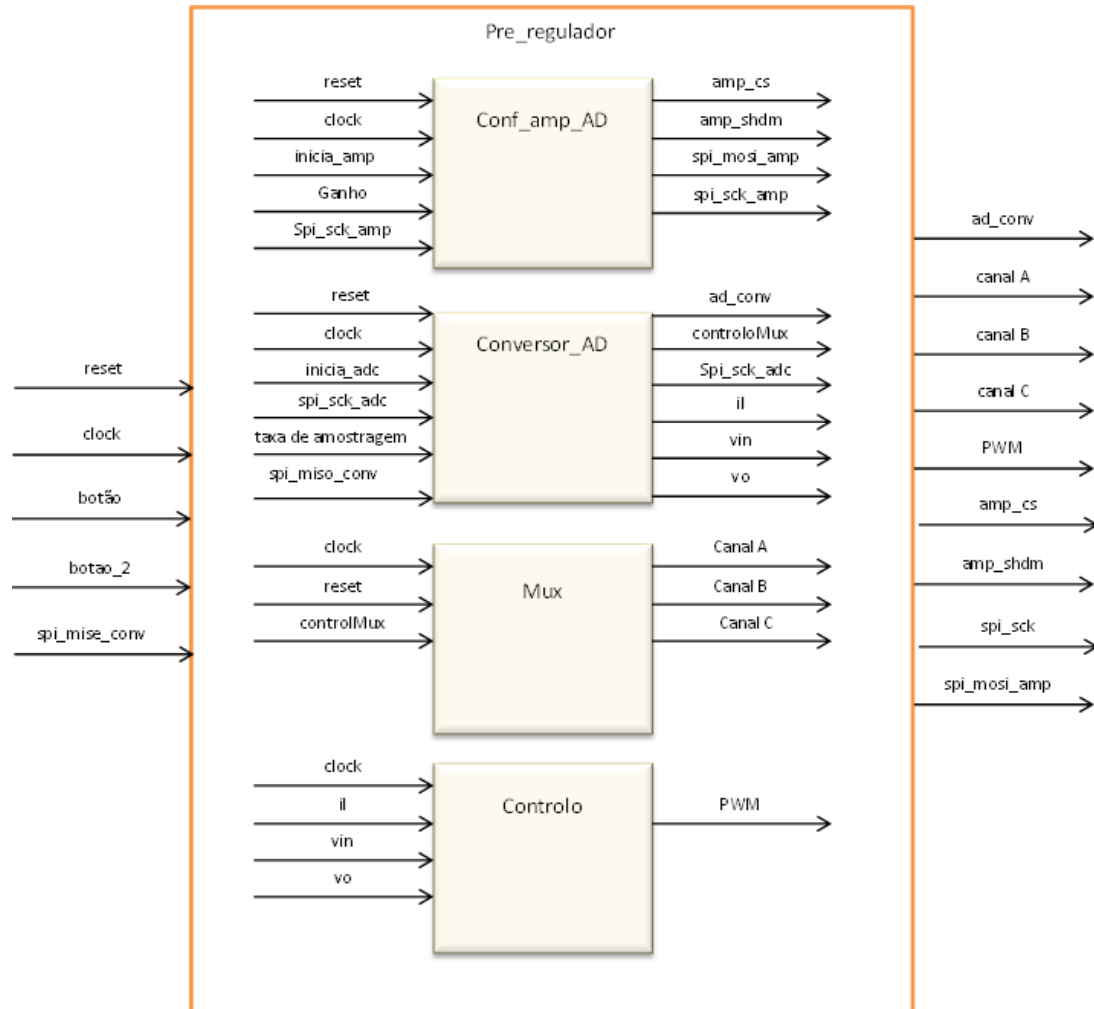


Figura 91 Diagrama de blocos do controle do retificador boost na FPGA.

De seguida é detalhado cada componente do digrama de blocos da Figura 91.

5.3.1. COMPONENTE `CONF_AMP_AD`

Este componente possui a função de configurar digitalmente o circuito do amplificador dos sinais analógicos inserido na FPGA, de forma a seleccionar o ganho pretendido. Para configurar o pré-amplificador é utilizado o barramento de SPI, utilizando o diagrama temporal apresentado na Figura 92.

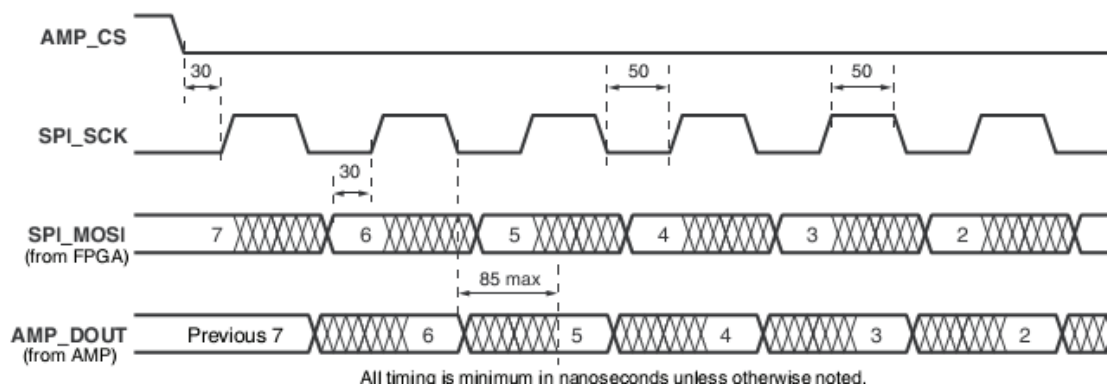


Figura 92 Diagrama temporal da comunicação com o amplificador.

Este componente possui como entradas *reset*, *clock*, *inicia_amp*, *ganho*, *spi_sck_amp*. A entrada *inicia_amp* possui a função de inicializar o processo, de seguida é colocado a saída *amp_cs* no nível baixo e espera-se 30 ns, como mostra a Figura 92. A partir desta situação é criado o relógio *spi_sck* e configura-se o ganho pretendido que se encontra no sinal de entrada *ganho* para o sinal de saída *spi_mosi*, respeitando os tempos apresentados na Figura 92.

5.3.2. COMPONENTE CONVERSADOR_AD

O conversor AD (LTC 1407A-1) utilizado corresponde ao conversor existente na FPGA, que apresenta apenas dois canais de entrada analógica, e como é necessário monitorizar três entradas analógicas, utilizou-se um *multiplexer* analógico para monitorização da tensão de entrada e da tensão de saída.

A taxa de amostragem máxima é de 1,5 Msps (*Mega Samples per Second*) em simultâneo, no entanto, foi utilizado uma taxa de aquisição de 50 KHz para o sinal da corrente na bobine, enquanto sinal da tensão de entrada e de tensão de saída é adquirido a 25 KHz, pelo motivo explicado anteriormente.

A interface do circuito integrado LTC 1407A-1 com a FPGA é realizada através de um barramento SPI. Os sinais de controlo para este periférico são o relógio (SPI_SCK), o sinal de conversão (AD_CONV) e o sinal de dados (SPI_MISO). Para realizar a leitura, quer do canal 0 ou do canal 1 devido a serem amostrados simultaneamente, é necessário ativar o sinal AD_CONV a nível lógico alto para realizar a conversão analógica-digital.

Após o conversor AD amostrar um sinal analógico são precisos 34 ciclos de relógio até que termina a comunicação do sinal por SPI.

A máquina de estados, ilustrada na Figura 93, representa resumidamente o funcionamento do componente `conversor_AD`.

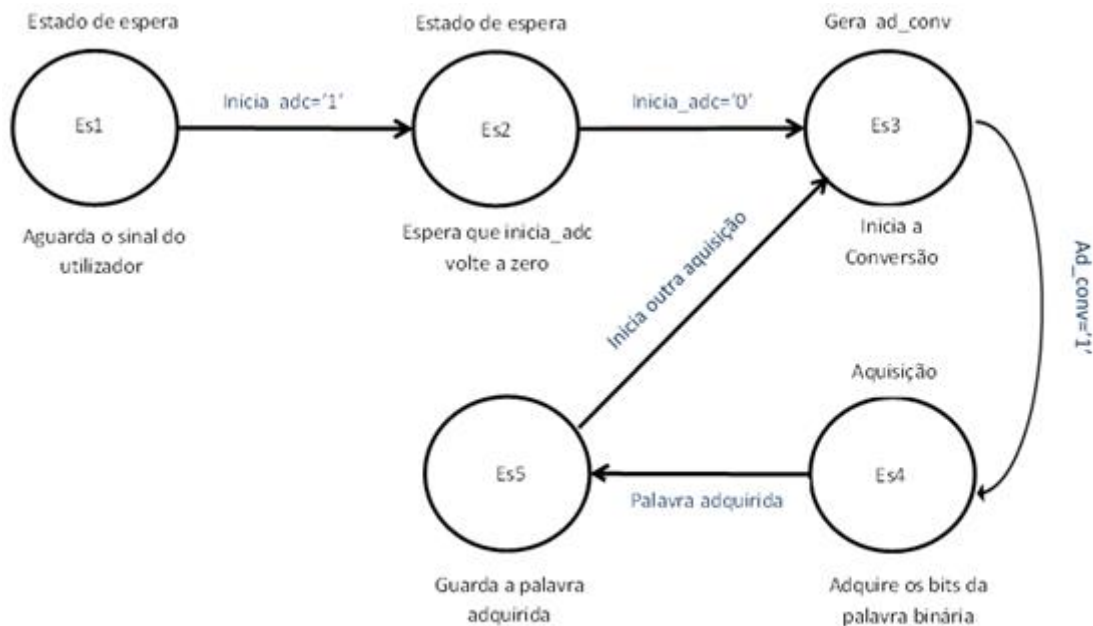


Figura 93 Máquina de estados para a aquisição dos sinais de entrada no conversor AD.

5.3.3. COMPONENTE MUX

Este componente possui a função de gerar os sinais de controlo para o *multiplexer* analógico, de forma alterar o canal do *multiplexer*. Estes sinais são criados de acordo com um sinal recebido da máquina de estados de leitura das tensões, a fim de garantir a correta aquisição dos dados.

5.3.4. COMPONENTE CONTROLO

Este componente foi desenvolvido com os núcleos parametrizáveis presentes na biblioteca do *System Generator* e apresenta vários subcomponentes. Todos os subcomponentes criados foram desenvolvidos utilizando lógica aritmética de ponto fixo, com núcleos parametrizáveis de somadores, registradores e multiplicadores. Os controladores foram implementados utilizando-se da forma direta de realização, ou seja, da mesma forma que se interpreta a equação a diferenças que representa um controlador digital. Um exemplo de representação de uma equação a diferenças na forma direta (equação (201)), obtida a partir

de uma função de transferência de um controlador genérico (equação (202)), pode ser visualizado na Figura 94.

$$G(z) = \frac{Y(z)}{X(z)} = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2} \dots + b_m z^{-m}}{1 + a_1 z^{-1} + a_2 z^{-2} \dots + a_n z^{-n}}, n \geq m \quad (201)$$

$$Y(z) = -a_1 z^{-1} Y(z) - a_2 z^{-2} Y(z) - \dots - a_n z^{-n} Y(z) + b_0 X(z) + b_1 z^{-1} X(z) + b_2 z^{-2} X(z) + \dots + b_m z^{-m} X(z) \quad (202)$$

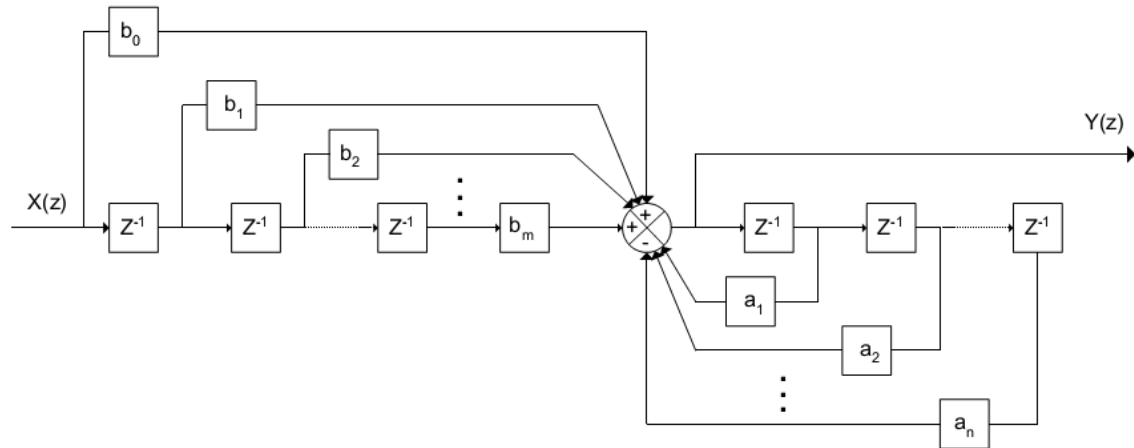


Figura 94 Diagrama de blocos da realização direta de um controlador genérico.

Os elementos de atraso são representados por z^{-1} e representam o atraso relativo a um período de amostragem.

O componente da Figura 95 e Figura 96 possui a função de obter os valores relativos à tensão de entrada, tensão de saída e a corrente na bobine, ou seja obtém-se o valor antes de este passar pelo condicionamento do sinal e pelo conversor AD. A Figura 95 representa a corrente na bobine. Em relação à tensão de entrada e tensão de saída como o condicionamento do sinal é igual o componente gerado no *System Generator* também igual, sendo assim apenas se apresenta o circuito referente à tensão de saída (Figura 96).

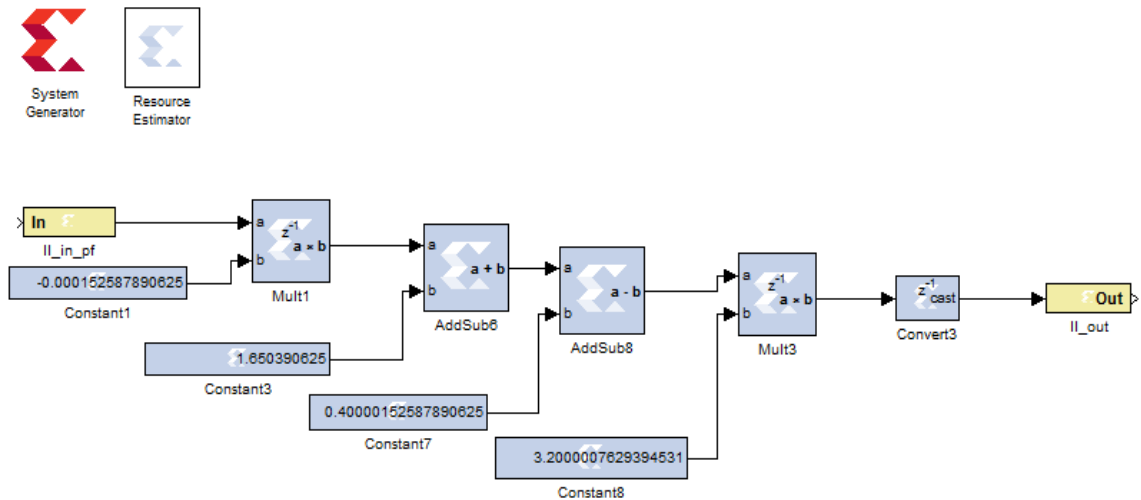


Figura 95 Aquisição do sinal de corrente na bobine.

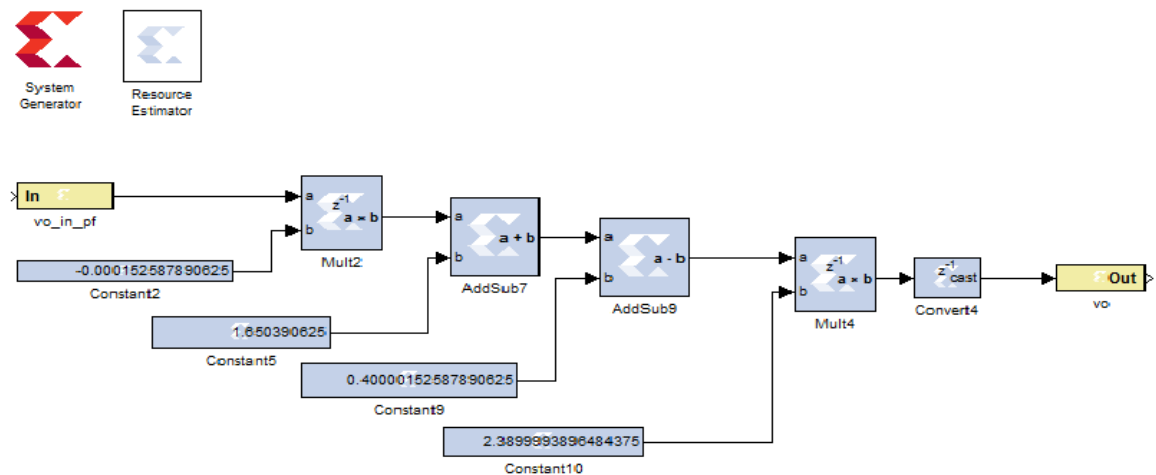


Figura 96 Aquisição do sinal da tensão de saída.

O componente da Figura 97 é responsável pelo cálculo do erro entre tensão de saída monitorizada no conversor e a tensão de referência, assim como pela implementação do controlador da tensão. Este componente possui também a função de originar o formato sinusoidal desejado à corrente de referência, para isso multiplica o valor do sinal de saída do controlador de tensão com o valor da tensão de entrada retificada monitorizada no conversor.

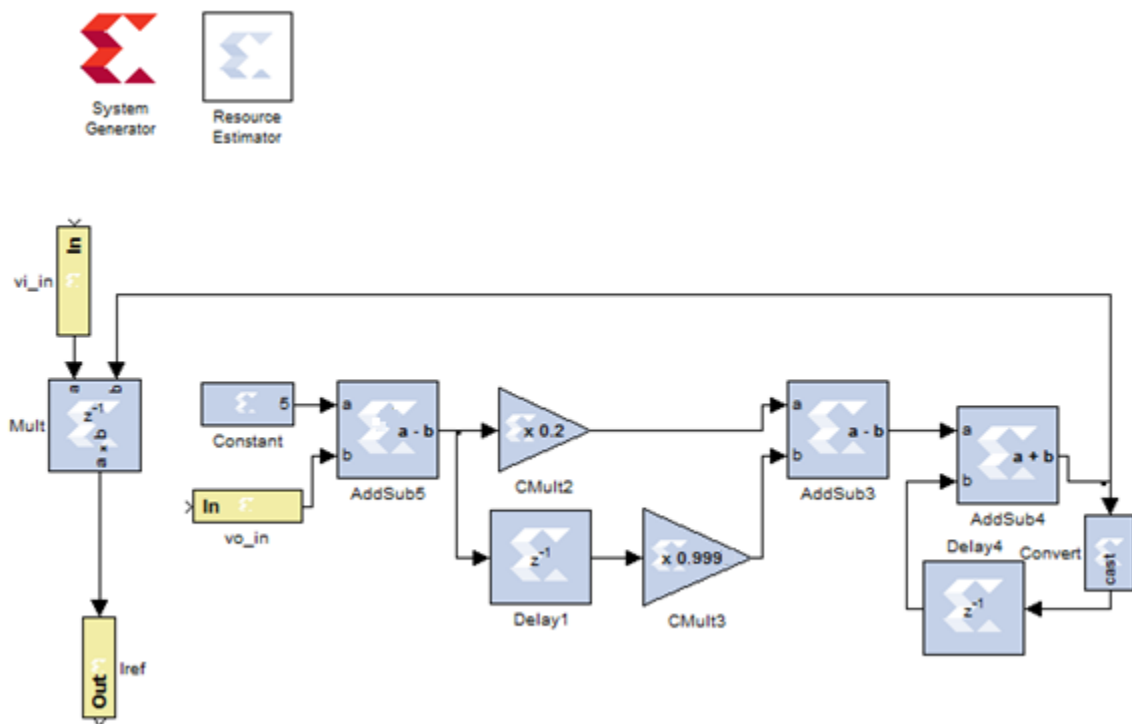


Figura 97 Implementação do controlador da tensão e concepção da corrente de referência, através do *System Generator*.

O componente da Figura 98 é responsável pelo cálculo do erro entre a corrente de referência e a corrente que é amostrada na bobine, e pela implementação do controlador de corrente.

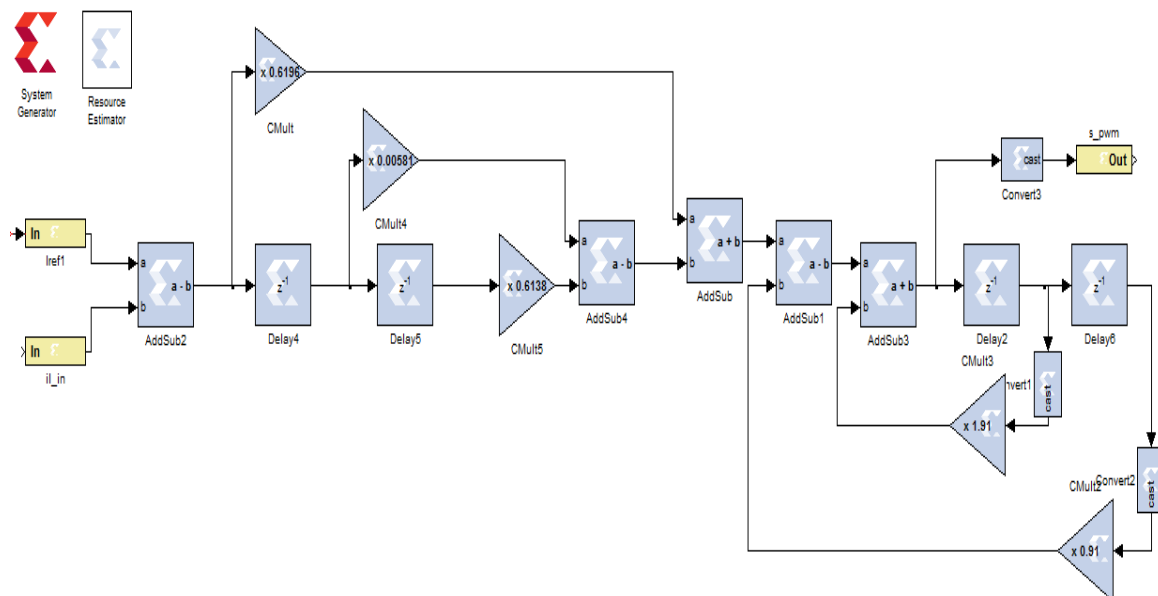


Figura 98 Implementação do controlador de corrente, através do *System Generator*.

O componente da Figura 99 é responsável pela criação dos pulsos no comando do interruptor do conversor. Os pulsos são resultados de uma comparação efetuada entre dois sinais, o sinal modulador e a portadora. A entrada deste componente é a saída do compensador de corrente (sinal modulador), que é comparado com um sinal dente de serra (portadora) com uma frequência de 1500Hz (frequência de comutação).

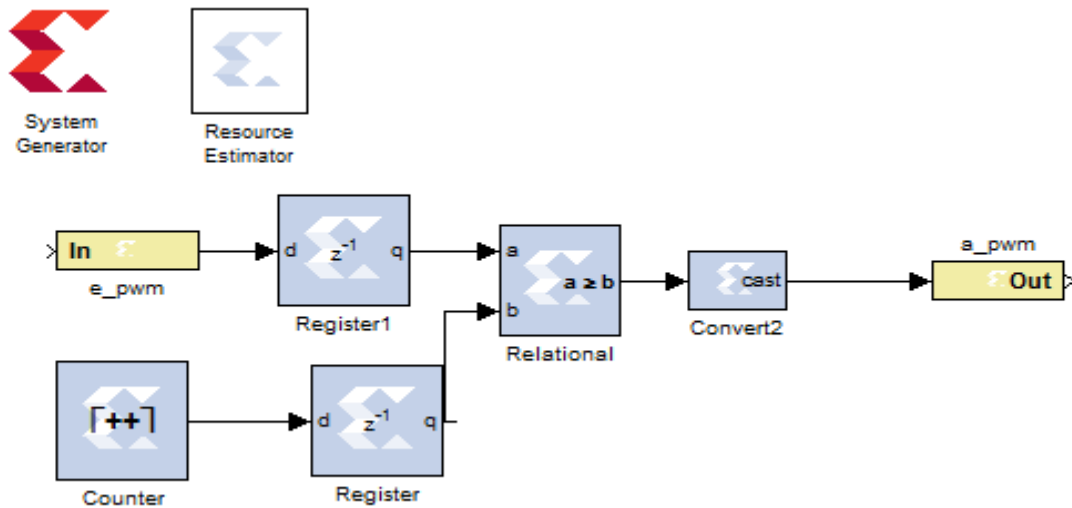


Figura 99 Conecção do PWM para o interruptor do conversor, através do *System Generator*.

5.4. CIRCUITOS ELETRÔNICOS

Neste item são apresentados os componentes relativos à parte de potência do retificador boost, o driver utilizado no acionamento do transístor do conversor e os circuitos de interface entre o conversor e a FPGA.

5.4.1. CIRCUITO DO CONVERSOR

Projetou-se e implementou-se um protótipo cujas especificações são apresentadas na Tabela 6.

Tabela 6 Especificações do retificador boost.

Potência de saída:	$P_o = 100 \text{ W}$
Tensão de saída:	$V_o = 200 \text{ V}$
Frequência de comutação:	$f_s = 1500 \text{ Hz}$
Tensão de entrada:	$V_{in} = 110 \text{ V}, \quad 50 \text{ Hz}$
Bobine:	$L = 0,2 \text{ H}$
Condensador:	$C = 220 \mu\text{F}$

Para implementação do conversor utilizou-se os módulos existentes no laboratório de eletrônica de potência do DEE, ou seja, a ponte retificadora, a bobine, a resistência de carga, o díodo, o transístor e o respetivo driver estão disponíveis e implementados nos vários módulos que integram as bancadas de trabalho do laboratório. Na Figura 108 é possível observar o retificador implementado.

5.4.2. CIRCUITOS DE INTERFACE

De seguida são apresentados os circuitos de interface utilizados para a sensorização (e condicionamento) de sinais entre o retificador boost e a FPGA. Estes circuitos são basicamente compostos por amplificadores operacionais e sensores. Na Figura 103, tem-se o circuito utilizado para medição e condicionamento da corrente na bobine I_L . O sensor de corrente utilizado para a medição é o transdutor de corrente LA 55-P da LEM representado na Figura 100



Figura 100 Sensor de corrente de efeito *Hall* LA 55-P

Este sensor permite efetuar medições de corrente até uma máximo de 50 A, cujo valor corresponde à corrente nominal no primário. Com uma relação de transformação de

1:1000, apresenta um valor de corrente nominal no secundário de 50 mA. A sua alimentação pode ser +15V, GND e -15V ou +12V, GND e -12V [39]. Na Figura 101 está representado o esquema de ligações do sensor utilizado.

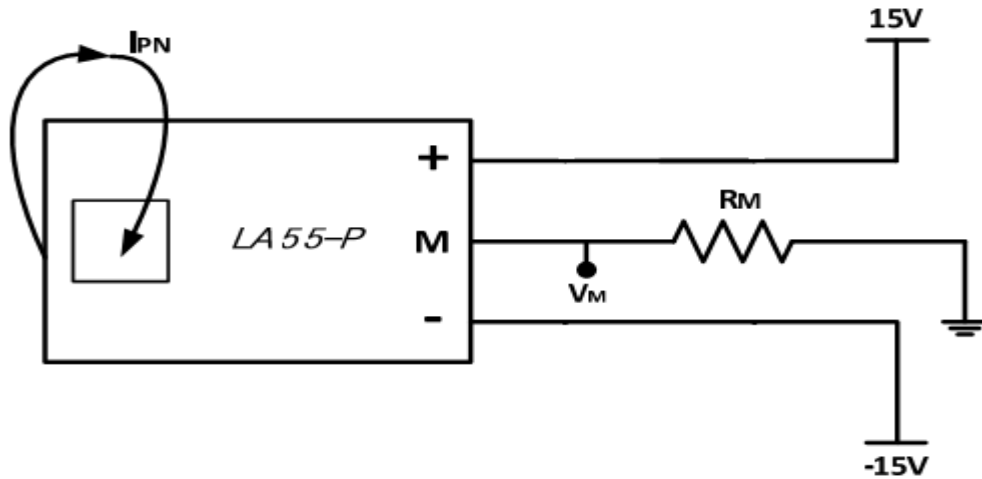


Figura 101 Esquema de ligações do sensor de corrente LA 55-P.

Analisando a Figura 101 conclui-se que é imperativo a transformação do sinal de saída de corrente do transdutor, para um sinal de tensão recorrendo a uma resistência de medida (R_M). A resistência deverá possuir um valor grande para reduzir a suscetibilidade de interferências externas ao circuito. Arbitrou-se a utilização de $R_M = 100 \, \Omega$, resultando a seguinte função de transferência para o valor de tensão de saída do transdutor (V_M), em função da corrente de entrada (I_P):

$$V_M = I_P R_M = I_P \times 0,1 \quad (203)$$

Sabendo que a amplitude máxima de tensão ocorre para a amplitude máxima da corrente, como o valor máximo da corrente na bobine é na ordem dos 8 A, por segurança adotou-se o valor máximo da corrente na bobine de 10 A, assim amplitude máxima do sinal de tensão apresentado na equação (203) é de 1 V.

De forma a obter na saída do circuito de medição de corrente a gama de valores permitidos pelo conversor AD [0,4 a 2,9] V da FPGA. Assim é possível concluir que a relação entre a tensão de saída do transdutor de corrente a tensão de entrada do conversor AD é representada pela equação (204). (Figura 102).

$$y = 2,5x + 0.4 \quad (204)$$

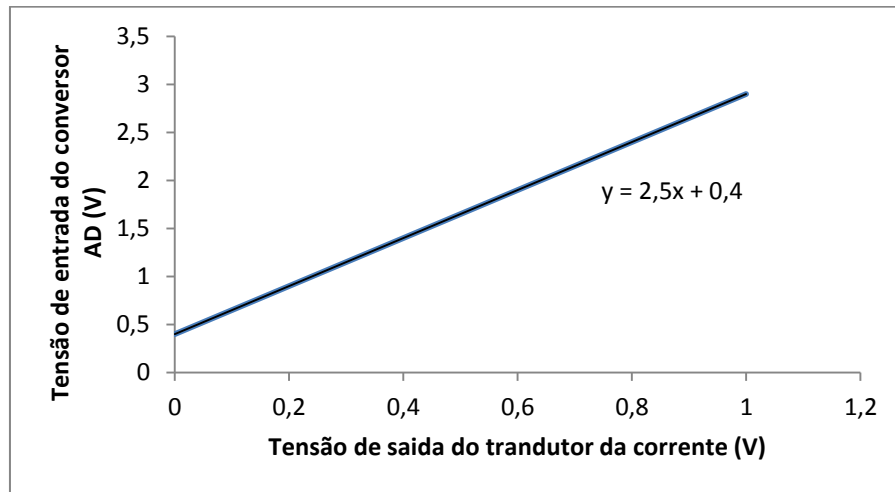


Figura 102 Gráfico da relação da tensão de entrada do conversor AD com a tensão de saída do transdutor da corrente.

Para representar a equação (204) num circuito eletrónico foram utilizadas as seguintes montagens com amplificadores operacionais. Uma montagem de ganho inversora, um circuito somador e uma montagem seguidora. A montagem seguidora possui a função de isolar eletricamente dois blocos de circuito independentes ligados em cascata. O circuito da Figura 103 representa o condicionamento do sinal pretendido.

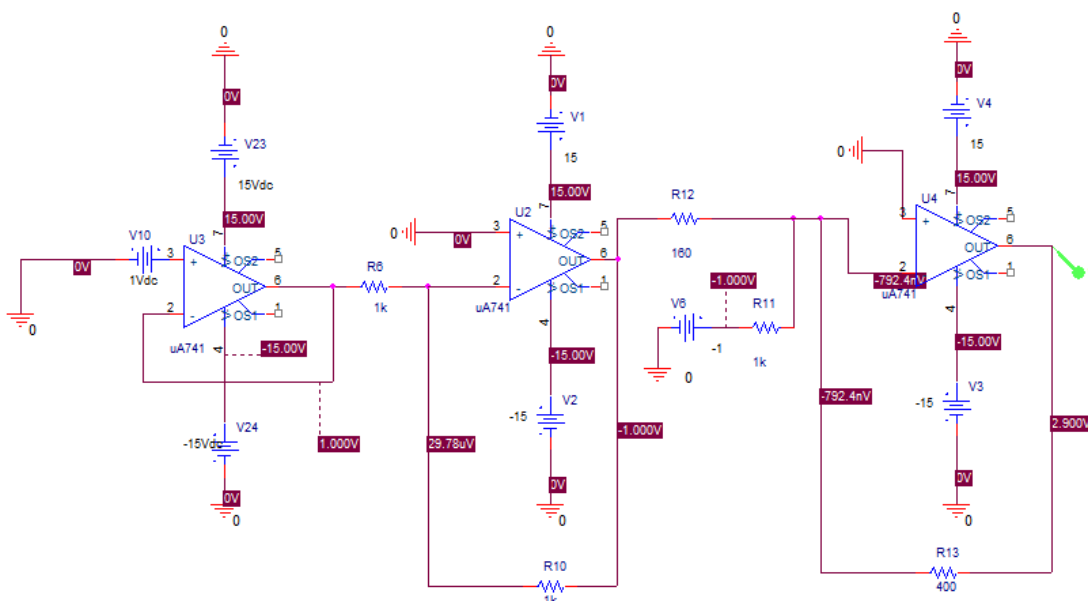


Figura 103 Circuito de condicionamento para a medição da corrente

De forma validar o circuito de condicionamento de sinal da corrente, este foi implementado no PSPICE.

A Figura 104 e a Figura 105 apresentam os resultados obtidos, onde é possível observar que os valores de saída do circuito de medição de corrente correspondem ao esperado, em que para uma tensão de saída do transdutor de 0 V, na saída do circuito de medição corresponde a 0,4 V (Figura 104), para a tensão máxima de saída do transdutor (1 V) obtém-se 2,9 V (Figura 105).

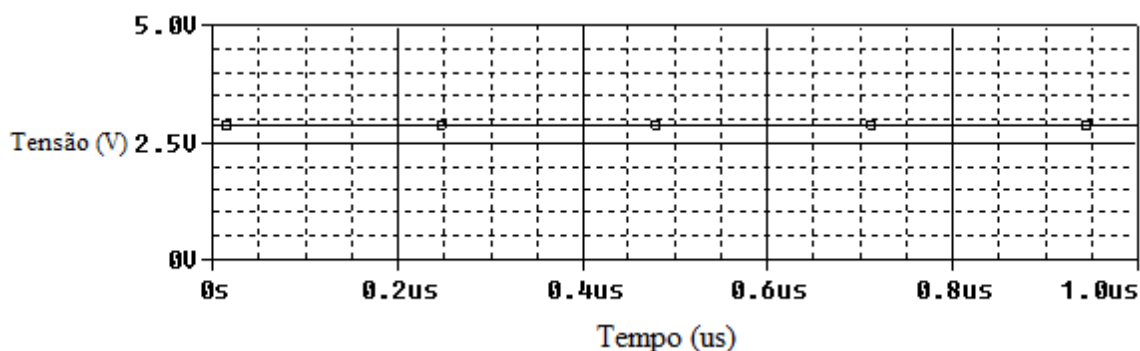


Figura 104 Tensão obtida à saída do circuito de medição da corrente para a tensão máxima de saída do transdutor de corrente (1 V).

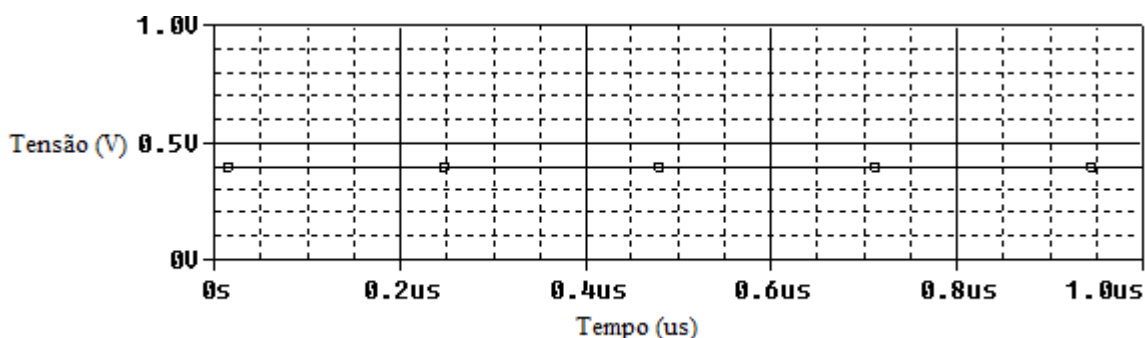


Figura 105 Tensão obtida à saída do circuito de medição da corrente para a tensão mínima de saída do transdutor de corrente (0 V).

Na Figura 106 apresenta-se o circuito utilizado para medição da tensão de entrada. A fim de adaptar os níveis do sinal da tensão de entrada retificada aos valores permissíveis pelo conversor AD da FPGA, utilizou-se um divisor resistivo como sensor de tensão com um ganho de 0,02 e para o condicionamento de sinal utilizou-se o mesmo método que utilizado no circuito de medição da corrente.

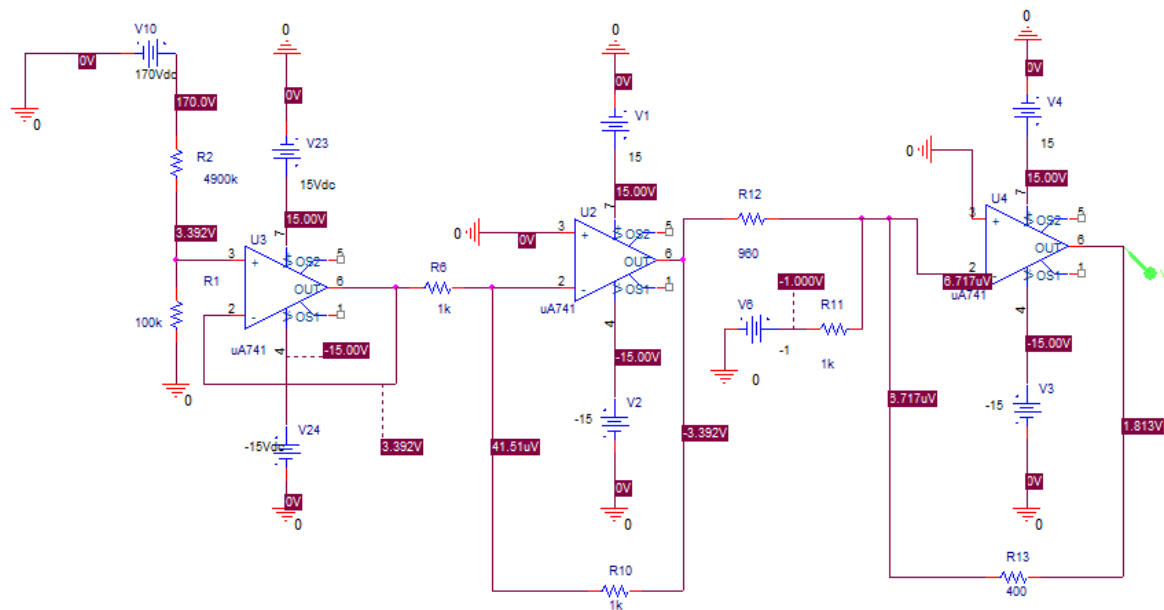


Figura 106 Circuito de medição para a tensão de entrada.

Para a tensão de saída é utilizado o mesmo circuito de condicionamento do sinal, apenas difere no ganho do sensor.

5.4.3. CIRCUITOS DE COMANDO

Os sinais provenientes da unidade PWM da FPGA são os sinais de comando para o interruptor do conversor; estes sinais sofrem uma pequena alteração, visto que o sinal de PWM proveniente da FPGA é de 0 a 3,3 V e o driver do módulo para o acionamento do interruptor funciona de 0 a 5 V. Para contornar esta situação implementou-se o circuito de condicionamento de sinal ilustrado na Figura 107.

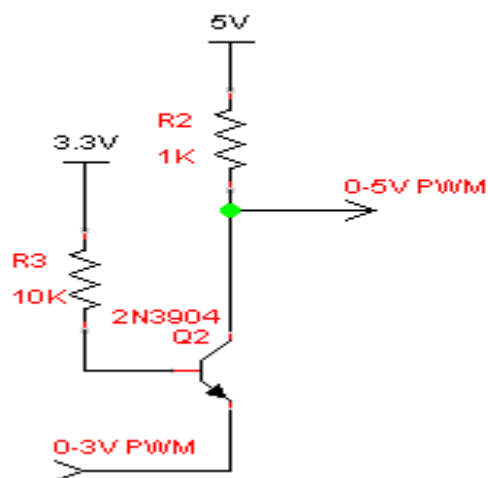


Figura 107 Circuito *non-inverter level shifter*.

6. TESTES E RESULTADOS EXPERIMENTAIS

Neste capítulo são apresentados os principais resultados práticos da implementação em laboratório do Pré-Regulador Retificador Boost (Figura 108), com o controlo digital por um dispositivo FPGA Spartan-3E, onde são apresentados resultados em regime permanente.

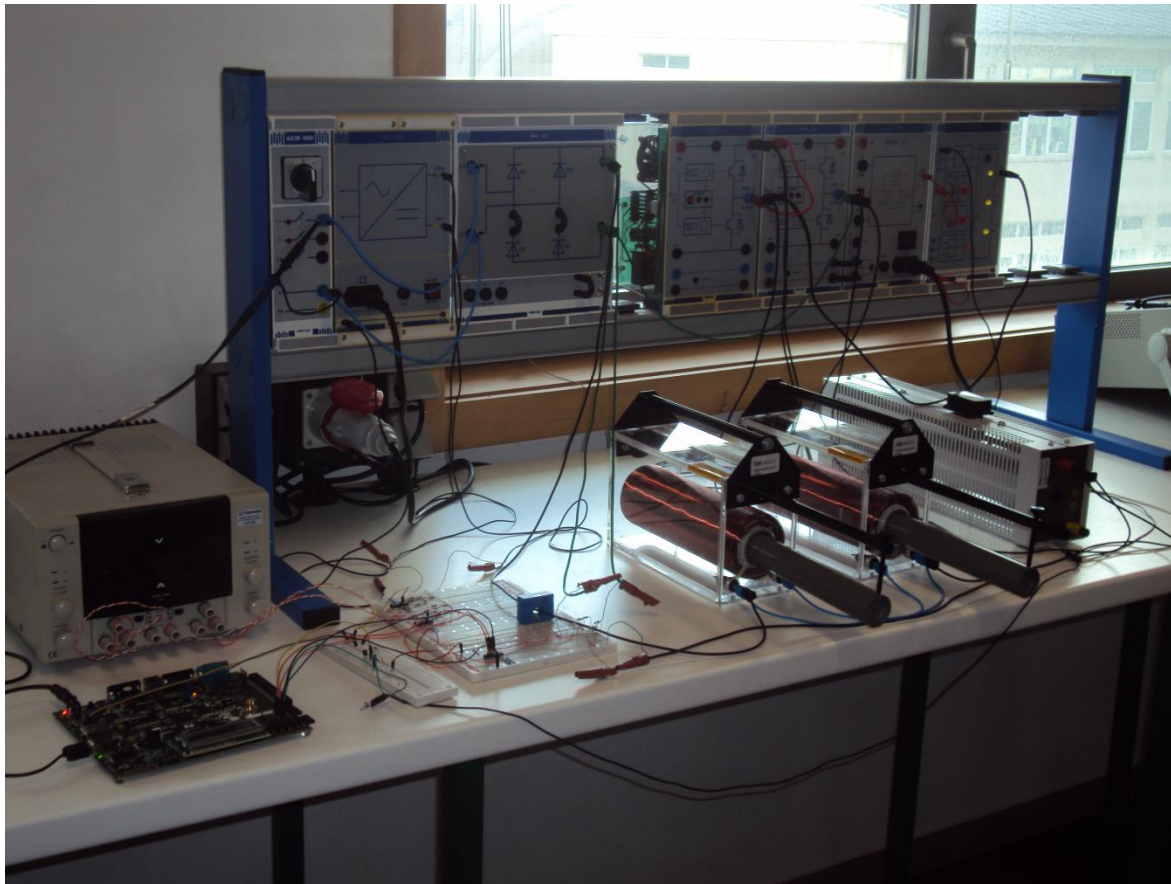


Figura 108 **Pré-regulador retificador boost com controlo digital implementado em laboratório.**

É evidenciando o comportamento da tensão de saída, a corrente e tensão de entrada e verificando-se também o resultado em relação à correção do fator de potência da estrutura, assim como as aquisições relativas à comutação e aos sinais de controlo.

Na Figura 109 e Figura 110, obtém-se as aquisições da tensão da rede de alimentação, da corrente de entrada, e da tensão de saída, com o conversor a operar à potência nominal. Percebe-se, que na aquisição da Figura 109, que a corrente de entrada do conversor segue uma referência sinusoidal imposta pelo formato da tensão de entrada, em esta imposição é feita através do controlo adequado da comutação em alta frequência do interruptor do conversor.

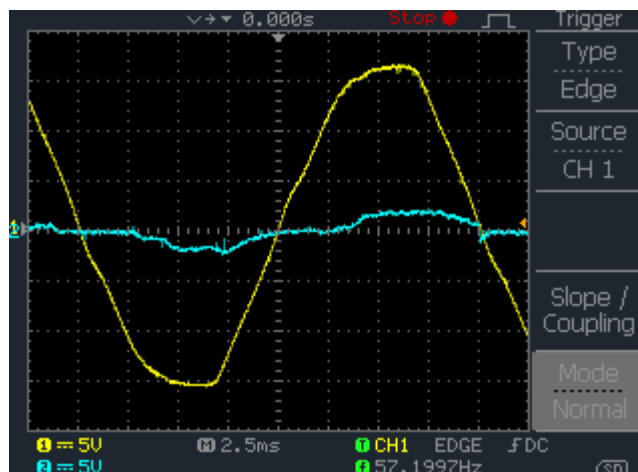


Figura 109 Tensão de entrada (amarelo) e corrente de entrada (azul) do retificador boost.

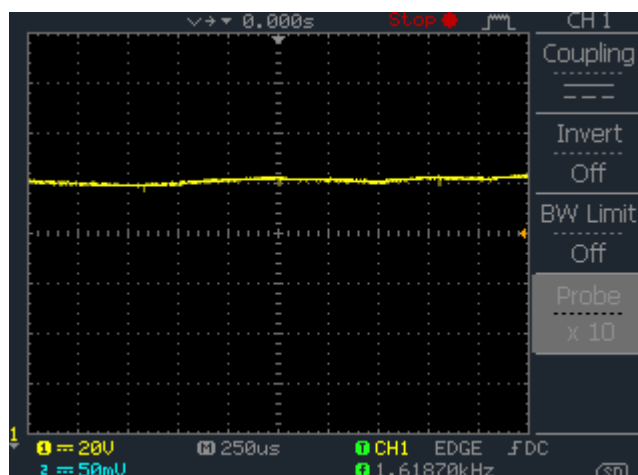


Figura 110 Tensão de saída do retificador boost. Escala 200 V/divisão.

A tensão de saída do estágio Pré-Regulador está estabilizada em torno de 200 V, como é possível observar na Figura 110.

As aquisições relativas ao sinal do comando do interruptor do conversor, bem como da tensão aos terminais deste, são representadas pelas Figura 111 e Figura 112 respectivamente.

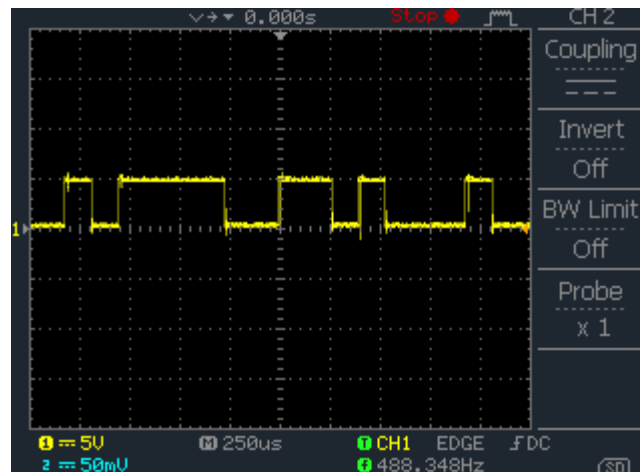


Figura 111 Sinal de comando para o interruptor do conversor.

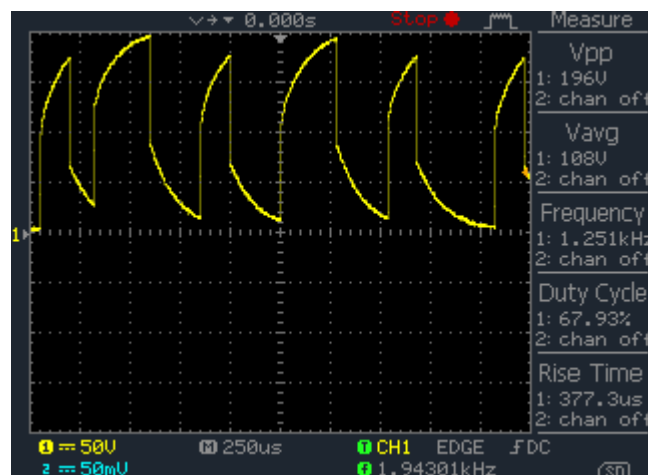


Figura 112 Tensão dreno-fonte do interruptor do conversor

Nos resultados experimentais obtidos do ensaio do pré-regulador retificador boost, foi utilizada a técnica denominada de controlo pelos valores médios instantâneos da corrente de entrada, procurando-se seguir uma referência sinusoidal para a corrente através da observação da tensão de entrada. Notou-se, nos resultados obtidos, que a tensão de entrada retificada apresenta distorções, que consequentemente são passadas para o sinal de referência da corrente. Na Figura 113 é possível observar estas distorções.

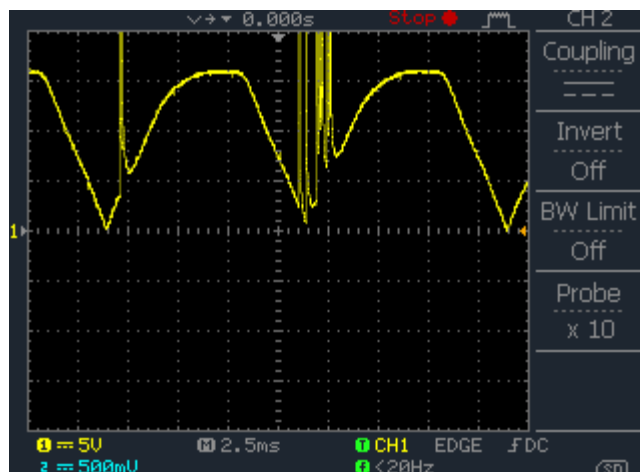


Figura 113 Tensão de entrada retificada

Devido às distorções existentes na corrente de referência, a corrente de entrada também fica afetada destas distorções, para além destas distorções foi possível concluir que existiam interferências eletromagnéticas, não se obtendo assim o máximo rendimento do pré-regulador retificador boost. Em relação ao fator de potência, o valor obtido é mais baixo que o obtido nas simulações. O valor obtido na realização experimental corresponde a uma variação de 0,80 a 0,86. A Figura 114 mostra o fator de potência medido durante o funcionamento do pré-regulador retificador boost.

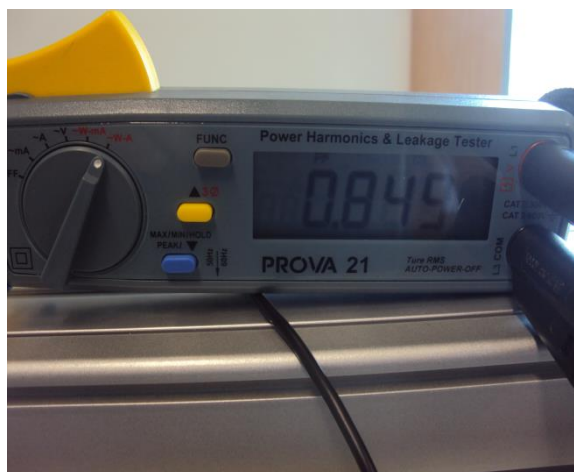


Figura 114 Medição do valor do fator de potência do pré-regulador retificador boost implementado em laboratório.

7. CONCLUSÕES

Ao longo da construção do relatório foram apresentadas conclusões que permitiram sustentar as opções de desenvolvimento efetuadas ao longo do projeto. Assim, neste último capítulo é realizado uma síntese das principais conclusões, consequências e relevância do trabalho realizado e perspectivas de futuros desenvolvimentos.

Neste trabalho foi visto que o retificador boost pode ser dividido em dois estágios: o estágio retificador e o estágio conversor boost. Demonstrou-se que o grande responsável pela obtenção de uma corrente sinusoidal na entrada é o conversor boost controlado em corrente, para o qual existem diversas técnicas de controlo. No entanto, as duas técnicas de controlo atualmente mais utilizadas são a técnica de controlo por valores médios instantâneos e a técnica de portadora programada (*one cycle control*). Concluiu-se ainda que fatores como robustez, simplicidade e confiabilidade são parâmetros que conduzem à escolha do conversor proposto.

Todo equacionamento para o modo de operação do conversor foi obtido através da análise quantitativa, onde foram realizados estudos quanto à operação do conversor em regime permanente. Também foi possível determinar as expressões para o cálculo dos elementos armazenadores de energia e elementos passivos.

Obteve-se as funções de transferência das plantas das malhas de corrente e tensão do conversor, mostrando os respectivos controladores e os critérios de alocação dos pólos, zeros e frequências de cruzamento das funções de transferência de malha aberta de cada malha.

Os resultados obtidos na prática não coincidem na sua plenitude com os obtidos na simulação. Os resultados experimentais demonstraram que o sistema opera com fator de potência entre 0,8 e 0,86, enquanto nas simulações o sistema opera com um fator de potência de 0,97. Uma das razões para esta diferença é a existência de distorções na tensão de entrada retificada, que são transpostas para o sinal de referência da corrente e consequente para a corrente de entrada.

Com o objetivo de minimizar este efeito, uma solução a adotar era a implementação de um algoritmo para detecção da passagem por zero da tensão de fase da rede de alimentação, com o intuito de sincronizar o sinal de referência gerado internamente. Este sinal de referência para ser uma senoide isenta de harmônicos e produzida internamente na FPGA. Existem duas maneiras distintas, uma delas corresponde à gravação dos pontos de uma senoide pré-calculada e armazenada na memória da FPGA. A segunda opção corresponde a determinar o sinal de referência instantaneamente pelo cálculo do valor do seno a cada instante de operação do conversor.

Como proposta de continuidade para este trabalho tem-se a possibilidade de implementação de um Pré-Regulador Retificador que contemple variações universais na tensão de alimentação (90 V até 260 V). Seria necessário projetar de novo o circuito de potência para suportar os novos esforços da corrente. Além disto, poderiam ser aplicadas outras técnicas de controle para a corrente de entrada, tais como histerese ou por valores de pico, com o objetivo de produzir comparações entre estas técnicas, no domínio do controle digital.

Referências Documentais

- [1] COSTA, Eduardo—*Implementação de um Inversor Trifásico VSI de 2 níveis para Compensação do Factor de Potência*. Dissertação de Grau de Mestre em Engenharia Electrónica Industrial e Computadores orientada pelo Professor Doutor Manuel João Sepúlveda Mesquita de Freitas e apresentada Universidade do Minho Escola de Engenharia em dezembro de 2010.
- [2] WEG— *Manual de Correção do Fator de Potência*.
- [3] AFONSO, João— *Qualidade de Energia Eléctrica*, Departamento de Electrónica Industrial, Universidade do Minho, 2007.
- [4] POMILIO, José —*Pré-Reguladores de Fator de Potencia* , Publicação FEE 03/95 Revisão Janeiro de 2007 [último acesso em 25-10-2013]
<http://www.dsce.fee.unicamp.br/~antenor/pfp.html>
- [5] CRUZ, Leandro—*Inversor de Tensão Monofásico em Ponte Completa a 50 Hz e 50 VA*. Dissertação de Grau de Mestre em Engenharia Electrónica Industrial e Computadores orientada pelo Professor Doutor Manuel João Sepúlveda Mesquita de Freitas e apresentada Universidade do Minho Escola de Engenharia em dezembro de 2011.
- [6] Ned Mohan, Tore M. Undeland, William P. Robbins., *Power Electronics: Converters, Applications and Design*. s.l. : John Wiley & Sons, 1995. ISBN 0-471-58408-8.
- [7] BATSCHAUR, Alessandro Luiz— *Apostila da Disciplina de Controle de Conversores Estáticos*, Universidade do Estado de Santa Catarina programa de pós-graduação em Engenharia Electrica 2012
- [8] *Step-Up Switch Mode Power Supply: Ideal Boost Converter*, University of Technology Sydney. [Citação: 20 de Setembro de 2010.] [último acesso em 25-10-2013]
http://services.eng.uts.edu.au/~venkat/pe_html/ch07s3/ch07s3p1.htm.
- [9] Bose, Bimal K., *Modern Power Electronics and AC Drives*. s.l. : Prentice Hall PTR, 2002. 0-13-016743-6.
- [10] BELTREME, Fernando—*Análise comparativa de conversores monofásicos aplicados à correção do fator de potencia*, Dissertação apresentada ao curso de Mestrado do programa de pós-graduação em Engenharia Elétrica, Área de concentração em processamento de energia, da Universidade Federal de Santa Maria, 2009
- [11] MELO, Guilherme— *Retificador entrelaçado boost, no modo de condução descontinua, com tecnica de correção da corrente de entrada e elevado fator de potencia, para aplicação em sistema trólebus*, Tese submetida à Faculdade de

- Engenharia de Ilha Solteira, como parte dos requisitos exigidos para a obtenção de título de Doutor em Engenharia Elétrica, 2010.
- [12] RECH, Cassiano — *Controle de Conversores Estáticos Controle de um conversor boost CCM para correção do FP*, UDESC [último acesso em 25-10-2013]
<http://www.joinville.udesc.br/portal/professores/cassiano/materiais/>
 - [13] LARICO, Hugo Rolando — *Conversores boost controlado em corrente aplicado ao retificador monofásico*, Dissertação submetida à Universidade Federal de Santa Catarina como parte dos requisitos para a obtenção do grau de Mestre em Engenharia Elétrica, 2007.
 - [14] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, 2nd ed.: Kluwer Academic Publishers, 2001.
 - [15] R. Redl, *Averaged small-signal analysis of the boost power factor correction circuit*, VPEC Seminar Proc., pp. 108-120, 1989.
 - [16] RECH, Cassiano — *Controle de Conversores Estáticos: Modelagem de Conversores DCM*, UDESC [último acesso em 25-10-2013]
<http://www.joinville.udesc.br/portal/professores/cassiano/materiais/>
 - [17] MUSSA, Samir Ahmad — *Controle de um conversor CA-CC trifásico PWM de três níveis com fator de potência unitário utilizando DSP*, Tese submetida à Universidade Federal de Santa Catarina como parte dos requisitos para a obtenção do grau de Doutor em Engenharia Elétrica, 2003.
 - [18] Shin-Ju Chen, Sung-Pei Yang, Ruei-Hong Wong — *FPGA-Based Digital Control for Boost Converters with Power Factor Correction*, Department of Electrical Engineering, Kun Shan University Tainan City 710, Taiwan, 2012 7th IEEE Conference on Industrial Electronics and Applications (ICIEA)
 - [19] V. Pires; J. Fernando Silva – *Rectificadores com factor de potência quase unitário*. Conferência Científica e Tecnológica em Engenharia, Engenharia Electrotécnica, tema Electrónica Industrial. Lisboa: ISEL, Maio 2002
 - [20] XIE, Manjing — *Digital Control For Power Factor Correction*, Thesis submitted to the faculty of the Virginia Polytechnic Institute and State University in partial fulfillment of the requirements for the degree of Master of Science in Electrical Engineering, 2003.
 - [21] JUNIOR, Elias — *Análise e projeto de compensadores para o conversor boost*. Dissertação de Mestrado. UFSC, Florianópolis, 1994.
 - [22] K. Ogata, *Engenharia de controle moderno* vol. 4ª ed. São Paulo: Prentice Hall Pearson Education do Brasil, 2003.
 - [23] ORDONEZ, E. D. M.; PEREIRA, F. D.; PENTEADO, C. G.; PERICINI, R. A. *Projeto desempenho e aplicações de sistemas digitais em circuitos programáveis (FPGAs)*. Pompéia: Bless, 2003. 239p.
 - [24] DI LELLO, João — *FPGA Xilinx SPARTAN-3*, Tópicos em Arquitetura e Hardware, 2006

- [25] Xilinx —*Spartan-3E FPGA Family Data Sheet*, July 19, 2013.
- [26] Xilinx —*Spartan-3E FPGA Starter Kit Board User Guide*, January 20, 2011
- [27] Xilinx. *System Generator for DSP* —Getting Started Guide. Release 10.1, March 2008.
- [28] Xilinx. *System Generator for DSP* — Reference Guide. Release 10.1, March 2008.
- [29] Xilinx. *System Generator for DSP* — User Guide. Release 10.1, March 2008.
- [30] PINTO, Nuno — *Implementação de Algoritmos em FPGA para Estimação de Sinal em Sistemas Ópticos Coerentes*, Tese submetida no âmbito do Mestrado Integrado em Engenharia Electrotécnica e de Computadores Major Telecomunicações, Junho de 2009
- [31] J. G. Kassakian, M. F. Schlecht, and G. C. Verghese, *Principles of Power Electronics*: Addison-Wesley Publishing Company, Inc, 1992.
- [32] Verwer, J. G. *Control System Design and Simulation*; Mcgraw-Hill College; Pap/Dsk Edition December 1991.
- [33] Philip Krein, *Elements of Power Electronics*, UI - UC Oxford University Press, ISBN

Anexo A. Diagramas temporais dos periféricos da FPGA Spartan-3E

Neste anexo são descritos alguns dos pormenores dos digramas temporais dos periféricos da FPGA Spartan-3E.

- Conversor AD

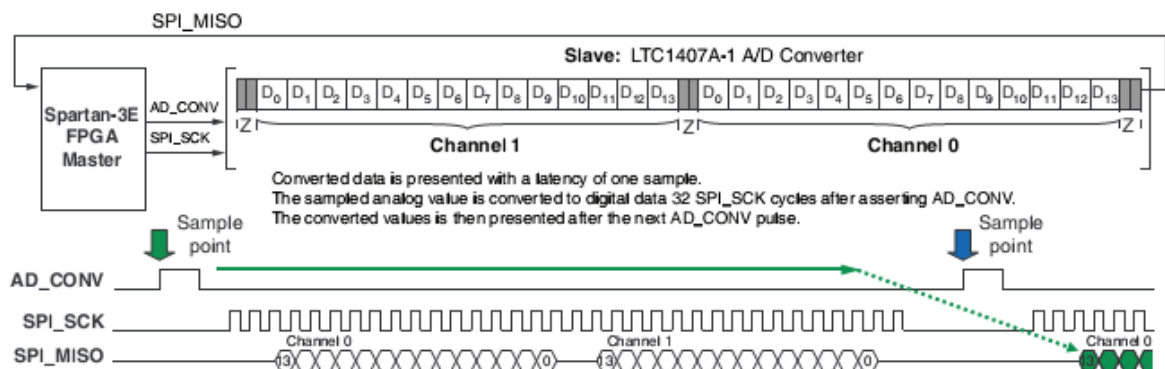


Figura 115 Interface da conversão AD

- Pré-amplificador do conversor AD

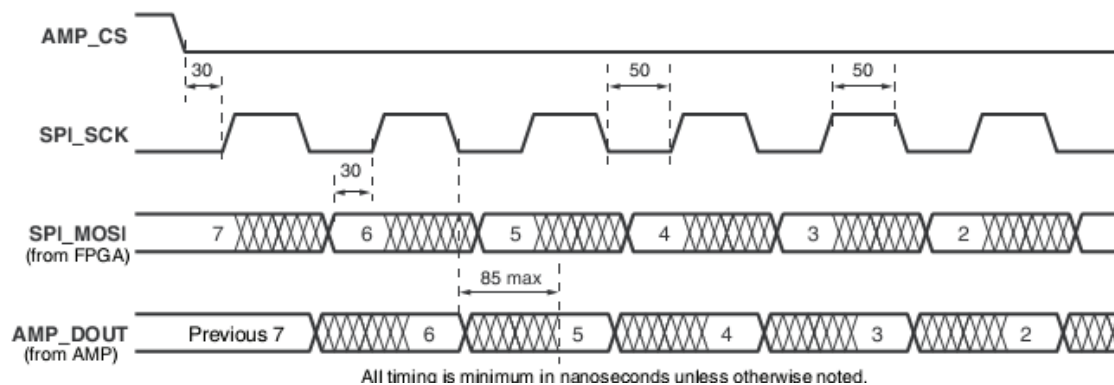


Figura 116 Diagrama temporal da comunicação com o amplificador.

Anexo B. Código VHDL correspondente ao componente pre_regulador

Nesta seção apresenta-se uma parte do código .vhd desenvolvido para o controlo digital do Pré Regulador Retificador Boost.

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
-- Uncomment the following library declaration if using
-- arithmetic functions with Signed or Unsigned values
use IEEE.NUMERIC_STD.ALL;
-- Uncomment the following library declaration if instantiating
-- any Xilinx primitives in this code.
library UNISIM;
use UNISIM.VComponents.all;

entity pre_regulador is
Port (
    reset : in    STD_LOGIC;
    led : out  STD_LOGIC;
    led2 : out  STD_LOGIC;
    led_canal : out  Std_logic:='0';
    botao: in STD_LOGIC;
    botao_2  : in STD_LOGIC;
    botao_3  : in STD_LOGIC;
    spi_ss_b : out  STD_LOGIC;
    dac_cs : out  STD_LOGIC;
    amp_cs : out  STD_LOGIC;
    amp_shdn : out  STD_LOGIC;
    spi_sck : out  STD_LOGIC;
    spi_mosi_amp : out  STD_LOGIC;
    ad_conv : out  STD_LOGIC;
    fpga_init_b  : out  STD_LOGIC;
    spi_miso_conv : in STD_LOGIC;
    Canal_a: Out Std_logic:='0';
    Canal_b: Out Std_logic:='0';
    Canal_c: Out Std_logic:='0';
    strobe: Out Std_logic:='0';
    pwm: out std_logic;
    mux : out std_logic;

    RS232_DCE_RXD : IN std_logic;
    RS232_DCE_TXD : OUT std_logic;
    clock : in  STD_LOGIC

);
end pre_regulador;

architecture Behavioral of pre_regulador is
```

```

signal ce : STD_LOGIC:='1';
signal ControleMux: std_logic:='0';
----- sinais debounce-----
signal botao_amp: STD_LOGIC;
signal botao_adc: STD_LOGIC;
signal botao_rs: STD_LOGIC;
-----
-----sinais memoria-----
-----
signal wea : STD_LOGIC_VECTOR(0 DOWNTO 0):="0";
signal addra : STD_LOGIC_VECTOR(7 DOWNTO 0):=(others
=>'0');
signal dina : STD_LOGIC_VECTOR(7 DOWNTO 0):=(others =>'0');
signal addrb : STD_LOGIC_VECTOR(7 DOWNTO 0);
signal doutb : STD_LOGIC_VECTOR(7 DOWNTO 0);
-----
-----sinais ampop-----
-----
signal controlo_spi_sck: STD_LOGIC;
signal conf_concl : STD_LOGIC ;
signal spi_sck_amp : STD_LOGIC ;
signal inicia : STD_LOGIC;
signal ganho : STD_LOGIC_VECTOR(7 DOWNTO 0):="00010001";
signal flag_amp: std_logic;
-----
-----sinais adc-----
-----

signal spi_sck_adc : STD_LOGIC ;
signal inicia_adc : STD_LOGIC ;
signal taxa_amostragem : STD_LOGIC_VECTOR(13 DOWNTO 0);
-----
-----sinais controlador-----

signal sinal_il: std_logic_vector(13 downto 0);
signal vi_vo_out: std_logic_vector(11 downto 0);
signal iref: std_logic_vector(19 downto 0);
--signal vi_in: std_logic_vector(11 downto 0);
signal vo_in: std_logic_vector(11 downto 0);
signal s_pwm: std_logic_vector(39 downto 0);
signal vi: std_logic_vector(11 downto 0);
signal vo: std_logic_vector(11 downto 0);
signal il_in_pf: std_logic_vector(13 downto 0);
signal vi_in_pf : std_logic_vector(13 downto 0);
signal vo_in_pf: std_logic_vector(13 downto 0);
-----
----- sinais rs 232-----
signal transmite : STD_LOGIC;
signal amostra : STD_LOGIC_VECTOR(7 DOWNTO 0);
signal tamanho_total : STD_LOGIC_VECTOR(12 DOWNTO 0);
signal transmissao_concluida : STD_LOGIC;
signal flag_rs : STD_LOGIC;
signal inicia_rs : STD_LOGIC;

```



```

----- componente ad tensao de entrada -----
---
attribute box_type : string;

component ad_vi_cw port (
    ce: in std_logic := '1';
    clk: in std_logic; -- clock period = 20.0 ns (50.0 Mhz)
    vi_in_pf: in std_logic_vector(13 downto 0);
    vi: out std_logic_vector(11 downto 0)
);
end component;
attribute box_type of ad_vi_cw: component is "black_box";
----- componente ad tensao de saida-----
---
component conversao_ad_cw port (
    ce: in std_logic := '1';
    clk: in std_logic; -- clock period = 20.0 ns (50.0 Mhz)
    vo_in_pf: in std_logic_vector(13 downto 0);
    vo: out std_logic_vector(11 downto 0)
);
end component;

attribute box_type of conversao_ad_cw : component is "black_box";
----- componente ad corrente de entrada-----
----
component ad_corrente_cw port (
    ce: in std_logic := '1';
    clk: in std_logic; -- clock period = 20.0 ns (50.0 Mhz)
    il_in_pf: in std_logic_vector(13 downto 0);
    il_out: out std_logic_vector(13 downto 0)
);
end component;
attribute box_type of ad_corrente_cw : component is "black_box";
-----
----- equação às diferenças tensao e corrente--
--
component controlador_tensao_cw port (
    ce: in std_logic := '1';
    clk: in std_logic; -- clock period = 20.0 ns (50.0 Mhz)
    vi_in: in std_logic_vector(11 downto 0);
    vo_in: in std_logic_vector(11 downto 0);
    iref: out std_logic_vector(19 downto 0)
);
end component;
attribute box_type of controlador_tensao_cw: component is
"black_box";

component controlador_corrente_cw port (
    ce: in std_logic := '1';
    clk: in std_logic; -- clock period = 20.0 ns (50.0 Mhz)
    il_in: in std_logic_vector(13 downto 0);
    iref1: in std_logic_vector(19 downto 0);
    s_pwm: out std_logic_vector(39 downto 0)
);

```

```

end component;
attribute box_type of controlador_corrente_cw : component is
"black box";
component pwm_cw port (
    ce: in std_logic := '1';
    clk: in std_logic; -- clock period = 20.0 ns (50.0 Mhz)
    e_pwm: in std_logic_vector(39 downto 0);
    a_pwm: out std_logic
);
end component;
attribute box_type of pwm_cw : component is "black_box";
-----

-----memoria -----
-----
COMPONENT memoria
PORT (
    clka : IN STD_LOGIC;
    wea : IN STD_LOGIC_VECTOR(0 DOWNT0 0);
    addra : IN STD_LOGIC_VECTOR(7 DOWNT0 0);
    dina : IN STD_LOGIC_VECTOR(7 DOWNT0 0);
    clk_b : IN STD_LOGIC;
    addr_b : IN STD_LOGIC_VECTOR(7 DOWNT0 0);
    dout_b : OUT STD_LOGIC_VECTOR(7 DOWNT0 0)
);
END COMPONENT;
--attribute box_type : string;
attribute box_type of memoria : component is "black_box";
-----

begin
-----

----- instanciação memoria -----
-----
memoria_ram :memoria
PORT MAP (
    clka => clock,
    wea => wea,
    addra => addra,
    dina => dina,
    clk_b => clock,
    addr_b => addr_b,
    dout_b => dout_b );
-----

----- Instanciação para condicionamento dos sinais-----
ce<='1';

ad_corrente : ad_corrente_cw
port map (
    ce => ce,
    clk => clock,

```

```

        il_in_pf => il_in_pf,
        il_out => sinal_il);

ad_tensao_vo : conversao_ad_cw
port map (
    ce => ce,
    clk => clock,
    vo_in_pf => vo_in_pf,
    vo => vo);

ad_tensao_vi : ad_vi_cw
port map (
    ce => ce,
    clk => clock,
    vi_in_pf => vi_in_pf,
    vi => vi);

-----
----- instanciação dos controladores-----

corrente : controlador_corrente_cw
port map (
    ce => ce,
    clk => clock,
    il_in => sinal_il,
    iref1 => iref,
    s_pwm => s_pwm);

tensao: controlador_tensao_cw
port map (
    ce => ce,
    clk => clock,
    vi_in => vi,
    vo_in => vo,
    iref => iref);

pwm: pwm_cw
port map (
    ce => ce,
    clk => clock,
    e_pwm => s_pwm,
    a_pwm => pwm );

-----
----- instanciação do ampop-----
Inst_confi_ampop: entity work.conf_i_ampop(Behavioral)
PORT MAP(
    amp_cs => amp_cs ,
    amp_shdn => amp_shdn,
    conf_concl => conf_concl ,
    spi_sck_amp => spi_sck_amp ,
    spi_mosi_amp => spi_mosi_amp ,

```

```

        inicia => inicia,
        reset => reset,
        clock => clock ,
        ganho => ganho
    );

----- instanciação do ADC -----
Inst_conf_adc: entity work.conf_adc (Behavioral)
PORT MAP (
    ad_conv => ad_conv ,
    spi_sck_adc => spi_sck_adc,
    taxa_amostragem => taxa_amostragem ,
    inicia => inicia_adc ,
    mux => mux,
    spi_miso_conv => spi_miso_conv ,
    reset => reset,
    wea => wea,
    addra => addra,
    dina => dina,
    ControleMux => ControleMux ,
    il_out_pf => il_in_pf,
    vi_out_pf => vi_in_pf,
    vo_out_pf => vo_in_pf,
    clock => clock

);

-----instanciação rs232-----

Inst_rs232: entity work.rs232 (Behavioral)
    PORT MAP (
        RS232_DCE_RXD => RS232_DCE_RXD ,
        clock => clock ,
        reset => reset,
        vi => vi,
        vo => vo,
        inicia_rs => inicia_rs,
        RS232_DCE_TXD => RS232_DCE_TXD

    );

----- instanciaçãoo debounces -----
debounce_botao : entity work.debounce_botao (Behavioral)
port map (
    clk => clock,
    input => botao,
    output => botao_amp
);
debounce_botao_2 : entity work.debounce_botao_2 (Behavioral)
port map (
    clk => clock,
    input => botao_2,
    output => botao_adc
);
debounce_botao_3 : entity work.debounce_botao_3 (Behavioral)
port map (
    clk => clock,

```

```

        input => botao_3,
        output => botao_rs
    );
-----
----- intanciação do multiplexer analógico-----

Inst_mux: entity work.mux (Behavioral)
PORT MAP(
    ControleMux => ControleMux ,
    strobe => strobe ,
    led_canal => led_canal,
    Canal_a =>Canal_a ,
    Canal_b => Canal_b,
    Canal_c => Canal_c
);

-----multiplexers-----

with controlelo_spi_sck select
spi_sck <= spi_sck_amp when '0',
spi_sck_adc when others;
-----

```